

全国计算机技术与软件专业技术资格（水平）考试指定用书

嵌入式系统设计师 2012至2017年试题分析与解答

全国计算机专业技术资格考试办公室 主编

清华大学出版社

全国计算机技术与软件专业技术资格（水平）考试指定用书

嵌入式系统设计师
2012至2017年试题分析与解答

全国计算机专业技术资格考试办公室主编

清华大学出版社
北　京

内 容 简 介

嵌入式系统设计师级考试是全国计算机技术与软件专业技术资格（水平）考试的中级职称考试，是历年各级考试报名的热点之一。本书汇集了 2012 下半年至 2017 下半年的所有试题和权威的解析，参加考试的考生认真读懂本书的内容后，将会更加了解考试的思路，对提升自己的考试通过率的信心会有极大的帮助。

图书在版编目（CIP）数据

嵌入式系统设计师 2012 至 2017 年试题分析与解答/全国计算机专业技术资格考试办公室主编. —北京：清华大学出版社，2018
（全国计算机技术与软件专业技术资格（水平）考试指定用书）
ISBN 978-7-302-50755-0

Ⅰ. ①嵌…　Ⅱ. ①全…　Ⅲ. ①微型计算机–系统设计–资格考试–题解　Ⅳ. ①TP360.21-44

中国版本图书馆 CIP 数据核字（2018）第 178150 号

责任编辑：杨如林
封面设计：常雪影
责任校对：徐俊伟
责任印制：李红英

出版发行：清华大学出版社
网　址：http://www.tup.com.cn, http://www.wqbook.com
地　址：北京清华大学学研大厦 A 座　**邮　编**：100084
社 总 机：010-62770175　**邮　购**：010-62786544
投稿与读者服务：010-62776969，c-service@tup.tsinghua.edu.cn
质量反馈：010-62772015，zhiliang@tup.tsinghua.edu.cn
印 装 者：三河市龙大印装有限公司
经　销：全国新华书店
开　本：185mm×230mm　**印　张**：24　**防伪页**：1　**字　数**：512 千字
版　次：2018 年 10 月第 1 版　**印　次**：2018 年 10 月第 1 次印刷
定　价：89.00 元

产品编号：080243-01

前　言

根据国家有关的政策性文件，全国计算机技术与软件专业技术资格（水平）考试（以下简称“计算机软件考试”）已经成为计算机软件、计算机网络、计算机应用、信息系统、信息服务领域高级工程师、工程师、助理工程师、技术员国家职称资格考试。而且，根据信息技术人才年轻化的特点和要求，报考这种资格考试不限学历与资历条件，以不拘一格选拔人才。现在，软件设计师、程序员、网络工程师、数据库系统工程师、系统分析师、系统架构设计师和信息系统项目管理师等资格的考试标准已经实现了中国与日本互认，程序员和软件设计师等资格的考试标准已经实现了中国和韩国互认。

计算机软件考试规模发展很快，年报考规模已超过 30 万人，二十多年来，累计报考人数约 500 万人。

计算机软件考试已经成为我国著名的 IT 考试品牌，其证书的含金量之高已得到社会的公认。计算机软件考试的有关信息见网站www.ruankao.org.cn中的资格考试栏目。

对考生来说，学习历年试题分析与解答是理解考试大纲的最有效、最具体的途径。

为帮助考生复习备考，全国计算机专业技术资格考试办公室汇集了嵌入式系统设计师 2012 年至 2017 年的试题分析与解答印刷出版，以便于考生测试自己的水平，发现自己的弱点，更有针对性、更系统地学习。

计算机软件考试的试题质量高，包括了职业岗位所需的各个方面的知识和技术，不但包括技术知识，还包括法律法规、标准、专业英语、管理等方面的知识；不但注重广度，而且还有一定的深度；不但要求考生具有扎实的基础知识，还要具有丰富的实践经验。

这些试题中，包含了一些富有创意的试题，一些与实践结合得很好的佳题，一些富有启发性的试题，具有较高的社会引用率，对学校教师、培训指导者、研究工作者都是很有帮助的。

由于作者水平有限，时间仓促，书中难免有错误和疏漏之处，诚恳地期望各位专家和读者批评指正，对此，我们将深表感激。

编者

目　　录

第 1 章　2012 下半年嵌入式系统设计师上午试题分析与解答

试题（1）

在 CPU 中，__（1）__不仅要保证指令的正确执行，还要能够处理异常事件。

（1）A．运算器　　B．控制器　　C．寄存器组　　D．内部总线

试题（1）分析

本题考查计算机系统硬件方面的基础知识。

计算机中的 CPU 是硬件系统的核心，用于数据的加工处理，能完成各种算术、逻辑运算及控制功能。其中，控制器的作用是控制整个计算机的各个部件有条不紊地工作，它的基本功能就是从内存取指令和执行指令。

参考答案

（1）B

试题（2）

循环冗余校验码（CRC）利用生成多项式进行编码。设数据位为 k 位，校验位为 r 位，则 CRC 码的格式为__（2）__。

（2）A．k 个数据位之后跟 r 个校验位

B．r 个校验位之后跟 k 个数据位

C．r 个校验位随机加入 k 个数据位中

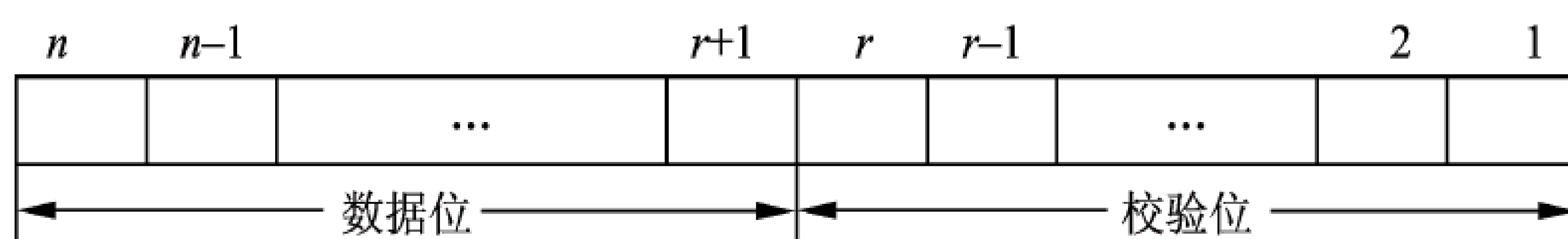
D．r 个校验位等间隔地加入 k 个数据位中

试题（2）分析

本题考查数据校验基础知识。

计算机系统运行时，各个部件之间要进行数据交换，为了确保数据在传送过程中正确无误，一是提高硬件电路的可靠性；二是提高代码的校验能力，包括查错和纠错。常用的三种校验码：奇偶校验码（Parity Codes）、海明码（Hamming Code）和循环冗余校验（Cyclic Redundancy Check，CRC）码。

循环冗余校验码广泛应用于数据通信领域和磁介质存储系统中。它利用生成多项式为 k 个数据位产生 r 个校验位来进行编码，其编码长度为 $k+r$。CRC 的代码格式为：



参考答案

（2）A

试题（3）

以下关于数的定点表示和浮点表示的叙述中，不正确的是＿（3）＿。

（3）A．定点表示法表示的数（称为定点数）常分为定点整数和定点小数两种

B．定点表示法中，小数点需要占用一个存储位

C．浮点表示法用阶码和尾数来表示数，称为浮点数

D．在总位数相同的情况下，浮点表示法可以表示更大的数

试题（3）分析

本题考查数据表示基础知识。

各种数据在计算机中表示的形式称为机器数，其特点是采用二进制计数制，数的符号用 0、1 表示，小数点则隐含表示而不占位置。机器数对应的实际数值称为数的真值。

为了便于运算，带符号的机器数可采用原码、反码、补码和移码等不同的编码方法。

所谓定点数，就是表示数据时小数点的位置固定不变。小数点的位置通常有两种约定方式：定点整数（纯整数，小数点在最低有效数值位之后）和定点小数（纯小数，小数点在最高有效数值位之前）。

当机器字长为 n 时，定点数的补码和移码可表示 2^n 个数，而其原码和反码只能表示 2^{n-1} 个数（0 表示占用了两个编码），因此，定点数所能表示的数值范围比较小，运算中很容易因结果超出范围而溢出。

数的浮点表示形式为：$N = 2^E \times F$，其中 E 称为阶码，F 为尾数。阶码通常为带符号的纯整数，尾数为带符号的纯小数。浮点数的表示格式如下：

阶符	阶码	数符	尾数

很明显，一个数的浮点表示不是唯一的。当小数点的位置改变时，阶码也相应改变，因此可以用多种浮点形式表示同一个数。

浮点数所能表示的数值范围主要由阶码决定，所表示数值的精度则由尾数决定。

参考答案

（3）B

试题（4）

＿（4）＿不属于按寻址方式划分的一类存储器。

（4）A．随机存储器　　B．顺序存储器　　C．相联存储器　　D．直接存储器

试题（4）分析

本题考查存储系统的基础知识。

存储系统中的存储器，按访问方式可分为按地址访问的存储器和按内容访问的存储器；按寻址方式分类可分为随机存储器、顺序存储器和直接存储器。

随机存储器（Random Access Memory，RAM）指可对任何存储单元存入或读取数据，访问任何一个存储单元所需的时间是相同的。

顺序存储器（Sequentially Addressed Memory，SAM）指访问数据所需要的时间与数据所在的存储位置相关，磁带是典型的顺序存储器。

直接存储器（Direct Addressed Memory，DAM）是介于随机存取和顺序存取之间的一种寻址方式。磁盘是一种直接存取存储器，它对磁道的寻址是随机的，而在一个磁道内，则是顺序寻址。

相联存储器是一种按内容访问的存储器。其工作原理就是把数据或数据的某一部分作为关键字，将该关键字与存储器中的每一单元进行比较，找出存储器中所有与关键字相同的数据字。

参考答案

（4）C

试题（5）

在 I/O 设备与主机间进行数据传输时，CPU 只需在开始和结束时作少量处理，而无需干预数据传送过程的是__（5）__方式。

（5）A．中断　　B．程序查询　　C．无条件传送　　D．直接存储器存取

试题（5）分析

本题考查计算机系统硬件方面的基础知识。

中断方式下的数据传送是当 I/O 接口准备好接收数据或准备好向 CPU 传送数据时，就发出中断信号通知 CPU。对中断信号进行确认后，CPU 保存正在执行的程序的现场，转而执行提前设置好的 I/O 中断服务程序，完成一次数据传送的处理。这样，CPU 就不需要主动查询外设的状态，在等待数据期间可以执行其他程序，从而提高了 CPU 的利用率。采用中断方式管理 I/O 设备，CPU 和外设可以并行地工作。

程序查询方式下，CPU 通过执行程序查询外设的状态，判断外设是否准备好接收数据或准备好了向 CPU 输入的数据。

直接内存存取（Direct Memory Access，DMA）方式的基本思想是通过硬件控制实现主存与 I/O 设备间的直接数据传送，数据的传送过程由 DMA 控制器（DMAC）进行控制，不需要 CPU 的干预。在 DMA 方式下，由 CPU 启动传送过程，即向设备发出“传送一块数据”的命令，在传送过程结束时，DMAC 通过中断方式通知 CPU 进行一些后续处理工作。

参考答案

（5）D

试题（6）

__（6）__不属于系统总线。

（6）A．ISA　　B．EISA　　C．SCSI　　D．PCI

试题（6）分析

本题考查计算机系统的基础知识。

系统总线又称内总线或板级总线，在微机系统中用来连接各功能部件而构成一个完整的微机系统。系统总线包含有三种不同功能的总线，即数据总线DB（Data Bus）、地址总线AB（Address Bus）和控制总线CB（Control Bus）。

ISA（Industrial Standard Architecture）总线标准是IBM公司1984年为推出PC/AT机而建立的系统总线标准，所以也叫AT总线。它是对XT总线的扩展，以适应8/16位数据总线要求。

EISA总线是1988年由Compaq等9家公司联合推出的总线标准。它在ISA总线的基础上使用双层插座，在原来ISA总线的98条信号线上又增加了98条信号线，也就是在两条ISA信号线之间添加一条EISA信号线。在使用中，EISA总线完全兼容ISA总线信号。

PCI（Peripheral Component Interconnect）总线是当前最流行的总线之一，它是由Intel公司推出的一种局部总线。它定义了32位数据总线，且可扩展为64位。PCI总线主板插槽的体积比原ISA总线插槽还小，支持突发读写操作，最大传输速率可达132MB/s，可同时支持多组外围设备。PCI局部总线不能兼容现有的ISA、EISA、MCA（Micro Channel Architecture）总线，但它不受制于处理器，是基于奔腾等新一代微处理器而发展的总线。

SCSI（Small Computer System Interface）是一种用于计算机和智能设备之间（硬盘、软驱、光驱、打印机、扫描仪等）系统级接口的独立处理器标准。

参考答案

（6）C

试题（7）

下列安全协议中，与TLS最接近的协议是__（7）__。

（7）A．PGP　　B．SSL　　C．HTTPS　　D．IPSec

试题（7）分析

本题考查安全协议方面的基础知识。

SSL（Secure Socket Layer，安全套接层）是Netscape于1994年开发的传输层安全协议，用于实现Web安全通信。1996年发布的SSL 3.0协议草案已经成为一个事实上的Web安全标准。

TLS（Transport Layer Security，传输层安全协议）是IETF制定的协议，它建立在SSL 3.0协议规范之上，是SSL 3.0的后续版本。

参考答案

（7）B

试题（8）、（9）

用户B收到用户A带数字签名的消息M，为了验证M的真实性，首先需要从CA

获取用户 A 的数字证书，并利用＿（8）＿验证该证书的真伪，然后利用＿（9）＿验证 M 的真实性。

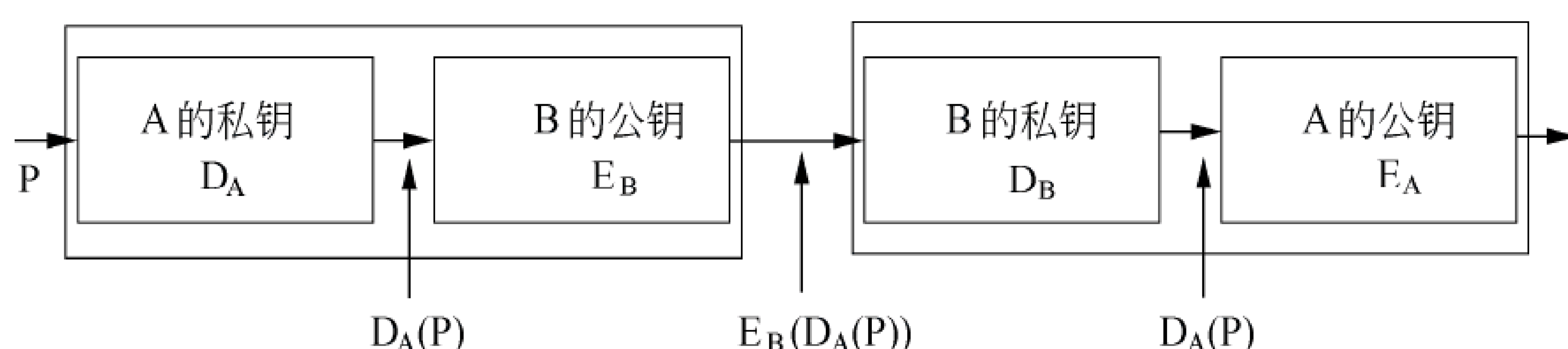
（8）A．CA 的公钥　　B．B 的私钥　　C．A 的公钥　　D．B 的公钥

（9）A．CA 的公钥　　B．B 的私钥　　C．A 的公钥　　D．B 的公钥

试题（8）、（9）分析

本题考查数字签名和数字证书方面的基础知识。

基于公钥的数字签名系统如下图所示：A 为了向 B 发送消息 P，A 用自己的私钥对 P 签名后再用 B 的公钥对签名后的数据加密，B 收到消息后先用 B 的私钥解密后在用 A 的公钥认证 A 的签名以及消息的真伪。



用户 B 收到用户 A 带数字签名的消息 M，为了验证 M 的真实性，首先需要从 CA 获取用户 A 的数字证书，验证证书的真伪需要用 CA 的公钥验证 CA 的签名，验证 M 的真实性需要用用户 A 的公钥验证用户 A 的签名。

参考答案

（8）A　（9）C

试题（10）

M 软件公司的软件产品注册商标为 M，为确保公司在市场竞争中占据优势，对员工进行了保密约束。此情形下该公司不享有＿（10）＿。

（10）A．商业秘密权　　B．著作权　　C．专利权　　D．商标权

试题（10）分析

本题考查知识产权基础知识。

关于软件著作权的取得，《计算机软件保护条例》规定："软件著作权自软件开发完成之日起产生。"即软件著作权自软件开发完成之日起自动产生，不论整体还是局部，只要具备了软件的属性即产生软件著作权，既不要求履行任何形式的登记或注册手续，也无须在复制件上加注著作权标记，也不论其是否已经发表都依法享有软件著作权。软件开发经常是一项系统工程，一个软件可能会有很多模块，而每一个模块能够独立完成某一项功能。自该模块开发完成后就产生了著作权。软件公司享有商业秘密权。因为一项商业秘密受到法律保护的依据，必须具备构成商业秘密的三个条件，即不为公众所知悉、具有实用性、采取了保密措施。商业秘密权保护软件是以软件中是否包含着"商业秘密"为必要条件的。该软件公司组织开发的应用软件具有商业秘密的特征，即包含着他人不能知道到的技术秘密；具有实用性，能为软件公司带来经济效益；对职工进行了保密的

约束，在客观上已经采取相应的保密措施。所以软件公司享有商业秘密权。商标权、专利权不能自动取得，申请人必须履行商标法、专利法规定的申请手续，向国家行政部门提交必要的申请文件，申请获准后即可取得相应权利。获准注册的商标通常称为注册商标。

参考答案

（10）C

试题（11）

X软件公司的软件工程师张某兼职于Y科技公司，为完成Y科技公司交给的工作，做出了一项涉及计算机程序的发明。张某认为该发明是利用自己的业余时间完成的，可以以个人名义申请专利。此项专利申请权应归属__（11）__。

（11）A. 张某　　B. X软件公司　　C. Y科技公司　　D. 张某和Y科技公司

试题（11）分析

本题考查知识产权方面的基础知识。

专利法意义上的发明人必须是：第一，直接参加发明创造活动。在发明创造过程中，只负责组织管理工作或者是对物质条件的利用提供方便的人，不应当被认为是发明人；第二，必须是对发明创造的实质性特点作出创造性贡献的人。仅仅提出发明所要解决的问题而未对如何解决该问题提出具体意见的，或者仅仅从事辅助工作的人，不视为发明人或者设计人。有了发明创造不一定就能成为专利权人。发明人或设计人是否能够就其技术成果申请专利，还取决于该发明创造与其职务工作的关系。一项发明创造若被认定为职务发明创造，那么该项发明创造申请并获得专利的权利为该发明人或者设计人所属单位所有。根据专利法规定，职务发明创造分为两种情形：一是执行本单位的任务所完成的发明创造，二是主要是利用本单位的物质技术条件所完成的发明创造。《专利法实施细则》对“执行本单位的任务所完成的发明创造”和“本单位的物质技术条件”又分别作出了解释。所谓执行本单位的任务所完成的发明创造是指：①在本职工作中作出的发明创造；②履行本单位交付的本职工作之外的任务所作出的发明创造；③退职、退休或者调动工作后一年内所作出的，与其在原单位承担的本职工作或原单位分配的任务有关的发明创造。职务发明创造的专利申请权属于发明人所在的单位，但发明人或者设计人仍依法享有发明人身份权和获得奖励报酬的权利。

参考答案

（11）C

试题（12）

在以下图像文件格式中，__（12）__可以在单个文件中实现多个图片轮流显示或者构成简单的动画效果。

（12）A. BMP　　B. JPEG　　C. GIF　　D. TIFF

试题（12）分析

本题考查多媒体方面的基础知识。

BMP 图像文件格式是 Windows 操作系统采用的图像文件格式，BMP 采用位映射存储格式，除了图像深度可选以外，一般不采用其他任何压缩，所以占用的存储空间较大。

JPEG 图像文件格式是一种有损压缩的静态图像文件存储格式，压缩比例可以选择，支持灰度图像、RGB 真彩色图像和 CMYK 真彩色图像。JPG 格式文件的压缩比例很高，非常适用于处理大量图像的场合。

TIFF 是电子出版 CD-ROM 中的一个图像文件格式。TIFF 格式非常灵活易变，它又定义了 4 类不同的格式：TIFF-B 适用于二值图像；TIFF-G 适用于黑白灰度图像；TIFF-P 适用于带调色板的彩色图像；TIFF-R 适用于 RGB 真彩图像。无论在视觉上还是其他方面，都能把任何图像编码成二进制形式而不丢失任何属性。

GIF 图像文件格式以数据块为单位来存储图像的相关信息，采用了 LZW 无损压缩算法按扫描行压缩图像数据。它可以在一个文件中存放多幅彩色图像，每一幅图像都由一个图像描述符、可选的局部彩色表和图像数据组成。如果把存储于一个文件中的多幅图像逐幅读出来显示到屏幕上，可以像播放幻灯片那样显示或者构成简单的动画效果。GIF 定义了两种数据存储方式，一种是按行连续存储，存储顺序与显示器的显示顺序相同；另一种是按交叉方式存储，由于显示图像需要较长的时间，使用这种方法存放图像数据，用户可以在图像数据全部收到之前这幅图像的全貌，而不觉得等待时间太长。

采用图像文件格式支持实现的显示效果与通过软件的实现方式相比，循环显示图像的数量、每幅图像显示的时间、透明度变化等参数受图像文件格式的限制，而通过软件方式实现显示效果的各项参数则可以灵活配置。

参考答案

（12）C

试题（13）

采用<u>（13）</u>不能解决计算机终端用户下载或显示图片/影像时，因等待失去耐心而放弃下载或显示图片/影像。

（13）A．流媒体技术　　　　B．JPEG 累进编码方式
　　　C．GIF 图像文件格式　　D．AD/DA 变换方式

试题（13）分析

本题考查多媒体基础知识。

流媒体是指在网络中使用流式传输技术的连续时基媒体，而流媒体技术是指把连续的影像和声音信息经过压缩处理之后放到专用的流服务器上，让浏览者一边下载一边观看、收听，而不需要等到整个多媒体文件下载完成就可以即时观看和收听的技术。流媒体融合了多种网络以及音视频技术，在网络中要实现流媒体技术，必须完成流媒体的制作、发布、传播、播放等环节。

JPEG 累进（或增量、渐进、递增、progressive）编码模式，这样可以实现图像内容的方式传输，在浏览器上的直观效果是无需过久等待即可看到模糊的图像，然后图像显

示内容由模糊逐渐变得清晰。

GIF 图像文件格式以数据块为单位来存储图像的相关信息，采用了 LZW 无损压缩算法按扫描行压缩图像数据。它可以在一个文件中存放多幅彩色图像，每一幅图像都由一个图像描述符、可选的局部彩色表和图像数据组成。如果把存储于一个文件中的多幅图像逐幅读出来显示到屏幕上，可以像播放幻灯片那样显示或者构成简单的动画效果。GIF 定义了两种数据存储方式，一种是按行连续存储，存储顺序与显示器的显示顺序相同；另一种是按交叉方式存储，由于显示图像需要较长的时间，使用这种方法存放图像数据，用户可以在图像数据全部收到之前这幅图像的全貌，而不觉得等待时间太长。

图像信号是一种模拟信号，计算机要对它进行处理，必须将它转换成为数字图像信号，即用二进制数字的编码形式来表示图像，转换过程一般称为 A/D 转换（模数转换）。将图像播放出来，需进行 D/A 转换（数模转换）。

参考答案

（13）D

试题（14）

计算机处理模拟视频信号过程中首先要进行<u>（14）</u>。

（14）A．A/D 变换　　B．数据压缩　　C．D/A 变换　　D．数据存储

试题（14）分析

本题考查多媒体基础知识。

视频信息是指活动的、连续的图像序列。一幅图像称为一帧，帧是构成视频信息的基本单元。在多媒体应用系统中，视频以其直观和生动等特点得到广泛的应用。视频与动画一样，是由一幅幅帧序列组成，这些帧以一定的速率播放，使观看者得到连续运动的感觉。计算机的数字视频是基于数字技术的图像显示标准，它能将模拟视频信号输入到计算机进行数字化视频编辑制成数字视频。全屏幕视频是指显示的视频图像充满整个屏幕，能以 30 帧/秒的速度刷新画面，使画面不会产生闪烁和不连贯的现象。电视机、激光视盘、摄像机等都可提供丰富多彩的模拟视频信号，常常需要把这些信号与计算机图形图像结合在一个共同的空间，通过处理达到最佳的效果，然后输出到计算机的显示器或其他电视设备上。模拟视频信号进入计算机，首先需要解决模拟视频信息的数字化问题。视频数字化的目的是将模拟信号经模数转换和彩色空间变换等过程，转换成计算机可以显示和处理的数字信号。由于电视和计算机的显示机制不同，因此要在计算机上显示视频图像需要作许多处理。例如，电视是隔行扫描，计算机的显示器通常是逐行扫描；电视是亮度（Y）和色度（C）的复合编码，而 PC 的显示器工作在 RGB 空间；电视图像的分辨率和显示屏的分辨率也各不相同等。这些问题在电视图像数字化过程中都需考虑。一般，对模拟视频信息进行数字化采取如下方式：

① 先从复合彩色电视图像中分离出彩色分量，然后数字化。目前市场上的大多数

电视信号都是复合的全电视信号，如录像带、激光视盘等存储设备上的电视信号。对这类信号的数字化，通常是将其分离成 YUV、YIQ 或 RGB 彩色空间的分量信号，然后用 3 个 A/D 转换器分别进行数字化。这种方式称为复合数字化。

② 先对全彩色电视信号数字化，然后在数字域中进行分离，以获得 YUV、YIQ 或 RGB 分量信号。用这种方法对电视图像数字化时，只需一个高速 A/D 转换器。这种方式称为分量数字化。

视频信息数字化的过程比声音复杂一些，它是以一幅幅彩色画面为单位进行的。分量数字化方式是较多使用的一种方式。电视信号使用的彩色空间是 YUV 空间，即每幅彩色画面有亮度（Y）和色度（U、V）3 个分量，对这 3 个分量需分别进行取样和量化，得到一幅数字图像。由于人眼对色度信号的敏感程度远不如对亮度信号那么灵敏，所以色度信号的取样频率可以比亮度信号的取样频率低一些，以减少数字视频的数据量。

参考答案

（14）A

试题（15）

以下关于数据流图的叙述中，不正确的是＿（15）＿。

（15）A．每条数据流的起点或终点必须是加工

B．必须保持父图与子图平衡

C．每个加工必须有输入数据流，但可以没有输出数据流

D．应保持数据守恒

试题（15）分析

数据流图是结构化分析方法的重要模型，用于描述系统的功能、输入、输出和数据存储等。在绘制数据流图中，每条数据流的起点或者终点必须是加工，即至少有一端是加工。在分层数据流图中，必须要保持父图与子图平衡。每个加工必须既有输入数据流又有输出数据流。必须要保持数据守恒。也就是说，一个加工所有输出数据流中的数据必须能从该加工的输入数据流中直接获得，或者是通过该加工能产生的数据。

参考答案

（15）C

试题（16）

在软件设计阶段，划分模块的原则是：一个模块的＿（16）＿。

（16）A．作用范围应该在其控制范围之内

B．控制范围应该在作用范围之内

C．作用范围与控制范围互不包含

D．作用范围与控制范围不受任何限制

试题（16）分析

模块的作用范围定义为受该模块内一个判定影响的模块集合，模块的控制范围为模块本身以及所有直接或间接从属于该模块的模块集合。其作用范围应该在控制范围之内。

参考答案

（16）A

试题（17）

某开发小组欲开发一个较大规模的项目，开发小组对项目领域熟悉且该项目与小组开发过的某一项目相似，则适宜采用__（17）__开发过程模型。

（17）A．瀑布　　B．演化　　C．螺旋　　D．喷泉

试题（17）分析

项目规模大、开发小组对项目需求理解并了解相关领域，因此可以采用瀑布开发模型。演化模式适用于对软件需求缺乏准确认识的情况。螺旋模型在开发过程中加入风险分析。喷泉模型适合于面向对象的开发方法。

参考答案

（17）A

试题（18）

定义风险参照水准是__（18）__活动常用的技术。

（18）A．风险识别　　B．风险预测　　C．风险评估　　D．风险控制

试题（18）分析

定义风险参照水准是风险评估的一类技术，对于大多数软件项目来说成本、速度和性能是三种典型的风险参照水准。

参考答案

（18）C

试题（19）

可用于编写独立程序和快速脚本的语言是__（19）__。

（19）A．Python　　B．Prolog　　C．Java　　D．C#

试题（19）分析

本题考查程序语言基础知识。

脚本语言又被称为扩建的语言，或者动态语言，是一种编程语言，通常以文本（如ASCII）保存，只在被调用时进行解释或编译。Python是一种脚本语言。

参考答案

（19）A

试题（20）

面向对象技术中，对象具有以下特性：__（20）__。

① 清晰的边界　② 良好定义的行为　③ 确定的位置和数量　④ 可扩展性

（20）A．②④　　B．①②③④　　C．①②④　　D．①②

试题（20）分析

本题考查面向对象的基本知识。

在面向对象技术中，对象是基本的运行时的实体，它既包括数据（属性），也包括作用于数据的操作（行为）。一个对象把属性和行为封装为一个整体，与其他对象之间有清晰的边界，有良好定义的行为和可扩展性。对象位置和数量，由使用其的对象或系统确定。

参考答案

（20）C

试题（21）

某系统中仅有 5 个并发进程竞争某类资源，且都需要该类资源 3 个，那么该类资源至少有__（21）__个，才能保证系统不会发生死锁。

（21）A．9　　B．10　　C．11　　D．15

试题（21）分析

本题考查操作系统进程管理方面的基础知识。

假设系统为每个进程分配了两个资源，对于选项 C，系统还剩余 1 个资源，能保证 5 个进程中的一个进程运行完毕。当该进程释放其占有的资源，系统可用资源数为 3 个，能保证未完成的 4 个进程中的 3 个进程运行完毕。当这 3 个进程释放其占有的资源，系统可用资源数为 9 个，显见能确保最后一个进程运行完。

参考答案

（21）C

试题（22）、（23）

设文件索引节点中有 8 个地址项，每个地址项大小为 4 字节，其中 5 个地址项为直接地址索引，2 个地址项是一级间接地址索引，1 个地址项是二级间接地址索引，磁盘索引块和磁盘数据块大小均为 1KB。若要访问文件的逻辑块号分别为 5 和 518，则系统应分别采用__（22）__；而且可表示的单个文件最大长度是__（23）__KB。

（22）A．直接地址索引和一级间接地址索引
　　　B．直接地址索引和二级间接地址索引
　　　C．一级间接地址索引和二级间接地址索引
　　　D．一级间接地址索引和一级间接地址索引

（23）A．517　　B．1029　　C．16513　　D．66053

试题（22）、（23）分析

本题考查操作系统文件管理方面的基础知识。

根据题意，磁盘索引块为 1KB，每个地址项大小为 4 字节，故每个磁盘索引块可存放 1024/4=256 个物理块地址。又因为文件索引节点中有 8 个地址项，其中 5 个地址项为直接地址索引，这意味着逻辑块号为 0～4 的为直接地址索引；2 个地址项是一级间接地址索引，这意味着第一个地址项指出的物理块中存放逻辑块号为 5～260 的物理块号，第一个地址项指出的物理块中存放逻辑块号为 261～516 的物理块号；1 个地址项是二级间

接地址索引，该地址项指出的物理块存放了 256 个间接索引表的地址，这 256 个间接索引表存放逻辑块号为 517～66052 的物理块号。

经上分析不难得出，若要访问文件的逻辑块号分别为 5 和 518，则系统应分别采用一级间接地址索引和二级间接地址索引。

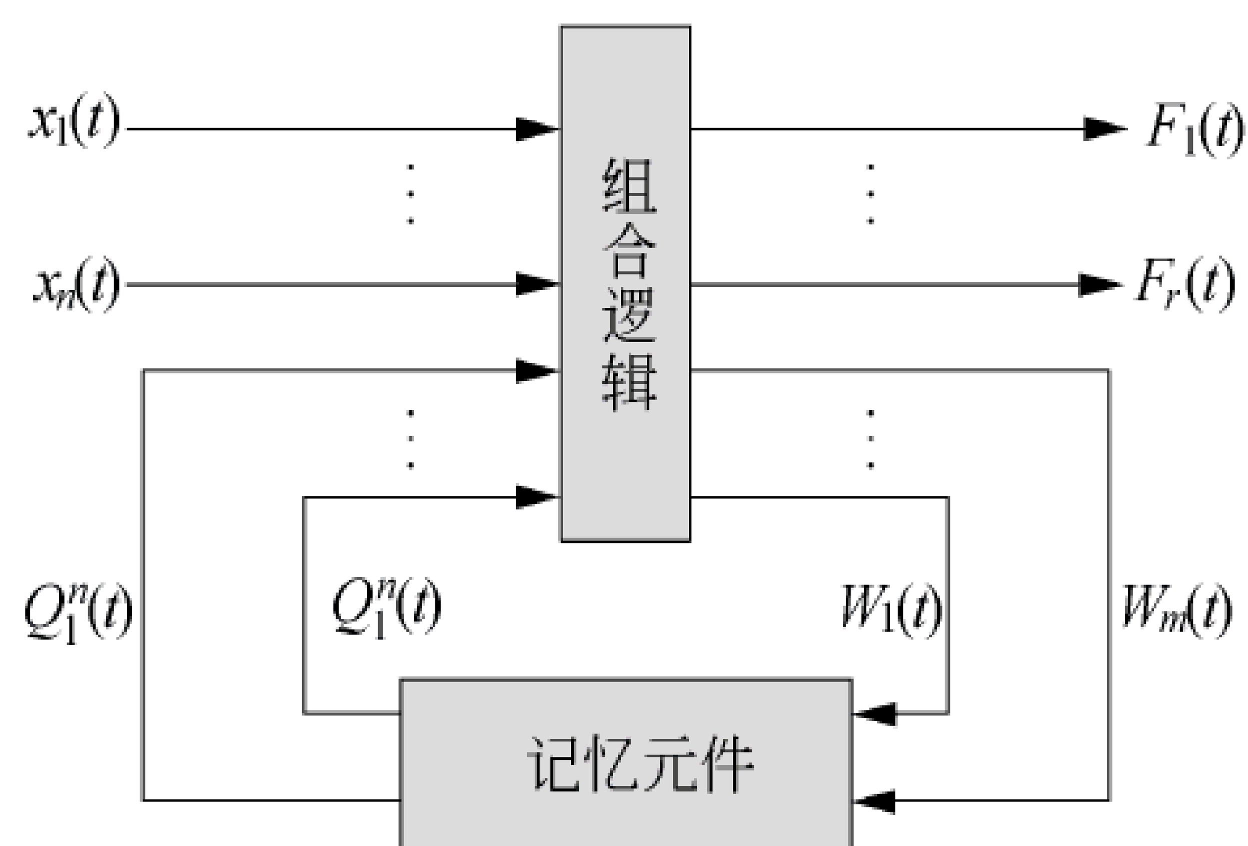
单个文件的逻辑块号可以从 0～66052，而磁盘数据块大小为 1KB，所以单个文件最大长度是 66053KB。

参考答案

（22）C （23）D

试题（24）

时序逻辑电路的框图如下图所示，其中 $x_1(t), x_2(t), \ldots, x_n(t)$称为时序电路的外部输入信号，$Q_1^n(t), Q_2^n(t), \ldots, Q_l^n(t)$称为时序电路的内部输入，$F_1(t), \ldots, F_r(t)$称为时序电路的外部输出，$W_1(t), \ldots, W_m(t)$称为__（24）__。



（24）A．内部函数 B．外部函数 C．激励函数 D．输出函数

试题（24）分析

本题考查时序电路的概念。

时序电路的特点是：在任何时刻电路产生的稳定输出信号不仅与该时刻电路的输入信号有关，而且还与电路过去的状态有关。由于它与过去的状态有关，所以电路中必须具有“记忆”功能的器件，记住电路过去的状态，并与输入信号共同决定电路的现在输出。题目中给出的图示为其对应的电路框图。从图中可以看出，对组合电路而言，它有两组输入和两组输出，其中 $x_1(t), x_2(t), \ldots, x_n(t)$称为时序电路的外部输入信号，$Q_1^n(t), Q_2^n(t), \ldots, Q_l^n(t)$称为时序电路的内部输入，$F_1(t), \ldots, F_r(t)$称为时序电路的外部输出，$W_1(t), \ldots, W_m(t)$称为时序电路的内部输出，或称为记忆元件的控制函数或激励函数。

参考答案

（24）C

试题（25）

以下针对嵌入式 DSP 处理器的描述，正确的是__（25）__。

（25）A．一般采用哈佛结构

B．单片机是嵌入式 DSP 处理器

C．直接在片内固化嵌入操作系统的代码模块

D．使用 VHDL 语言进行内部程序设计

试题（25）分析

本题考查嵌入式处理器的基本概念。

嵌入式 DSP 处理器（Embedded Digital Signal Processor）是专门用于信号处理方面的处理器，其在系统结构和指令算法方面进行了特殊设计，具有很高的编译效率和指令的执行速度，在数字滤波、FFT、谱分析等各种仪器上具有大规模的应用，DSP 处理器一般采用哈佛结构进行设计。

嵌入式处理器是嵌入式系统的核心，是控制、辅助系统运行的硬件单元。范围极其广阔。石阶上具有嵌入式功能特点的处理器已经超过 1000 种，很多半导体制造商都大规模生产嵌入式处理器，并且自主设计处理器也已经成为了未来嵌入式领域的一大趋势，其中从单片机、DSP 到 FPGA 有着各式各样的品种，速度越来越快，性能越来越强。

单片机是一种嵌入式微控制器（Micro Controller Unit，MCU），单片机芯片内部集成了 ROM/EPROM、RAM、总线、总线逻辑、定时/计数器、看门狗、I/O、串行口等各种必要的功能和外设，同其他嵌入式处理器相比，其最大特点在于单片化，体积大大减小。

嵌入式片上系统（System On Chip，SOC）追求产品系统最大包容的集成器件，是目前嵌入式应用领域的热门之一。SOC 最大的特点是成功实现了软硬件的无缝结合，直接在处理器片内嵌入操作系统的代码模块，SOC 还具有极高的综合性，在一个硅片内部运用 VHDL 等硬件描述语言，实现一个复杂的系统，用户不需要像传统的系统设计一样绘制庞大复杂的电路板，只需要使用精确的语言即可。

参考答案

（25）A

试题（26）

在嵌入式系统设计中，用来进行系统初始代码调试的接口称为<u>（26）</u>。

（26）A．PCI 接口　　B．USB 接口　　C．网络接口　　D．JTAG 接口

试题（26）分析

本题考查嵌入式系统调试方法的知识。

在嵌入式系统设计中，对于裸系统（系统存储介质中没有加载任何代码）而言，需要进行系统初始化代码的调试。JTAG（Joint Test Action Group）是一种国际标准测试协议（IEEE 1149.1 兼容），主要用于芯片内部测试。现在多数的高级器件都支持 JTAG 协议，如 DSP、FPGA 等。标准的 JTAG 接口是 4 线：TMS、TCK、TDI、TDO，分别为模式选择，时钟数据输入和数据输出线。JTAG 是一种所谓的边界扫描技术，边扫描测试是在 20 世纪 80 年代中期作为解决 PCB 物理访问问题的 JTAG 接口发展起来的，边界扫描在芯片级层次上嵌入测试电路，以形成全面的电路板级测试协议。通过提供对扫描

链的 IO 的访问，可以消除或极大地减少对电路板上物理测试点的需要，这就会显著节约成本，因为电路板布局更简单、测试夹具更廉价、电路中的 测试系统耗时更少、标准接口的使用增加、上市时间更快。除了可以进行电路板测试之外，边界扫描允许在 PCB 贴片之后，在电路板上对几乎所有类型的 CPLD 和闪存进行编程，无论尺寸或封装类型如何。在系统编程可通过降低设备处理、简化库存管理和在电路板生产线上集成编程步骤来节约成本并提高产量。

PCI（Peripheral Component Interconnect，外围部件互连总线）一种由英特尔（Intel）公司 1991 年推出的用于定义局部总线的标准。此标准允许在计 PCI 算机内安装多达 10 个遵从 PCI 标准的扩展卡。1993 年又提出了 64bit 的 PCI 总线，称为PCI-X，目前广泛采用的是 32-bit、33MHz 或者 32-bit、66MHz 的 PCI 总线，64bit 的 PCI-X 插槽更多是应用于服务器产品。从结构上看，PCI 是在 CPU 和原来的系统总线之间插入的一级总线，具体由一个桥接电路实现对这一层的管理，并实现上下之间的接口以协调数据的传送。PCI总线的地址总线与数据总线是分时复用的，支持即插即用、中断共享等功能。分时复用的好处是一方面可以节省接插件的引脚数，另一方面是便于实现突发数据传输。数据传输时，由一个 PCI 设备做发起者（主控、Initiator 或 Master），而另一个 PCI 设备做目标（从设备、Target 或 Slave）。总线上所有时序的产生与控制都由 Master 来发起。PCI 总线在同一时刻只能供一对设备完成传输。这就要求有一个仲裁机构来决定谁有权拿到总线的主控权。

USB（Universal Serial BUS，通用串行总线）是一个外部总线标准，用于规范计算机与外部设备的连接和通信，是应用在 PC 领域的接口技术。USB 接口支持设备的即插即用和热插拔功能。USB 接口可用于连接多达 127 个外设，如鼠标、调制解调器和键盘等。USB 自从 1996 年推出后，已成功替代串口和并口，并成为当今个人电脑和大量智能设备的必配的接口之一。

网络接口一般采用 RJ45 接口，它遵循 IEEE 802.3 标准，传输速率通常为 10M/100/1000Mbps，可工作在全双工、半双工模式。

参考答案

（26）D

试题（27）

在嵌入式系统的存储机制中，为了保证 Cache 和 Memory 的数据一致性，通常有三种方法，依次是 write through、post write 和 write back，其中下面属于 write through 的特点的是<u>（27）</u>。

（27）A. CPU 向 Cache 写入数据时，同时向 Memory 复制一份

B. CPU 更新 Cache 数据时，把更新的数据写入到更新缓冲器

C. CPU 更新 Cache 时，只标记更新的 Cache 区域

D. 当 Cache 区数据被更新时，才更新 Memory

试题（27）分析

本题考查嵌入式系统存储机制中 Cache 的概念。

在嵌入式系统的存储机制中，为了保证 Cache 和 Memory 的数据一致性，通常有三种方法，依次是写通（write through）、回写（write back）和 post write。

写通（write through）是指：每当缓存接收到写数据指令，都直接将数据写回到内存。如果此数据地址也在缓存中，则必须同时更新缓存。由于这种设计会引发造成大量写内存操作，有必要设置一个缓冲来减少硬件冲突。这个缓冲称作写缓冲器（write buffer），通常不超过 4 个缓存块大小。写通较回写易于实现，并且能更简单地维持数据一致性。

回写（write back）是指：仅当一个缓存块需要被替换回内存时，才将其内容写入内存。如果缓存命中，则总是不用更新内存。为了减少内存写操作，缓存块通常还设有一个脏位（Dirty bit），用以标识该块在被载入之后是否发生过更新。如果一个缓存块在被置换回内存之前从未被写入过，则可以免去回写操作。

post write 是指：CPU 更新 Cache 数据时，把更新的数据写入到一个更新缓冲器，在合适的时候才对 Memory 进行更新。这样可以提高 Cache 访问速度，但是，在数据连续被更新两次以上的时候，缓冲区将不够使用，被迫同时更新 Memory。

参考答案

（27）A

试题（28）

在某嵌入式系统中，已知系统总线的工作频率为 133MHz，总线的位宽为 32 位，其对应的总线带宽是<u>（28）</u>。

（28）A．133MB　　B．266MB　　C．399MB　　D．532MB

试题（28）分析

本题考查嵌入式系统总线的概念。

嵌入式系统中，总线一般分为内部总线、系统总线和外部总线。内部总线是系统内部各外围芯片与处理器之间的总线，用于芯片一级的互连；而系统总线是系统中各插件板与系统板之间的总线，用于插件板一级的互连；外部总线则是系统和外部设备之间的总线，系统作为一种设备，通过该总线和其他设备进行信息与数据交换，它用于设备一级的互连。

总线的带宽指的是这条总线在单位时间内可以传输的数据总量，它等于总线位宽与工作频率的乘积。例如，对于 64 位、800MHz 的前端总线，它的数据传输率就等于 64bit×800MHz÷8(Byte)=6.4GB/s；32 位、33MHz PCI 总线的数据传输率就是 32bit×33MHz÷8=132MB/s，等等。

在该题目中，根据工作频率和总线的位宽，可以知道总线带宽为：133MHz×32/8=532MB。

参考答案

（28）D

试题（29）

某嵌入式系统的中断按中断来源分为两大类：内部中断和外部中断。__（29）__属于外部中断。

（29）A．单步中断　　B．用户自定义的软中断
　　　C．断点中断　　D．键盘输入中断

试题（29）分析

本题考查嵌入式系统中断的概念。

嵌入式系统中，中断是指由于某种事件的发生（硬件或者软件的），CPU 暂停执行当前的程序，转而执行另一程序，以处理发生的事件，处理完毕后又返回原程序继续作业的过程。中断是处理器一种工作状态的描述。引起中断的原因或者能够发出中断请求信号的来源统称为中断源。

一般按照中断来源将中断分为两大类：内部中断和外部中断。外部中断主要包括：I/O 设备如显示器、键盘、打印机等引起的中断；软盘、硬盘、光盘等数据通道引起的中断；外部定时电路引起的中断以及其他等。内部中断主要包括：CPU 运行产生的中断比如除数为 0、结果溢出、单步执行等；主动执行中断指令；用户自定义的软件中断和断点中断等。

参考答案

（29）D

试题（30）

移位型计数器中有两种常用计数器，即环形计数器和扭环形计数器，其中扭环形计数器中，如果触发器级数为 n，则该计数器的进位模为__（30）__。

（30）A．$n/2$　　B．n　　C．$2n$　　D．n^2

试题（30）分析

本题考查数字电路中计数器中移位型计数器的概念。

移位型计数器中有两种常用的计数器，即环形计数器和扭环形计数器。

环形计数器的特点是：其进位模数与移位寄存器触发器的数目相等；结构上其反馈函数 $F=Q_n$。扭环形计数器又称为约翰逊计数器，其特点是进位模数为移位寄存器触发器级数 n 的 2 倍，电路反馈上反馈函数 F 为 Q_n 的非。扭环形计数器可以获得偶数计数器。

参考答案

（30）C

试题（31）

总线通信同步方式规定了实现总线数据传输的定时规则，总线数据通信方式按照传输时序控制的方式可分为同步和异步两类。下面描述中，不是针对异步通信的是__（31）__。

（31）A．所有的设备都从同一个公共的时钟信号中获得定时信息

B．使用一个在 CPU 和设备之间的“握手”信号，替代公共的时钟信号

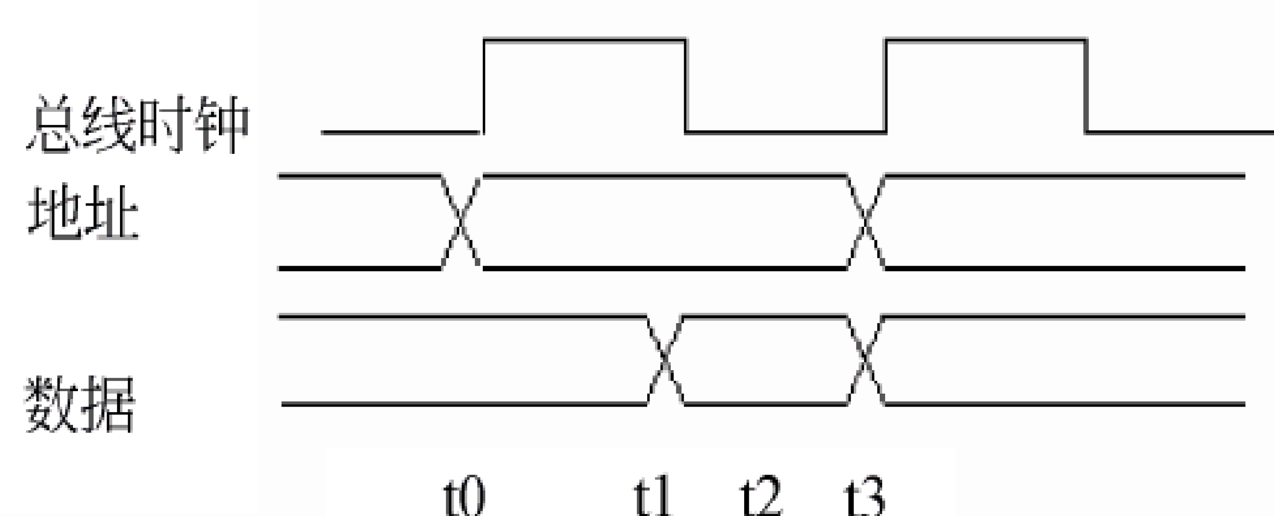
C．总线周期时间不固定

D．通信方式可有非互控、半互控和全互控三种方式

试题（31）分析

本题考查总线通信中同步方式和异步方式的概念。

总线通信同步方式规定了实现总线数据传输的定时规则，总线数据通信方式按照传输时序控制的方式可分为同步和异步两类。在同步方式中，所有的设备都从同一个公共的时钟信号中获得定时信息。一定频率的时钟信号线定义了等间隔的时段，每一个时间段定义了一个总线周期。



上图为同步式处理器总线的读操作时序图。在这个时序图中，t0 时刻 CPU 将设备地址放到地址线上并设置模式控制线以表示读数据操作。这个信号通过总线传到设备时经过一定的时间延迟，被访问的设备收到这些信号后进行译码和回答也需要一定时间。因此时钟的宽度 t1-t0 应大于从 CPU 到设备之间的最大延迟加上设备对地址进行译码的时间，以使设备能够在时刻 t1 作出响应。被寻址的设备在识别到读操作的请求之后，将数据在 t1 时放到数据线上。经过一定的延迟之后，CPU 在 t2 时读入数据，t2-t1 应大于总线数据的延迟以及 CPU 的寄存器的数据建立时间。在 t2 之后数据保持一段时间，到 t3 时所有的总线信号被清除，准备进行一个总线操作周期。

另一种总线操作是使用一个在 CPU 和设备之间的“握手”信号，去除了公共的时钟信号，从而使得操作成为异步的。两条握手信号分别称为“就绪”（ready）和“应答”（acknowledge）。在异步方式下，总线操作周期时间不是固定的，操作的每个步骤都有一个信号表示。异步方式允许总线周期有较大的变化范围。根据握手信号的相互作用，异步通信方式可有非互锁、半互锁和全互锁三种可能的方式。在非互锁方式中，发送设备将数据放在总线上，延迟一定时间后发出就绪信号，通知对方数据已在总线上，接收设备根据这个就绪信号接收数据，并发出应答信号作回答，表示数据已接收到，发送设备收到应答信号后可以撤销数据，以便进行下一次传输。

上述握手信号发出后，经过固定的时间就自动撤销。如果总线上各设备之间的速度差异很大，这种方式比较简单，有利于提高传输速度，但有时不能保证就绪信号和应答信号正确到达对方。因为，当握手信号过短时，速度慢的设备容易将其错过，而当握手信号过长时则会延迟到下一个周期，使下一周期的握手产生错误。半互锁方式与非互锁

方式类似，只是让就绪信号保持到发送设备接收到应答信号为止。

这样解决了就绪信号的宽度问题，但应答信号的宽度仍难以确定。在全互锁方式中，数据发送设备在发出数据后发出数据准备就绪信号，接收设备在接收到后发出应答信号，发送设备在收到应答后复位就绪信号，在就绪信号复位后接收设备才复位应答信号。这样，就绪信号和应答信号的宽度是依据传输情况而变化的，传输距离不同，信号的宽度也不同，从而解决了通信中的异步定时问题。

参考答案

（31）A

试题（32）

硬件描述语言一般包括VHDL、Verilog、Superlog、SystemC等，在VHDL设计中，一个完整的设计单元应当包含5部分，下面不属于这5部分的是（32）。

（32）A．实体　　B．结构体　　C．赋值　　D．配置

试题（32）分析

本题考查硬件描述语言中VHDL基本语言知识。

硬件描述语言（Hardware Description Language，HDL）是用来描述电子电路功能的语言，特别是可以在寄存器传输级上对数字电路逻辑功能进行行为、数据流方面的描述。随着自动化逻辑综合工具的发展，硬件描述语言可以被这些工具识别，并自动转换到逻辑门级网表，使得硬件描述语言可以被用来进行电路系统设计，并能通过逻辑仿真的形式验证器件功能。设计完成后，可以使用逻辑综合工具生成低抽象级别（门级）的网表（即连线表）。硬件描述语言一般包括VHDL、Verilog、Superlog、SystemC等。

VHDL（超高速集成电路硬件描述语言）在基于复杂可编程逻辑器件、现场可编程逻辑门阵列和专用集成电路的数字系统设计中有着广泛的应用。VHDL语言诞生于1983年，1987年被美国国防部和IEEE确定为标准的硬件描述语言。自从IEEE发布了VHDL的第一个标准版本IEEE 1076-1987后，各大EDA公司都先后推出了自己支援VHDL的EDA工具。VHDL在电子设计行业得到了广泛的认同。此后IEEE又先后发布了IEEE 1076-1993和IEEE 1076-2000版本。

一个VHDL语言程序通常包含实体（Entity）、结构体（Architecture）、库（Library）、包集合（Package）和配置（Configuration）五个部分组成。实体用于描述所设计的电路系统的外部接口信号。结构体用于描述电路系统内部的结构和行为。库是存放已经编译的实体、结构体、包集合和配置。包集合存放各设计模块都能共享的数据类型、常数和子程序等。配置用于从库中选取所需要的单元来组成不同电路系统。在VHDL语言编写的程序中大写与小写字母一视同仁。

实体是VHDL语言编写的程序基本单元，实体用于描述一个完整的电路系统。简单的基本单元可以是一个门电路，复杂的基本单元可以是一个接口芯片电路、微处理器。不管是简单的基本单元或复杂的基本单元，都是由实体声明和结构体两部分组成。实体

声明部分描述设计基本单元的输入和输出，也就是基本单元的引脚。结构体部分描述设计基本单元的行为，也就是电路系统的功能。

参考答案

（32）C

试题（33）

以下针对嵌入式系统高速 PCB 布线描述原则，不正确的是__（33）__。

（33）A．合理选择层数

B．增大高频电路器件管脚间的引线

C．注意信号线近距离平行走线时所引入的交叉干扰

D．减少高频电路器件管脚间引线的弯折

试题（33）分析

本题考查高速 PCB 设计基本原则。

在进行嵌入式系统的高速 PCB 设计中，需要注意减少串扰，减少 EMI 以及其他一些 PCB 布线规则。

减少串扰的措施主要包括：增加平行线之间的间隔，不要走长的平行线；线间距不小于线宽；如果空间允许，在两条平行线之间加一条地线；微带线中导线尽量与地平面接近（小于 10mil）；在地平面的边沿尽量不要走线；争取做到负载匹配，通过减小反射的方法来减小串扰；关键信号线布在中间层（上下都是地平面）；中间层线与线的间隔要大于表层；差分线一定要平行等长；走线要充分考虑回流路径，不要“跨越”地平面。

减少 EMI 的措施主要有：在 top 和 bottom 的覆铜区域上每隔 1/20 波长的距离打孔接地；减小传输线分布电感，增加分布电容；当信号换层时，如果参考平面是 GND1 和 GND2，那么在信号过孔的旁边多打一些GND1-GND2 过孔；如果参考平面是电源层和地层，那么在信号过孔的旁边加一些电容；器件的布局：按照器件的功能和类型、按照电源的类型、按照共地和转换点；一定要让电源层和地层尽量的接近。

PCB 布线规则包括：高频信号靠近地平面；将时钟信号走在中间层；信号走线尽量不换层；如果一定要换层要保证其回路的参考平面一致；如果不一致，需要加过孔（地对地）或电容（电源对地）；走线长度（英寸）数值上大于信号的上升时间（纳秒），就应该考虑加串联电阻了；减小走线的不连续性。例如线宽不要突变，拐角不要小于 90 度，不要形成环；重要信号周围加上保护地线；对于跨地信号，想办法保证回流面积。在进行层数设计时，需要合理选择。注意信号线近距离平行走线时所引入的交叉干扰，同时还需要减少高频电路器件管脚间引线的弯折，减少高频电路器件管脚间的引线。

参考答案

（33）B

试题（34）

下列关于程序局部性的说法，不正确的是__（34）__。

（34）A．所谓程序局部性，包括空间局部性和时间局部性

B．所谓空间局部性，是指某个地址一旦被使用时，在最近的一段时间里，它附近的地址通常不会被访问

C．所谓时间局部性，是指某个指令被访问时，在最近的一段时间里它很可能再次被访问

D．导致程序局部性的原因是通常程序中包含大量的循环，数据结构中又会经常出现数组等存储分配区域比较集中的结构

试题（34）分析

本题考查程序局部性的基础知识。

程序局部性包括空间局部性和时间局部性。所谓空间局部性，是指某个地址一旦被使用时，在最近的一段时间里，它附近的地址通常也会被访问；所谓时间局部性，是指某个指令被访问时，在最近的一段时间里它很可能再次被访问。导致程序局部性的原因是通常程序中包含大量的循环，数据结构中又会经常出现数组等存储分配区域比较集中的结构，前者导致变量和代码被重复使用，后者则引起访问区域相对集中。

参考答案

（34）B

试题（35）

程序设计语言可划分为高级语言和低级语言两大类。与高级语言相比，用低级语言开发的程序，其 （35） 。

（35）A．运行效率低，开发效率低　　B．运行效率低，开发效率高

C．运行效率高，开发效率低　　D．运行效率高，开发效率高

试题（35）分析

本题考查程序设计语言方面的基础知识。

程序设计语言是用来书写计算机程序的，它包含语法、语义和语用三个方面。程序设计语言可划分为高级语言和低级语言两大类。

用低级语言（机器语言或汇编语言）进行程序设计，可读性差，不易于修改，开发效率低，但用低级语言开发程序，可以充分发挥人的聪明才智，针对所要解决的问题，在最大程度上利用计算机的资源。例如，巧妙地安排存储，合理的使用 CACHE、寄存器、效率高的指令等。

高级语言功能强、抽象级别高，与人们使用的自然语言比较接近。因此，用高级语言进行程序设计，可以大大提高程序设计效率，但运行时，必须先解释成计算机可以识别的机器指令才可，因此，其运行效率较低。

参考答案

（35）C

试题（36）

在排序算法中每一项都与其他诸项进行比较，计算出小于该项的个数，以确定该项的位置的算法叫＿（36）＿。

（36）A．插入排序　　B．交换排序　　C．选择排序　　D．枚举排序

试题（36）分析

本题考查排序算法。常用的排序算法有插入排序、交换排序、选择排序、合并排序（归并排序）、枚举排序等多种。

插入排序主要包括直接插入排序和希尔排序。直接插入排序时把数组 A[n]中待排序的 n 个元素看成为一个有序表和一个无序表，开始时有序表中只包含一个元素 A[0]，无序表中包含 n−1 个元素 A[1]～A[n−1]，排序过程中每次从无序表中取出第一个元素，把它插入有序表中适当位置，使之成为新的有序表，这样经过 n−1 次插入后，有序表中就包含了排好序的全部 n 个元素。希尔排序是对直接插入排序的改进，是一个分组进行直接插入排序的过程。

交换排序主要包括冒泡排序和快速排序。冒泡排序的基本思想是通过相邻元素之间的比较和交换，使关键字较小的元素逐渐从底部移向顶部，即从下标较大的位置移向下标较小的位置；快速排序，是首先从待排序区间选取一个元素作为比较的基准，进行一次划分，使区间前半部分只保留比基准元素关键字小或相等的元素，后半部分所有元素的关键字均大于等于基准元素的关键字，基准元素的当前位置即为排序后的最终位置，然后再对基准元素的前后两个子区间分别进行快速排序，这是一个递归过程，当一个区间为空或只包含一个元素时，就结束该区间的快速排序过程。

选择排序主要包括直接选择排序和堆排序。直接选择排序每次从待排序的区间中选择出具有最小关键字的元素，把该元素与该区间的第一个元素交换位置；堆排序是利用堆的特性进行排序的过程。

合并排序，也称归并排序，是利用合并操作把一个无序表排列成一个有序表的过程。

参考答案

（36）D

试题（37）

已知 5 位二进制定点整数的机器码是 11111。则：其为原码、补码和反码时表示的十进制数真值分别是＿（37）＿。

（37）A．−15，−1，+0　　B．−15，−1，−0

C．+15，−1，−0　　D．+15，−1，+0

试题（37）分析

本题考查计算机原码、补码和反码的基础知识。

当 11111 为原码时，按照原码的定义，最高位为符号位，其余位为数值位，则真值是−1111，化成十进制数是 $(-15)_{10}$。

当11111为补码时，按补码定义，最高位为符号位，所以是负数，按照求补的原理，负数的数值位各位求反，末位加1，还原时也是各位求反，末位加1。可得到其真值，即–0001，所以该数的十进制数是（–1）$_{10}$。

当11111为反码时，按反码定义，最高位为符号位，是负数，其真值为–0000，就是十进制数–0。

参考答案

（37）B

试题（38）

下列属于不良程序设计风格的是__（38）__。

（38）A．使用括号以改善表达式的清晰性　　B．不要进行浮点数的相等比较
　　C．程序中的注释可有可无，应尽量少　　D．使用有意义的标识符

试题（38）分析

本题考查有关程序设计风格的基础知识。

好的程序设计，是指设计出来的程序不但要保证正确，而且要清晰易读、易于修改。因此，好的程序设计应该从多方面加以注意，例如：

A．应首先保证程序代码清晰、正确、可靠，不要片面追求“优化”和“技巧”；

B．对于复杂的表达式，最好使用括号清楚地表明运算的优先次序；

C．当数据结构是递归定义的时候，最好使用递归的算法；

D．不要进行浮点数比较运算：浮点数的运算是近似的，相等比较可能永远不能达到；

E．为保持程序的简洁性，应尽可能少输出中间结果；

F．应该适当加注注释，因为完全没有注释的程序，会像天书一样难懂；

G．使用有意义的标识符，有助于提高程序的可读性。等等。

参考答案

（38）C

试题（39）

分别运行下列两段程序后， y1和y2的值是__（39）__。

程序段1：

```
#define  f(x)  x*x
float x, y1;
x=2.0;
y1=x/f(x);
```

程序段2：

```
#define  f(x)  (x*x)
float x, y2;
```

```
x=2.0;
y2=x/f(x);
```

（39）A．y1=2.0,y2=0.5　　B．y1=0.5,y2=2.0
C．y1=2.0,y2=1.0　　D．y1=1.0,y2=2.0

试题（39）分析

本题考查程序设计中有关宏定义相关的基础知识。

由“#define”引出的宏定义，用来定义常量或宏函数，是一个符号替换的概念。程序段 1 中，预编译时，出现函数 f(x)的地方用 x*x 替换，程序段 2 中，预编译时，出现函数 f(x)的地方用（x*x）替换。因此，y1=x/f(x)，预编译时替换为 y1=x/x*x，按照运算符的计算顺序，首先执行 x/x，因此程序执行结果 y1=2.0;y2=x/f(x), 预编译时替换为 y1=x/(x*x)，程序执行结果 y2=0.5。

参考答案

（39）A

试题（40）

三目运算符表达式“d=a>b?(a>c?a:c): (b>c?b:c);”等价于下列①、②、③、④四组程序的__（40）__组解释？

①
```
if(a>b) d=b;
      else if(a>c) d=c;
       else if(b>c) d=c;
          else d=b;
```

②
```
if(a>b){
       if(a>c) d=a;
       else d=c;
   } else { if (b>c) d=b;
 else d=c;}
```

③
```
if(a>b)
    if(a>c) d=c;
     else d=a;
else if(b>c) d=c;
       else d=b;
```

④
```
if(a>b) d=a;
   else if(a>c) d=a;
      else if(b>c) d=b;
    else d=c;
```

（40）A．①　　B．②　　C．③　　D．④

试题（40）分析

本题考查三目运算符表达式的基础知识。

题目中的三目运算表达式“d=a>b?(a>c?a:c): (b>c?b:c);”，结果是取 a、b、c 中最大的值赋给 d。

三目运算符的通常格式为“a>b ? a:b”，其解释为：当 a>b 为真值时，取 a 为表达式的值，否则，取 b 为表达式的值。需要注意的是，三元运算符“？ ”的执行优先级低于所有二元操作符，仅高于逗号运算符。

参考答案

（40）B

试题（41）

下列关于软件开发模型的叙述，不正确的是<u>（41）</u>。

（41）A．软件开发模型用以指导软件的开发

B．瀑布模型典型地刻画了软件生存周期的阶段划分，与其最相适应的软件开发方法是快速原型化方法

C．螺旋模型综合了瀑布模型和演化模型的优点，并增加了风险分析

D．喷泉模型描述的是面向对象的开发过程，反映了软件开发过程的迭代和无间隙特征

试题（41）分析

本题考查计算机软件开发模型相关的基础知识。

软件开发模型是软件开发的全部过程、活动和任务的结构框架，用以指导软件的开发。主要的软件开发模型有瀑布模型、演化模型、螺旋模型、喷泉模型和智能模型。其中，瀑布模型是典型的软件生存周期模型，将软件的生存周期划分阶段，按阶段定义、开发和使用，与其最适应的是结构化方法。演化模型是在快速开发一个原型的基础上，逐步演化成最终的系统，与其最相适应的软件开发方法是快速原型化方法。螺旋模型综合了瀑布模型和演化模型的优点，并增加了风险分析，沿着螺线由内向外，每旋转一圈，就得到原型的一个新版本。喷泉模型描述的是面向对象的开发过程，反映了该开发过程的迭代和无缝隙特征。

参考答案

（41）B

试题（42）

下列与文件系统相关的叙述，不正确的是<u>（42）</u>。

（42）A．文件系统负责文件的组织、存储、检索、命名、共享和保护

B．文件系统为用户提供描述文件抽象的程序接口

C．文件通常存储在磁盘或其他非易失存储介质上

D．应用程序设计者需要关心文件存储分配的细节

试题（42）分析

本题考查计算机操作系统中文件系统相关的基础知识。

计算机系统中，文件存储在磁盘或者其他非易失的存储介质上，文件系统负责文件的组织、存储、检索、命名、共享和保护，并为程序设计者提供描述文件抽象的程序接口，程序员不需要关心文件存储分配细节和存储布局细节，只需通过调用程序接口即可实现对文件的操作。

参考答案

（42）D

试题（43）

软件测试的目的是发现软件的错误。使用白盒测试方法时，确定测试数据应根据__（43）__和制定的覆盖标准。

（43）A．程序的内部逻辑　　B．程序的复杂程度
C．使用说明书　　D．程序的功能

试题（43）分析

本题考查软件测试相关的基础知识。

软件测试的目的是发现软件的错误。软件测试的方法可以分为黑盒测试法和白盒测试法。

黑盒测试也称功能测试，是通过测试来检查每个功能是否都能正常使用，测试时，完全不用考虑程序内部结构和程序内部特征，在程序接口进行测试，测试的依据是软件需求规格说明。

白盒测试是对软件的过程细节做细致的检查，它允许测试人员利用程序内部逻辑结构和有关信息设计或选择测试用例，可以不考虑程序的功能，因此，测试用例的设计仅与模块设计说明书及源程序有关。

参考答案

（43）A

试题（44）

为解决计算机与打印机之间速度不匹配的问题，通常设置一个打印数据缓冲区，主机将要输出的数据依次写入该缓冲区，而打印机则依次从该缓冲区中取出数据。该缓冲区的逻辑结构应该是__（44）__。

（44）A．栈　　B．队列　　C．树　　D．图

试题（44）分析

本题考查数据结构相关的基础知识。

栈是只能在表尾进行插入和删除操作的线性表，即后进先出表。允许插入和删除的一端叫栈顶，另一端叫栈底。

队列是允许在一端进行插入而在另一端进行删除的线性表。允许插入的一端称为队尾，允许删除的一端称为队头，也称为先进先出表。

树是包含 n 个结点的有限集合（n>0）。

参考答案

（44）B

试题（45）

冯•诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU 区分它们的依据是__（45）__。

（45）A．指令操作码的译码结果　　B．指令和数据的寻址方式
　　C．指令周期的不同阶段　　D．指令和数据所在的存储单元

试题（45）分析

本题考查计算机系统结构相关的基础知识。

冯•诺依曼计算机体系结构的特点时采用存储程序方式，指令和数据不加区别混合存储在同一个存储器中，计算机运行过程中，把要执行的程序和处理的数据首先存入主存储器（内存），计算机执行程序时，将自动地并按顺序从主存储器中取出指令一条一条地执行。

参考答案

（45）C

试题（46）

某 C 语言程序在一台 32 位机器上运行。程序中定义了三个变量 x，y，z，其中 x 和 z 是 int 型，y 为 short 型。当 x = 127，y = –9 时，执行赋值语句 z = x + y 后，x，y，z 的值分别是＿（46）＿。

（46）A．x=0000007FH，y=FFF9H，z=00000076H
　　B．x=0000007FH，y=FFF9H，z=FFFF0076H
　　C．x=0000007FH，y=FFF7H，z=FFFF0076H
　　D．x=0000007FH，y=FFF7H，z=00000076H

试题（46）分析

本题考查计算机中数据存储的基础知识。

x=127，y=–9，z=x+y=127–9=118，计算机中主要用补码存储数据。

参考答案

（46）D

试题（47）

某嵌入式系统主存容量为 64KB，其中 ROM 区为 4KB，其余为 RAM 区，按字节编址。现要用 2K×8 位的 ROM 芯片和 4K×4 位的 RAM 芯片来设计该存储器，则需要上述规格的 ROM 芯片数和 RAM 芯片数分别是＿（47）＿。

（47）A．1、15　　B．2、15　　C．1、30　　D．2、30

试题（47）分析

本题考查计算机系统结构相关的基础知识。

4KB 的 ROM，用 2K×8 位的 ROM 芯片，需要 2 片；60KB 的 RAM，用 4K×4 的 RAM 芯片设计，需要 30 片。

参考答案

（47）D

试题（48）

分区分配内存管理方式的主要保护措施是＿（48）＿。

（48）A．界地址保护　B．程序代码保护　C．数据保护　D．栈保护

试题（48）分析

本题考查操作系统存储管理的基础知识。

内存保护是操作系统中的一个机制，对内存的存取权限进行管理。内存保护的主要目的是防止某个行程去存取不是操作系统配置给它的寻址空间。这个机制可以防止某个进程因为某些错误而影响到其他行程或是操作系统本身的运行。分区分配内存管理方式，通过向进程划分专属的存储空间，实现边界保护。

参考答案

（48）A

试题（49）

下列进程调度算法中，综合考虑进程等待时间和执行时间的是＿（49）＿。

（49）A．时间片轮转调度算法　B．短时间优先调度算法
C．先来先服务调度算法　D．高响应比优先算法

试题（49）分析

本题考查操作系统调度算法的基础知识。

高响应比优先调度算法的基本思想是把 CPU 分配给就绪队列中响应比最高的进程。高响应比优先调度算法既考虑作业的执行时间也考虑作业的等待时间，综合了先来先服务和最短作业优先两种算法的特点。该算法中的响应比是指作业等待时间与运行比值，响应比公式定义如下：

响应比 =（等待时间+要求服务时间）/ 要求服务时间，即 RR=（w+s）/s=1+w/s，因此响应比一定是大于 1 的。

参考答案

（49）D

试题（50）

一个分段存储管理的嵌入式系统中，地址长度为 32 位，其中段号占 8 位，则最大段长是＿（50）＿。

（50）A．2^8 字节　B．2^{16} 字节　C．2^{24} 字节　D．2^{32} 字节

试题（50）分析

本题考查计算机系统结构相关的基础知识。

在分段存储管理方式中，作业的地址空间被划分为若干个段，每个段定义了一组逻辑信息。例如，有主程序段 MAIN、子程序段 X、数据段 D 及栈段 S 等。每个段都有自己的名字。为了实现简单起见，通常可用一个段号来代替段名，每个段都从 0 开始编址，并采用一段连续的地址空间。在地址长度为 32 位的系统中，当段号占 8 位时，段内空间

为 24 位，则最大段长为 2^24。

参考答案

（50）C

试题（51）

下列程序运行后输出的数据是＿（51）＿。

```
int sum(int n)
{
int p=1;
int s=0;
int i=0;
for(i=1; i<=n; i++)  s+=(p *= i);
return s;
}

main()
{
printf("sum(5)=%d \n", sum(5));
}
```

（51）A．sum(5)=151　　B．sum(5)=152

C．sum(5)=153　　D．sum(5)=155

试题（51）分析

本题考查 C 语言的基础知识。

当 i＝1，S = 0+1×1＝1；

当 i＝2，S = 1+2×1＝3；

当 i＝3，S = 3+3×2＝9；

当 i＝4，S = 9+4×6＝33；

当 i＝5，S = 33+5×24＝153。

参考答案

（51）C

试题（52）

在某嵌入式系统中，采用 PowerPC 处理器，若定义了如下的数据类型变量 X，则 X 所占用的内存字节数是＿（52）＿。

```
union data{
int i;
char ch;
double f;
```

```
} X;
```

（52）A．8　　B．13　　C．16　　D．24

试题（52）分析

本题考查编译程序的基础知识。

X 为联合型变量，占用的内存空间为其成员中最大的成员变量的空间，即 f 的空间，f 为 double 型变量，双精度浮点数，占用 8 个字节空间。

参考答案

（52）A

试题（53）

应用程序利用系统调用打开 IO 设备时，通常使用的设备标识是<u>（53）</u>。

（53）A．逻辑设备名　　B．物理设备名　　C．主设备号　　D．从设备号

试题（53）分析

本题考查操作系统中设备管理的基础知识。

设备文件实际上是操作系统管理设备的一种方法，为设备起一个固定的文件名，可以像使用文件一样方便地管理这些设备。

参考答案

（53）A

试题（54）

软件能力成熟度模型 CMM 中，将软件能力成熟度自低到高依次划分为 5 级。除等级 1 外，每个成熟度等级被分解成几个关键过程域，其中“同行评审”属于<u>（54）</u>的关键过程域。

（54）A．可重复级　　B．优化级　　C．已管理级　　D．已定义级

试题（54）分析

CMM 把软件开发过程的成熟度由低到高分为初始级、可重复级、已定义级、已管理级和优化级共 5 个级别，每个成熟度等级被分解成几个关键过程域，共 18 个关键过程区域，其中初始级无关键过程区域。

可重复级包括 6 个关键过程区域，为软件配置管理、软件质量保证、软件子合同管理、软件项目跟踪与监督、软件项目策划、软件需求管理；

已定义级包括 7 个关键过程区域，为同行评审、组间协调、软件产品工程、集成软件管理、培训大纲、组织过程定义、组织过程集点；

已管理级包括 2 个关键过程区域，为软件质量管理和定量过程管理；

优化级包括 3 个关键过程区域，为过程更改管理、技术改革管理和缺陷预防。

参考答案

（54）D

试题（55）

采用__（55）__不会产生内部碎片。

（55）A. 分页存储管理　　B. 分段存储管理
C. 固定分区存储管理　　D. 段页式存储管理

试题（55）分析

碎片是指内存中无法利用的存储空间，碎片分为内部碎片和外部碎片，内部碎片是指分配给作业的存储空间中未被利用的部分，外部碎片是指系统中无法利用的小存储块。

在分页存储管理系统中，作业地址空间划分成若干大小相等的页，相应地将内存的存储空间分成与页大小相等的块，在为作业分配存储空间时，总是以块为单位来分配，可以将作业中的某一页放到内存的某一空闲块中。在分页存储管理中，要求将作业放在一片连续的存储区域中，因而会产生内存碎片问题。

在分段存储管理系统中，作业的地址空间划分为若干个逻辑分段，每个分段是一组逻辑意义相对完整的信息集合，每个分段都有自己的名字，每个分段都从 0 开始编址并采用一段连续的地址空间。内存分配以段为单位，每段分配一个连续的内存区，但各段之间不要求连续。分段的大小是由用户所决定的，用户根据需要而划分，需要多少就分配多少，所以不会产生碎片。

在段页式存储管理系统中，作业的地址空间首先被分成若干个逻辑分段，每段都有自己的段号，然后再将每段分成若干个大小固定的页，内存空间分成若干个和页面大小相同的物理块，对内存的分配以物理块为单位，这种存储方式会产生内存碎片问题。

固定分区存储管理方法是最早使用的一种可以运行多道程序的存储管理方法，它将内存空间划分为若干个固定大小的分区，每个分区中可以装入一道程序。分区的大小可以不等，但事先必须确定，在运行时不能改变。这种方法由于作业的大小并不一定与某个分区大小相等，存储空间会被浪费，内存不能得到充分利用。

参考答案

（55）B

试题（56）

嵌入式操作系统管理和控制计算机系统中的__（56）__。

（56）A. 硬件资源　　B. 软件资源
C. 应用程序运行　　D. 硬件和软件资源

试题（56）分析

本题考查操作系统的基础知识。

操作系统是一组控制和管理计算机硬件和软件资源、合理地组织计算机工作流程以及方便用户的程序的集合。实时操作系统能及时响应外部事件的请求，在规定的时间内完成对该事件的处理，并控制所有实时设备和实时任务协调一致地工作。实时操作系统地主要特征是响应及时和高可靠性。

参考答案

（56）D

试题（57）

分配到所需资源并获得处理机时的进程状态是＿（57）＿。

（57）A．阻塞状态（等待状态）　　B．撤销状态
　　C．执行状态（运行状态）　　D．就绪状态

试题（57）分析

本题考查嵌入式操作系统的基础知识。

嵌入式操作系统中的进程状态有三种：执行状态（运行状态）、就绪状态和阻塞状态（等待状态）。

就绪状态是指进程已获得了除处理机以外的所有资源，一旦获得处理机就可以立即执行，此时进程所处的状态为就绪状态。

执行状态又称为运行状态，当一个进程获得必要的资源并正在处理机上执行时，该进程所处的状态为执行状态。

阻塞状态又称等待状态或睡眠状态。正在执行的进程，由于发生某事件而暂时无法执行下去（如等待输入/输出），此时进程所处的状态为阻塞状态。处于阻塞状态的进程尚不具备运行条件，这时即使处理机空闲，它也无法使用。

根据本题的题意，进程已分配到所需资源并获得处理机，此时进程应进入执行状态。

参考答案

（57）C

试题（58）

操作系统中的 Spooling 技术，实质是将＿（58）＿转化为共享设备的技术。

（58）A．虚拟设备　　B．独占设备　　C．脱机设备　　D．块设备

试题（58）分析

本题考查嵌入式操作系统的基础知识。

Spooling 的意思是外部设备同时联机操作，又称为假脱机输入/输出操作，是操作系统中采用的一项将独占设备改造成共享设备的技术。Spooling 系统的组成包括三部分：输入井和输出井、输入缓冲区和输出缓冲区、输入进程和输出进程。为了解决 CPU 输出数据的速度远远高于打印机的打印速度这一矛盾，在操作系统中一般采用 Spooling 技术。

参考答案

（58）B

试题（59）

软件质量特性是用来描述和评价软件产品质量的一组属性，在 GJB 5236—2004 标准中，将软件质量属性划分为 6 个特性，下面关于软件质量特性正确的是＿（59）＿。

（59）A．功能性、性能、安全性、可靠性、易用性、维护性

B．功能性、可靠性、易用性、效率、维护性、可移植性

C．功能性、安全性、可靠性、易用性、维护性、可移植性

D．功能性、适应性、准确性、可靠性、易用性、维护性

试题（59）分析

软件产品的质量是指软件产品特性的总和，表示软件产品满足明确或隐含要求的能力。软件产品的质量可分为内部质量和外部质量两部分。

内部质量是指产品属性的总和，决定了软件产品在特定条件下使用时，满足明确和隐含要求的能力。

外部质量是指软件产品在特定条件下使用时，满足明确或隐含要求的程度。

在 GJB 5236—2004 标准中，软件产品质量的内部质量和外部质量属性可划分为 6 个特性：

功能性（适合性、准确性、互操作性、安全保密性和功能性的依从性）；

可靠性（成熟性、容错性、易恢复性和可靠性的依从性）；

易用性（易理解性、易学性、易操作性、吸引性、易用性的依从性）；

效率（时间特性、资源利用性、效率的依从性）；

维护性（易分析性、易改变性、稳定性、易测试性、维护性的依从性）；

可移植性（适应性、易安装性、共存性、易替换性、可移植性的依从性）。

参考答案

（59）B

试题（60）

现有 3 个同时到达的作业 J1、J2 和 J3，它们的执行时间分别是 T_1、T_2 和 T_3，且 $T_1<T_2<T_3$。系统按单道方式运行且采用短作业优先算法，则平均周转时间是__（60）__。

（60）A．$T_1+T_2+T_3$　　B．$(T_1+T_2+T_3)/3$

C．$(3T_1+2T_2+T_3)/3$　　D．$(T_1+2T_2+3T_3)/3$

试题（60）分析

短作业优先（Shortest Job First，SJF）调度算法用于进程调度时称为短进程优先调度算法，该调度算法既可以用于作业调度也可以用于进程调度。在作业调度中，短作业优先调度算法每次从后备作业队列中选择估计运行时间最短的一个或几个作业，将它们调入内存，分配必要的资源，创建进程并放入就绪队列。

由于 3 个作业同时到达，所以作业执行的次序依次是 J1、J2 和 J3，故周转时间分别为：

J1：T_1；

J2：T_1+T_2；

J3：$T_1+T_2+T_3$；

则平均周转时间：

$(T_1+(T_1+T_2)+(T_1+T_2+T_3))/3 = (3T_1+2T_2+T_3)/3$

参考答案

（60）C

试题（61）

执行下面的一段 C 程序后，变量 ret 的值为__（61）__。

```
char str[20];
int ret=strlen(strcpy(str, "Hello_World\0"));
```

（61）A．0　　B．11　　C．12　　D．20

试题（61）分析

本题考查 C 语言的基础知识。

执行 strcpy(str, "Hello_World\0")函数后，计算机会将字符串 "Hello_World\0"拷贝到变量 str 中，注意表示“\0"”是字符串结束符，并不占字符串的长度。该字符串的实际长度为 11。strcpy 函数的返回值也是 str 所指的字符串指针。当执行 int ret = strlen(strcpy(str, "Hello_World\0"));语句后，就得到相应字符串的长度。

参考答案

（61）B

试题（62）

基线是一组经过正式验证或确认的，并作为后续工作开展依据的一个或一组工作产品，软件项目至少应形成__（62）__三类基线。

（62）A．任务基线、功能基线、产品基线

B．任务基线、功能基线、分配基线

C．功能基线、测试基线、产品基线

D．功能基线、分配基线、产品基线

试题（62）分析

本题考查软件工程的基础知识。

在配置项目生存周期的某一特定时间内，一个和一组正式指定或固定下来的配置标准文件。基线加上根据这些基线批准同意的改动构成了当前配置标识，对于配置管理至少应有以下三个基线：

功能基线：是指在系统分析与软件定义阶段结束时，经过正式批准、签字的系统规格说明书、项目任务书、合同书或协议书中所规定的对待开发软件系统的规格说明。

分配基线：是指在需求分析阶段结束时，经过正式评审和批准的需求规格说明。分配基线是最初批准的分配配置标识。

产品基线：是指在综合测试阶段结束时，经过正式评审和批准的有关所开发的软件产品的全部配置项的规格说明。产品基线是最终批准产品配置标识。

参考答案

（62）D

试题（63）

软件测试可分为静态测试和动态测试，下列不属于静态测试的是＿（63）＿。

（63）A．代码检查　　B．静态结构分析

C．代码质量度量（圈复杂分析等）　　D．覆盖率分析

试题（63）分析

软件测试按照不同的划分方法有不同的分类。按照程序是否执行，可以分为静态测试和动态测试；按照测试用例的设计方法，可以分为白盒测试和黑盒测试；按照开发阶段划分，可以分为单元测试、集成测试、确认测试、系统测试和验收测试等等。

静态测试的主要特征是在用计算机测试源程序时，计算机并不真正运行被测试的程序。静态测试包括代码检查、静态结构分析、代码质量度量等。它可以由人工进行，也可以借助软件工具自动进行。

动态测试的主要特征是计算机必须真正运行被测试的程序，通过输入测试用例，对其运行情况进行分析，判断期望结果和实际结果是否一致。动态测试包括功能确认与接口测试、覆盖率分析、性能分析、内存分析等。

覆盖率分析属于动态测试。

参考答案

（63）D

试题（64）

Jackson 设计方法是一种面向＿（64）＿的软件设计方法。

（64）A．对象　　B．数据流　　C．数据结构　　D．控制结构

试题（64）分析

本题考查软件工程的基础知识。

Jackson 设计方法是一种面向数据结构的软件设计方法。Jackson 方法定义了一组以数据结构为指导的映射过程，它根据输入、输出的数据结构，按一定的规则映射成软件的过程描述，即程序结构，而不是软件的体系结构，因此该方法适用于详细设计阶段。

由于 Jackson 方法面向数据结构设计，所以提供了自己的工具——Jackson 结构图。Jackson 指出，无论数据结构还是程序结构，都限于顺序结构、选择结构和重复结构三种基本结构及它们的组合。

Jackson 设计方法一般通过以下五个步骤来完成：

① 分析并确定输入数据和输出数据的逻辑结构，并用 Jackson 结构图来表示这些数据结构；

② 找出输入数据结构和输出数据结构中有对应关系的数据单元；

③ 按一定的规则由输入、输出的数据结构导出程序结构；

④ 列出基本操作与条件，并把它们分配到程序结构图的适当位置；

⑤ 用伪码写出程序。

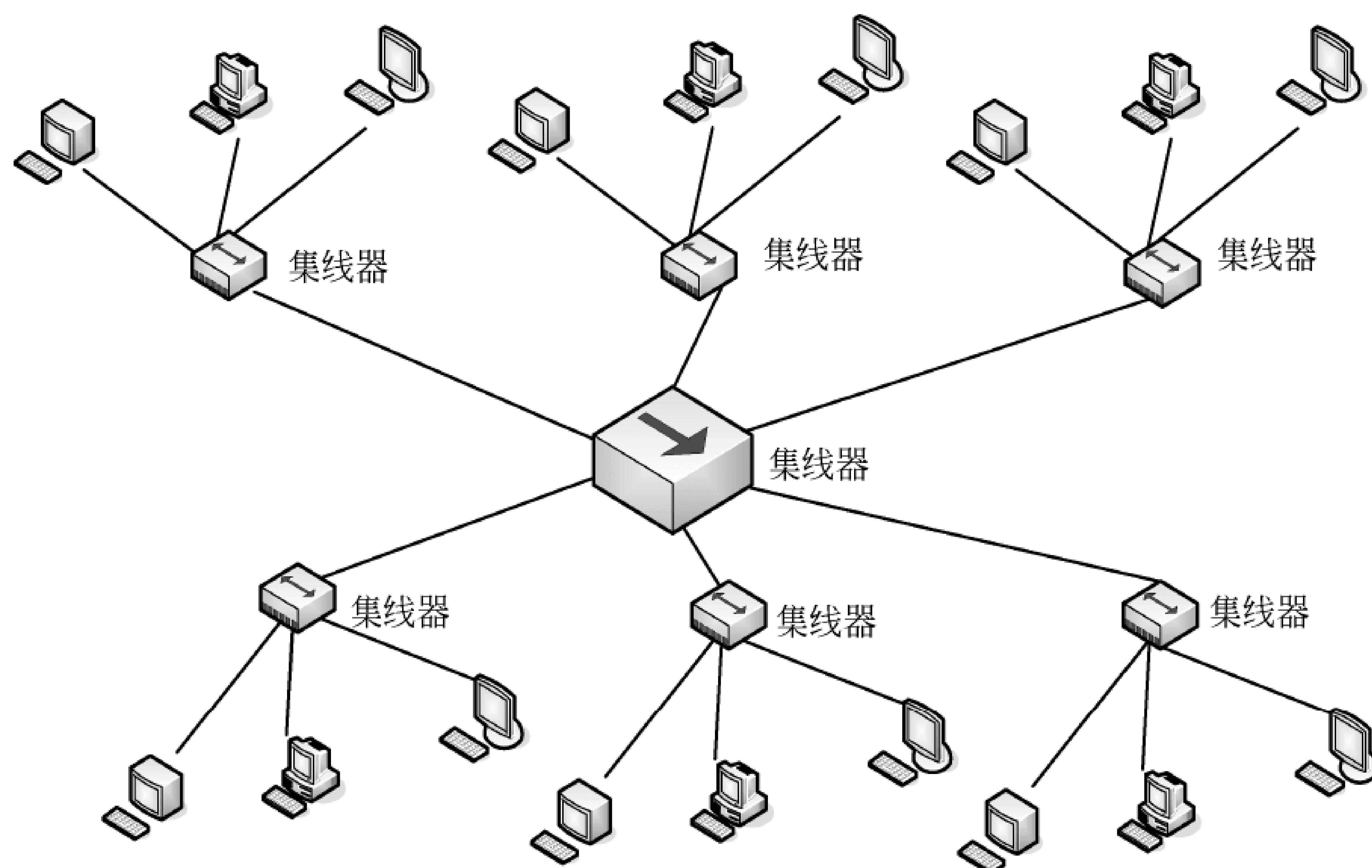
Jackson 分析方法是面向数据流的分析方法。

参考答案

（64）C

试题（65）

某实验室网络结构如图所示，电脑全部打开后，发现冲突太多导致网络性能不佳，如果需要划分该网络成多个子网并保证子网的连通，则子网之间需要通过<u>（65）</u>连接。



（65）A．集线器　　B．路由器　　C．中继器　　D．二层交换机

试题（65）分析

本题考查网络设备的基本功能的相关知识。

集线器的主要功能是对接收到的信号进行再生整形放大，以扩大网络的传输距离，同时把所有节点集中在以它为中心的节点上。它工作于 OSI（开放系统互联参考模型）参考模型第一层，即“物理层”。集线器与网卡、网线等传输介质一样，属于局域网中的基础设备。

路由器的核心作用是实现网络互连，在不同网络之间转发数据单元。为实现在不同网络间转发数据单元的功能，路由器必须具备以下条件。首先，路由器上多个三层接口要连接不同的网络上，每个三层接口连接到一个逻辑网段。这里面所说的三层接口可以是物理接口，也可以是各种逻辑接口或子接口。它工作于 OSI 模型第三层，即“网络层”。

二层交换机要比集线器智能一些，它可以识别数据包中的MAC地址信息，根据MAC地址进行转发，并将这些 MAC 地址与对应的端口记录在自己内部的一个地址表中。它工作于 OSI 模型第二层，即“数据链路层”。

中继器是网络物理层上面的连接设备。适用于完全相同的两类网络的互连，主要功能是通过对数据信号的重新发送或者转发，来扩大网络传输的距离。中继器是对信号进行再生和还原的网络设备 OSI 模型的物理层设备。

参考答案

（65）B

试题（66）

在 Windows Server 2003 中启用配置 SNMP 服务时，必须以__（66）__身份登录才能完成 SNMP 服务的配置功能。

（66）A．guest　　B．普通用户

C．administrator 组成员　　D．user 组成员

试题（66）分析

本题考查 Windows 2003 中有关 SNMP 服务配置的操作权限。

Windows Server 2003 中配置 SNMP 服务时，必须以管理员身份或者 administrators 组成员身份登录才能完成 SNMP 服务的配置功能。一般用户或者普通用户不能完成 SNMP 配置服务。

参考答案

（66）C

试题（67）

在 ASP 的内置对象中，__（67）__对象可以修改 Cookie 中的值。

（67）A．request　　B．response　　C．application　　D．session

试题（67）分析

本题考查 ASP 的内置对象的基础知识。

在 ASP 的内置对象中，response 对象和 request 对象和 Cookie 有关。其中，request 对象中的 Cookies 集合是服务器根据用户的请求，发出的所有 Cookie 的值的集合，这些 Cookie 仅对相应的域有效，每个成员均为只读。Response 对象中的 Cookies 集合是服务器发回客户端的所有 Cookie 的值，这个集合为只写，所以只有 Response 对象可以修改 Cookie 中的值。

参考答案

（67）B

试题（68）、（69）

分配给某公司网络的地址块是 220.17.192.0/20，该网络被划分为__（68）__个 C 类子网，不属于该公司网络的子网地址是__（69）__。

（68）A．4　　B．8　　C．16　　D．32

（69）A．220.17. 203. 0　　B．220.17. 205. 0

C．220.17. 207. 0　　D．220.17. 213. 0

试题（68）、（69）分析

220.17.192.0 是一个 C 类网络地址，应该有 24 位子网掩码，现在仅采用 20 位子网掩码，少了 4 位，所以被划分成了 16 个子网。

这 16 个子网号的第三个字节都应该在 192+0～192+15，由于 213 大于 192+15，所以 220.17. 213. 0 不属于地址块 220.17.192.0/20。

参考答案

（68）C　（69）D

试题（70）

如果 DNS 服务器更新了某域名的 IP 地址，造成客户端域名解析故障，在客户端可以用两种方法解决此问题，其中一种是 Windows 命令行下执行__（70）__命令。

（70）A．ipconfig /all　　B．ipconfig /renew

C．ipconfig/flushdns　　D．ipconfig/release

试题（70）分析

本题考查 Windows 系统中 DNS 服务及相关配置命令的基础操作。

ipconfig 命令详解如下：

① 具体功能

该命令用于显示所有当前的 TCP/IP 网络配置值、刷新动态主机配置协议（DHCP）和域名系统（DNS）设置。使用不带参数的 IPCONFIG 可以显示所有适配器的 IP 地址、子网掩码、默认网关。

② 语法详解

ipconfig [/all][/renew [adapter] [/release [adapter] [/flushdns] [/displaydns] [/registerdns] [/showclassidpadapter] [/setclassidpadapter][classID]

③ 参数说明

/all 显示所有适配器的完整 TCP/IP 配置信息。在没有该参数的情况下 IPCONFIG 只显示 IP 地址、子网掩码和各个适配器的默认网关值。适配器可以代表物理接口（例如安装的网络适配器）或逻辑接口（例如拨号连接）。

/renew 更新所有适配器（如果未指定适配器），或特定适配器（如果包含了 adapter 参数）的 DHCP 配置。该参数仅在具有配置为自动获取 IP 地址的网卡的计算机上可用。要指定适配器名称，请输入使用不带参数的 IPCONFIG 命令显示的适配器名称。

/release[adapter]发送 DHCPRELEASE 消息到 DHCP 服务器，以释放所有适配器（如果未指定适配器）或特定适配器（如果包含了 adapter 参数）的当前 DHCP 配置并丢弃 IP 地址配置。该参数可以禁用配置为自动获取 IP 地址的适配器的 TCP/IP。要指定适配器名称，请输入使用不带参数的 IPCONFIG 命令显示的适配器名称。

/flushdns 清理并重设 DNS 客户解析器缓存的内容。如有必要，在 DNS 疑难解答期间，可以使用本过程从缓存中丢弃否定性缓存记录和任何其他动态添加的记录。

DNS Client 服务为计算机解析和缓存 DNS 名称。为了要达到用最快速、最有效率的方式，让客户端能够迅速找到网域的验证服务，在 Win 2000/XP 系统中，加入了 DNS 快取（Cache）的功能。当第一次在找到了目的主机的 IP 地址后，操作系统就会将所查询到的名称及 IP 地址记录在本机的 DNS 快取缓冲区中，下次客户端还需要再查询时，就不需要到 DNS 服务器上查询，而直接使用本机 DNS Cache 中的数据即可，所以你查询的结果始终是同一 IP 地址。这个服务关闭后，dns 还可以解析，但是本地无法储存 dns 缓存。

参考答案

（70）C

试题（71）

Which is not a computer language? __（71）__.

（71）A．Office　B．Java　C．C++　D．C#

参考译文

哪一个不是计算机语言？Office.

参考答案

（71）A

试题（72）

An Embedded System is a __（72）__ designed for specific control functions within a larger system.

（72）A．computer　B．program

C．computer system　D．tool

参考译文

一个嵌入式系统是一个在更大系统中为实现专用控制功能而设计的计算机系统。

参考答案

（72）C

试题（73）

In the following, which is not a method for inter-process communication? __（73）__.

（73）A．share memory　B．message

C．pipe　D．memory copy

参考译文

下列选项中，哪一个不是用于进程间通信的方法？内存拷贝。

参考答案

（73）D

试题（74）

Which of the following is not the stage of programming? __（74）__.

（74）A．write a program　　B．print the message
C．compile the program　　D．debug the program

参考译文

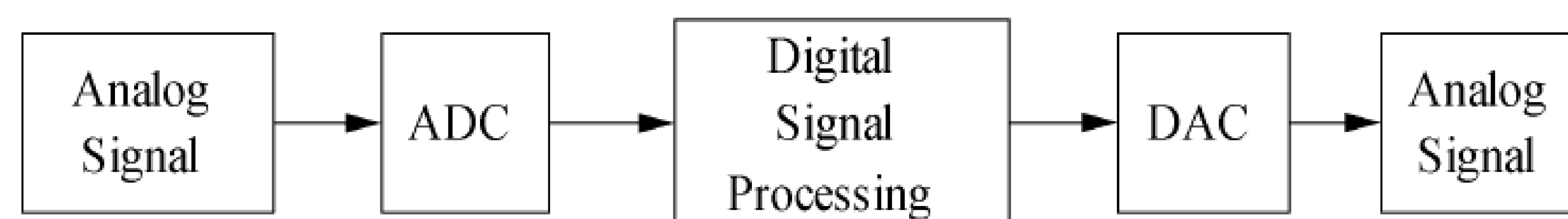
下列选项中哪一个不是程序设计的一个阶段的？打印消息。

参考答案

（74）B

试题（75）

The following diagram is a typical __（75）__.



（75）A．digital process system　　B．control system
C．debug system　　D．embedded system

参考译文

下图是一个典型的数字处理系统。

参考答案

（75）A

第 2 章　2012 下半年嵌入式系统设计师下午试题分析与解答

试题一（共 15 分）

阅读下列说明和图、表，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

某车载导航系统的结构如图 1-1 所示，由导航处理系统和显示系统两部分组成。导航处理系统安装在某型车的设备区，显示系统安装在某型车的前方，便于驾驶员观看和操作。

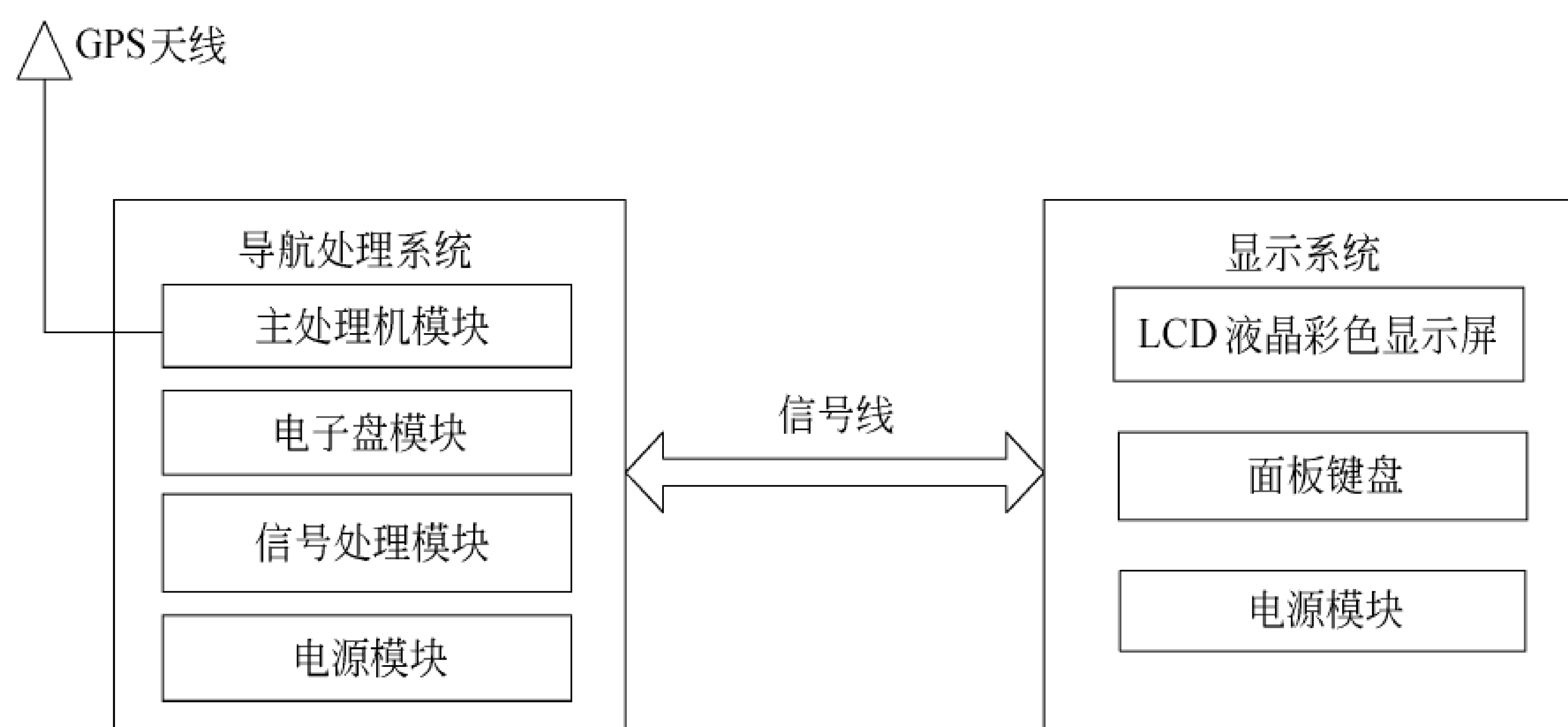


图 1-1　某车载导航系统结构

导航处理系统由主处理机模块、电子盘模块、信号处理模块和电源模块组成，主处理机模块执行电子地图功能、导航控制功能等，生成的导航显示画面通过信号线在 LCD 液晶彩色显示屏显示给驾驶员；信号处理模块处理外部采集数据，将处理后的数据通过内部总线传输给主处理机模块；电子盘模块存储电子地图数据及导航数据。

显示系统由 LCD 液晶彩色显示屏、面板键盘（自定义键盘）和电源模块组成，主要是显示导航画面，也可通过面板键盘进行导航控制。

【问题 1】（6 分）

GPS 天线接收卫星信号，将定位信息以帧的形式，通过 RS232 串行接口传输给主处理机模块。通常 RS232 的管脚规格如表 1-1 所示。

采用 RS232 通信，如果发送的数据量超过接收方缓冲区时，可能在接收方缓冲区因处理时间延迟等导致接收数据丢失。因此，需要进行流量控制。

表 1-1　RS232 的管脚规格定义

号　码	管 脚 名 称	说　明
1	DCD	Data Carrier Detect
2	RXD	Receive Data
3	TXD	Transmit Data
4	DTR	Data Terminal Ready
5	GND	Ground
6	DSR	Data Set Ready
7	RTS	Request To Send
8	CTS	Clear To Send
9	RI	Ring Indicator

请回答下面三个问题，将答案填写在答题纸的对应栏中。

（1）如果通过软件进行流量控制，也就是将流量控制信息以特殊的数据进行发送，使用上表中的哪两个管脚进行状态信息发送？（回答管脚名称）

（2）如果通过硬件方式进行流量控制，使用上表中的哪两个管脚进行状态信息发送？（回答管脚名称）

（3）若 RS232 适配器的 FIFO 深度为 4B，通信波特率为 9600bps，数据位为 8 位，无校验，停止位为 1，无数据流控。在应用设计中每次以 4 字节为单位进行数据发送，每两次发送之间严格控制时间间隔为 10ms，连续发送 100 次，在此过程中，忽略所有由于调度等因素引起的发送延迟。那么，从第 1 次发送开始，到第 100 次数据发送出去，消耗的时间为多少毫秒？

【问题 2】（6 分）

主处理机模块与信号处理模块间通过双端口存储器进行数据交换。李工设计时，将双端口存储器空间划分为两个缓冲区，两个缓冲区分别交替地接收信号处理机传输来的最新数据，然后按数据块方式提供给用户程序使用。

假设每个缓冲区的大小为 512 KB，将 512 KB 数据写入当前空闲缓冲区接口服务为 Write_Buffer，将当前有效的 512 KB 数据读出缓冲区的接口服务为 Read_Buffer，假设双端口存储器中不提供硬件信号量，两个缓冲区间的互斥操作由软件标记实现，软件对双端口存储器的单次操作（读写一个字的操作）为原子操作。

下面是用 C 语言设计的一组对双缓冲区的管理程序代码，请填补该程序代码中的空缺，将答案填写在答题纸上。

```
int  *BufferFlag[2];          /*0 表示无有效数据，0xff 表示有新数据*/
int  *Mutex[2];               /*软件锁，0 表示未锁定，0xff 表示锁定*/
int  Read_Buffer(int id, char *data);    /*从缓冲区读数据，用于数据处理模块，
id 表示缓冲的序列号，0 表示缓冲区 1，1 表示缓冲区 2，data 为存放读取数据的缓冲，返回值表示
```

```
读取到有效数据的长度 */
    void Write_Buffer(int id, char *data);  /*向缓冲区写数据，用于信号处理模块，
id 表示缓冲的序列号，0 表示缓冲区 1，1 表示缓冲区 2，data 为待写入数据的缓冲 */

    int INIT_PPC() { /* 数据处理模块端的初始化，缓冲区起始地址为 0xffffc000*/
        BufferFlag=(int *) 0xffffc000;
        Mutex=(int *) 0xffffc010;
        *BufferFlag[0]=0;
        *BufferFlag[1]=0;
        *Mutex[0]=0;
        *Mutex[1]=0;
        return (0);
    }

    int PPC_Read_Data(char *Data){  /*数据处理模块读数据程序段*/
    int len=0;
        if((!(*BufferFlag[0]))&&(!(*BufferFlag[1]))) {
        return (0) ;                    /*无新数据*/
        }
        if(*BufferFlag[0]) {
           if(___(1)___) {
                *Mutex[0]=0xff;
                len=Read_Buffer(0, Data);
                *BufferFlag[0]=0x00;
                ____(2)____;
           }
        }
        else {
        if(*BufferFlag[1]) {
             if (!(*Mutex[1])){
               *Mutex[1]=0xff;
               ____(3)____;
               *BufferFlag[1]=0x00;
               *Mutex[1]=0x00;
             }
          }
        }
        return (len);
    }
    int  DSP_Write_Data() {
     /*信号处理模块写数据程序段，初始化与数据处理模块端类似，同样以 BufferFlag 表示与数
```

据处理模块端的对应的标志，即两端操作的是相同的地址空间；同样 Mutex 也表示与数据处理模块端的对应的软件锁，即两端操作的是相同的地址空间。这里就略去双口在 DSP 上的起始地址说明和初始化部分*/

```
char Data[1024*512];

    while(1) {
    //等待信号处理模块产生新的数据并存入数据缓冲 Data 中
     if(!(*Mutex[0])) {
         *Mutex[0]=0xff;
         Write_Buffer(0, Data);
         *BufferFlag[0]=0xff;
         *Mutex[0]=0x00;
     }
     else if(!(*Mutex[1])) {
         *Mutex[1]=0xff;
         Write_Buffer(1, Data);
         *BufferFlag[1]=0xff;
         *Mutex[1]=0x00;
     }
   }
   return (0);
}
```

【问题 3】（3 分）

请回答关于面板按键设计过程中的下列问题，将答案填写在答题纸的对应栏中。

在进行面板键盘处理设计时，通常在扫描键盘过程中，按键会产生机械抖动。针对抖动问题，王工认为只有通过硬件设计才能消除抖动，而李工认为用软件方法就可以解决该问题。针对抖动问题，你认为可以采用哪类方式消除？

试题一分析

本题考查嵌入式系统设计，涉及嵌入式软件和硬件基础知识的应用。

【问题 1】

本问题主要考查嵌入式系统软硬件协同设计中串口 RS232 的基本软硬件应用知识。

在 RS232 标准中，字符是以将比特串一个接一个的串行（serial）方式传输，优点是传输线少，配线简单，传送距离可以较远。最常用的编码格式是异步起停（asynchronous start-stop）格式，它使用一个起始比特后面紧跟 7 或 8 个数据比特（bit），然后是可选的奇偶校验比特，最后是一或两个停止比特。所以发送一个字符至少需要 10 比特，带来的一个好的效果是使用全部的传输速率，发送信号的速率以 10 划分。

RS232 设计之初是用来连接调制解调器做传输之用，也因此它的脚位意义通常也和

调制解调器传输有关。RS232 的设备可以分为数据终端设备（DTE，Data Terminal Equipment）和数据通信设备（DCE，Data Communication Equipment）两类，这种分类定义了不同的线路用来发送和接收信号。一般来说，计算机和终端设备有 DTE 连接器，调制解调器和打印机有 DCE 连接器。使用中采用配线分接器测试连接，或者用试误法来判断电缆是否工作，常常需要参考相关的文件说明。RS232 指定了 20 个不同的信号连接，由 25 个 D-sub（微型 D 类）管脚构成的 DB-25 连接器。很多设备只是用了其中的一小部分管脚，出于节省资金和空间的考虑不少机器采用较小的连接器，特别是 9 管脚的 D-sub 或者是 DB-9 型连接器广泛使用在绝大多数 PC 机和其他许多设备上。DB-25 和 DB-9 型的连接器在大部分设备上是雌型，但不是所有的都是这样。

在使用 RS232 进行数据传输时，RXD 和 TXD 管脚被用来进行数据的接收和发送，RS232 的流控方式包括无流控、软件流控和硬件流控三种。无流控是指没有流控功能。软件流控也称之为 XON/XOFF 流控，使用控制字符 XON、XOFF 来实现。在 RS232 数据通信过程中，如果发送方收到 XOFF 字符则停止发送数据，反之如果收到 XON 字符则重新开始发送数据。XON 一般定义为十六进制数 0x11，XOFF 为十六进制数 0x13。硬件流控又分为 DSR/DTR 流控和 CTS/RTS 流控。硬件流控是通过硬件的高低电平来通知发送方，接收方的缓冲区是否快满了。CTS/RTS 流控时，RS232（DB9）的 8 引脚为 RTS，7 引脚为 CTS。DSR /DTR 流控时，RS232（DB9）的 6 引脚为 DSR，4 引脚为 DTR。

在使用 RS232 进行数据传送时，需要注意其配置方式，包括流控位宽，起始位宽等。在该题目中，数据位宽为 8bit，停止位为 1bit，无别的流控位，因此，每个字节传输需要的位宽为 9bit，按照 9600bps 的速率进行传输时，每个字节需要的时间为 9/9600=0.9375ms，因此传输 4 字节需要的时间为 4×0.9375ms=3.75ms。在进行 100 次的传输中，每隔 10ms 传输一次，又由于同时忽略了其他调度时间，由于 3.75 小于 10，可知，在每 10ms 传输一次的过程中肯定是可以将对应的 4 字节数据传输完毕。因此，在 100 次的传输中，前 99 次传输需要的时间是 99×10ms=990ms，最后一次也就是第 100 次传输消耗的时间为 3.75ms，因此，总共需要的时间为 990ms+3.75ms=993.75ms。

【问题 2】

本问题考查嵌入式系统中的 C 程序设计，要求考生正确使用软件锁。

在本题中主处理机模块与信号处理模块间通过双端口存储器进行数据交换。由信号处理模块发送数据，主处理机模块接收数据。

在本题中给出了很多假设条件，如将双端口存储器空间划分为两个缓冲区，两个缓冲区分别交替地接收信号处理机传输来的最新数据；再如假设双端口存储器中不提供硬件信号量，两个缓冲区间的互斥操作由软件标记实现，软件对双端口存储器的单次操作（读写一个字的操作）为原子操作。同时本题也给出了软件程序的架构，BufferFlag 为缓冲区有无新数据的标志，Mutex 为软件锁。

在数据处理模块端的初始化程序 INIT_PPC()中，BufferFlag 和 Mutex 被分配在缓

冲区的前端，并被初始化为无数据和未锁定。

信号处理模块写数据程序 DSP_Write_Data()中，初始化与数据处理模块端类似，同样以 BufferFlag 表示与数据处理模块端的对应的标志，即两端操作的是相同的地址空间；同样 Mutex 也表示与数据处理模块端的对应的软件锁，即两端操作的是相同的地址空间。信号处理模块写数据程序 DSP_Write_Data()是一个无限循环程序，在等待信号处理模块产生新的数据，之后就将数据写入双缓冲 Data 中。具体过程如下：

1）循环等待新数据；

2）如果缓冲区 0 未被锁定，则：

（1）缓冲区 0 加锁；

（2）写数据到缓冲区 0；

（3）标记缓冲区 0 未有数据；

（4）缓冲区 0 解锁。

3）如果缓冲区 0 已被锁定，则对缓冲区 1 重复上述步骤。

在数据处理模块端读数据程序 PPC_Read_Data()首先判断双缓冲有无数据，如果缓冲区 0 有数据，再判断缓冲区 0 是否加锁，如果未加锁，则先加锁，再读数据，再解锁。对缓冲区 1 同样如此处理。

【问题 3】

在一般的按键设计中，通常的按键所用开关为机械弹性开关。由于机械触电的弹性作用，按键在闭合及断开的瞬间均伴随有一连串的抖动。键抖动会引起一次按键被误读多次。为了确保 CPU 对键的一次闭合仅作一次处理，必须去除抖动。消除抖动的方法有硬件和软件两种方法。硬件方法常用专用的去抖芯片或者自己组装一个双稳态消抖电路，就是两个与非门构成的 RS 触发器。

软件方法是当检测出键闭合后执行一个 10～20ms 的延时程序，再一次检测键的状态，如仍保持闭合状态，则确认真正有键按下。

硬件方法和软件方法都可以消除抖动问题。

参考答案

【问题 1】

（1）RXD 和 TXD（或者 TXD 和 RXD）

（2）RTS 和 CTS（或者 CTS 和 RTS）

（3）993.75

【问题 2】

（1）!(*Mutex[0]) 或者 *Mutex[0] == 0x00 或者*Mutex[0] == 0

（2）*Mutex[0] = 0x00 或者*Mutex[0] = 0

（3）len = Read_Buffer(1, Data)

【问题 3】

硬件方法和软件方法都可以。

试题二（共 15 分）

阅读下列说明和图，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

在某嵌入式系统设计中，使用 8 片 RAM 进行 64KBRAM 的外部存储器扩展，如图 2-1 所示。该 CPU 共有 16 根地址线，8 根数据线，在设计中，利用 CPU 的 $\overline{MREQ}$ 作为访问控制信号，该访问控制信号低电平有效。另外，R/$\overline{W}$ 作为读写命令信号（高电平为读，低电平为写）。8 片 8K×8 位的 RAM 芯片与 CPU 相连，RAM 芯片的片选内部为上拉电阻到电源，各个 RAM 芯片的片选信号和 74138 译码器的输出相连，译码器的地址选择端连接到 CPU 的 A13，A14，A15 地址线上。

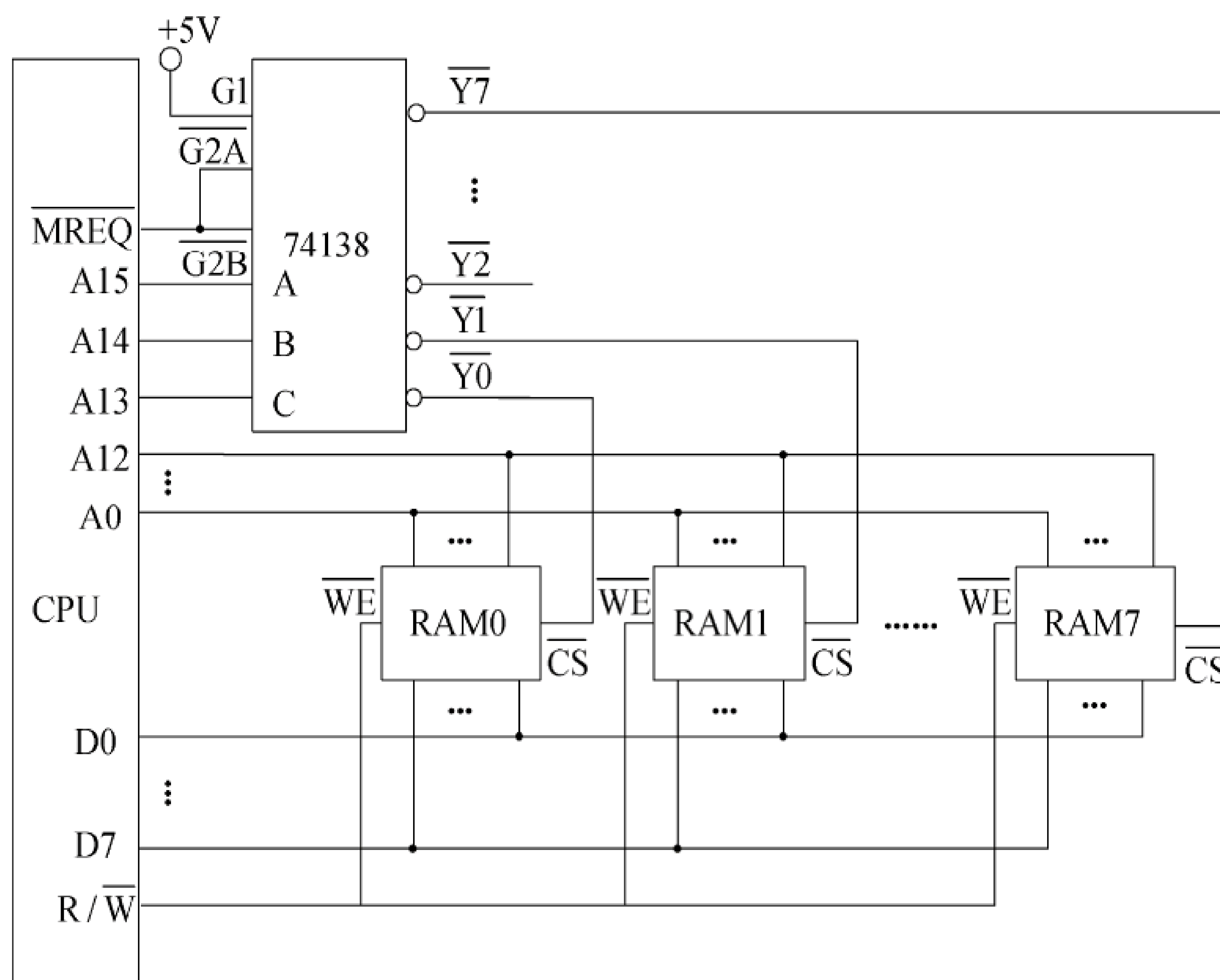


图 2-1　嵌入式系统设计示意图

【问题 1】（8 分）

根据上图所示，写出 RAM0、RAM1 和 RAM7 的地址范围（请用 16 进制进行表示）。

RAM0：__（1）__

RAM1：__（2）__

RAM7：__（3）__

若 CPU 操作的地址总线为 A800H，结合图 2-1 所示的示意图，CPU 访问的是哪个 RAM 存储器__（4）__。

【问题 2】（4 分）

如果运行时发现不论往哪片 RAM 写入数据后，以 C000H 为起始地址的存储芯片都有与其相同的数据，假设芯片与译码器可靠工作，则说明：

（1）RAM0～RAM7 中 ___（1）___ 的片选输入端总是处于低电平。

（2）如果有问题的存储芯片的片选输入端总是处于低电平，以下可能原因中描述不正确的是 ___（2）___。

A．该存储芯片的 CS 端与存储芯片的 $\overline{WE}$ 端错连或短路

B．该存储芯片的 CS 端与 CPU 的 $\overline{MREQ}$ 端错连或短路

C．该存储芯片的 CS 端与地线错连或短路

D．该存储芯片的 CS 端悬空

【问题 3】（3 分）

根据连接图，若出现地址线 A15 与 CPU 断线，并搭接到高电平上，下面描述中正确的是______。（该题为多选题）

A．此时存储器只能寻址 A15=1 的地址空间

B．此时存储器只能寻址总共 64KB 空间的高 32KB 地址空间

C．此时访问 64KB 空间的高 32KB 地址空间时会错误地访问到低 32KB 地址空间

D．此时访问 64KB 空间的低 32KB 地址空间时会错误地访问到高 32KB 地址空间

试题二分析

本题考查嵌入式处理器硬件应用和设计。

【问题 1】

在该嵌入式系统设计中，使用 8 片 RAM 进行 64KRAM 的外部存储器扩展。该 CPU 共有 16 根地址线，8 根数据线。在设计中，各个 RAM 的片选信号依次连接在 74LS138 的八位输出信号上，74LS138 的地址选择线连接在 CPU 的地址线 A15，A14，A13 上，因此，对 8 个 RAM 的选择依赖于 CPU 的地址线 A15，A14 和 A13 的电平。根据 74LS138 可知，对于 RAM0～RAM7 的 8 个 RAM 而言，依次对应的 A15，A14，A13 的值为 000，001，010，011，100，101，110，111。

同时，由于每个 RAM 的空间大小为 8K，占据的地址线为 A0～A12，因此，可以知道各个 RAM 的地址范围依次是：

RAM0:0000H-1FFFH

RAM1:2000H-3FFFH

RAM2:4000H-5FFFH

RAM3:6000H-7FFFH

RAM4:8000H-9FFFH

RAM5:A000H-BFFFH

RAM6:C000H-DFFFH

RAM7:E000H-FFFFH

【问题2】

由问题1分析可知，对应C000H地址的片选为RAM6，也就是说RAM6一直处于被选通状态。

从原理图中的连接情况可以看出，CS 片选只有一直是低电平状态下才可以有效。从原理图中可以看出，WE以及MREQ信号都是低电平有效，同时由题目中知道，该管脚为片内上拉到电源，因此如果该CS一直有效，可能潜在的原因包括与WE信号或者MREQ信号接错，或者是直接与地短接。

【问题3】

如果A15与CPU断开，并且接到高电平，则说明A15一直为高，那么A15，A14，A13取值的可能范围为100，101，110，111。也就是说，此时存储器的寻址范围只能是A15=1的存储地址空间，与之前的8片RAM相比，现在只能寻址到4片RAM，因此先前的64KB空间中只能寻址到高32KB的地址空间。同时，由于高位A15一直为1，因此，如果按照用户期望访问总共64KB空间的低32KB空间时，会错误的访问到高32KB地址空间。

参考答案

【问题1】

（1）0000H-1FFFH

（2）2000H-3FFFH

（3）E000H-FFFFH

（4）RAM5

【问题2】

（1）RAM6

（2）D

【问题3】

A、B、D

试题三（共15分）

阅读下列说明和图，回答问题1至问题3，将解答填入答题纸的对应栏内。

【说明】

操作系统主要功能之一是处理机管理，处理机管理主要是实现处理机扩充，以支持多个进程的并行运行，提高计算机的计算效率。

进程是动态的概念，通常称进程为程序的一次执行。进程的主体部分是程序，包括程序和数据。进程在执行期间具备确定的状态。

线程是进程中某个单独执行的控制流，也称为轻量进程。

【问题 1】（3 分）

简述抢占（剥夺）式调度算法和非抢占式调度算法的特点。

【问题 2】（3 分）

请从下列叙述中选择出正确的叙述并将其序号填写在答题纸上。（该题为多选题）

A．在多进程多线程系统中，处理机调度的最小单位是进程

B．线程可定义为进程内的一个执行单位，或者定义为进程内的一个可调度的实体

C．一个线程可以属于多个进程

D．进程处于可执行状态时，它的线程可以被调度执行，处于阻塞状态时，其所有线程均不能执行

E．进程的多个线程共享进程的地址空间

【问题 3】（9 分）

进程状态之间切换关系如图 3-1 所示，具体说明进程三种状态的特点，并将三种状态之间的切换条件（a）至（d）填写在答题纸对应栏目中。

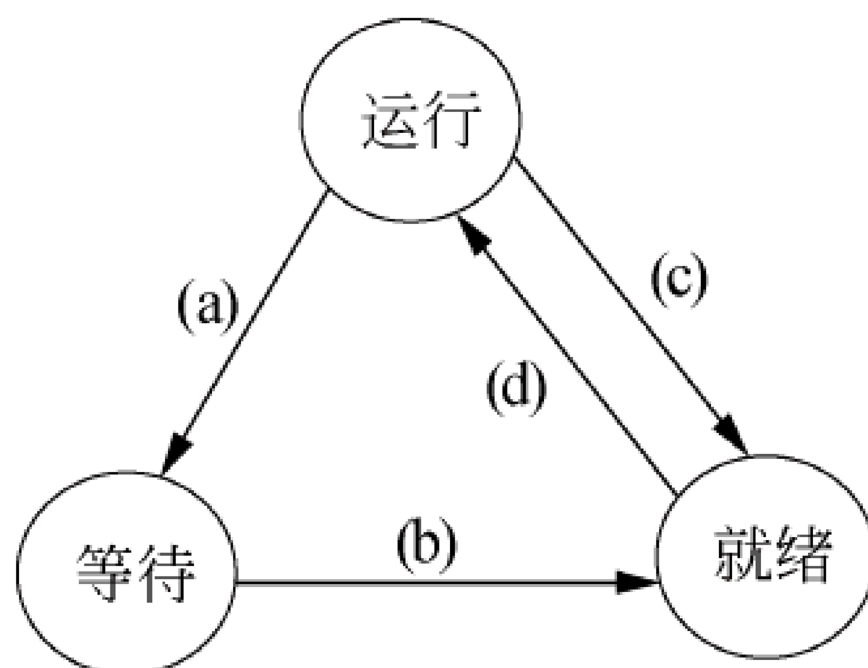


图 3-1　进程状态转换示意图

试题三分析

本题考查操作系统中进程、线程以及进程调度等方面的应用知识。

【问题 1】

在操作系统初始化时，创建所有进程，进程运行过程中，也可创建子进程。进程调度算法很多，归结为两类，即抢占（剥夺）式和非抢占式。抢占式调度策略，指按照一定的规则（例如优先数），在每次中断处理结束后进行调度，选择条件最优的进程投入运行。非抢占式调度是指，进程一旦被调度，就将一直运行，除非由于自身原因不能运行。

【问题 2】

在多进程多线程系统中，处理机调度的最小单位是线程，而不是进程。

线程可定义为进程内的一个执行单位，或者定义为进程内的一个可调度的实体。

进程由一个或一组线程组成；一个线程属于且仅属于一个进程。

进程处于可执行状态时，它的线程可以被调度执行，而处于阻塞状态时，其所有线程均不能执行。

进程的多个线程共享进程的地址空间。

【问题 3】

图 3-1 给出了进程三个状态：运行、就绪、等待之间的切换关系，这三种状态的特点如下：① 进程拥有 CPU，正在运行其程序时处于运行态；② 具备了一切运行的条件，但由于 CPU 正在运行别的进程而使它不能运行时，进程处于就绪态；③ 由于自身原因必须等待某个条件的具备，否则不能继续运行时，进程处于等待态。

对于正在运行的进程，当某个运行条件不能满足，例如等待某个资源时，便将 CPU 让出而转入等待态；当等待条件消失，例如等待的资源已经获得满足，进程从等待态进入就绪态等待调度；处于运行态的进程，如自愿放弃 CPU，或被高优先级进程强制剥夺 CPU 使用权后，从运行态转入就绪态；控制权被释放后，CPU 将从就绪队列中选取排在最前面的进程投入运行。就绪队列中获得 CPU 使用权的进程，便转入运行态。

三种状态的特点如下。

（1）运行态：进程占有 CPU，正在运行其程序时处于运行态；

（2）就绪态：进程具备了一切运行的条件，但由于 CPU 正在运行别的进程而使它不能运行时，处于就绪态；

（3）等待态：进程由于自身原因必须等待某个条件的具备，否则不能继续运行时，处于等待态。

三种状态之间的切换条件分别为：

（1）某个运行条件不能满足（例如等待资源）；

（2）等待条件消失（例如等待的资源已经获得满足）；

（3）进程自愿放弃 CPU 使用权，或被强制剥夺 CPU 使用权；

（4）就绪队列中的进程获得 CPU 使用权。

参考答案

【问题 1】

所谓抢占式，指按照一定的规则（例如优先数），在每次中断处理结束后进行调度，选择条件最优的进程投入运行；

所谓非抢占式调度是指，进程一旦被调度，就将一直运行，除非由于自身原因不能运行。

【问题 2】

B、D、E

【问题 3】

运行状态特点：进程占有 CPU，正在运行其程序时处于运行态。

就绪状态特点：进程具备了一切运行的条件，但由于 CPU 正在运行别的进程而使它不能运行时，处于就绪态。

等待状态特点：进程由于自身原因必须等待某个条件的具备，否则不能继续运行时，

处于等待态。

（a）某个运行条件不能满足（例如等待资源）；

（b）等待条件消失（例如等待的资源已经获得满足）；

（c）进程自愿放弃 CPU 使用权，或被强制剥夺 CPU 使用权；

（d）就绪队列中的进程获得 CPU 使用权。

试题四（共 15 分）

阅读下列说明和表，回答问题 1 至问题 2，将解答填入答题纸的对应栏内。

【说明】

看门狗（Watchdog）技术是嵌入式系统设计中保证系统可靠的常用技术。嵌入式控制系统运行时由于受到外部干扰或者内部系统错误，程序有时会出现"跑飞"现象，导致整个系统瘫痪。为了防止这一现象的发生，对系统可靠性要求较高的场合往往要加入看门狗电路。当系统"跑飞"时，看门狗电路能自动恢复系统的运行。

【问题 1】（8 分）

设某嵌入式系统程序完整运行所需的周期时间是 tp，看门狗的定时周期为 tw，要求 tw__（1）__tp，在程序运行过程中需要定时__（2）__（俗称"喂狗"），只要程序正常运行，定时器就不会溢出。若由于干扰等原因使系统不能在 tp 时刻修改定时器的计数值，定时器将在 tw 时刻__（3）__，引发__（4）__，使系统得以重新运行。

请填充以上叙述中空缺处的内容，将答案填写在答题纸的对应栏中。

【问题 2】（7 分）

张工在某嵌入式系统中设计实现了看门狗电路，采用的芯片寄存器如表 4-1、表 4-2、表 4-3、表 4-4 所示。

表 4-1　看门狗定时器控制寄存器（WTCON）

寄存器	地址	读/写	描述	初始值
WTCON	0x53000000	读/写	看门狗定时控制寄存器	0x8001

表 4-2　看门狗定时器数据寄存器（WTDAT）

寄存器	地址	读/写	描述	初始值
WTDAT	0x53000004	读/写	看门狗数据寄存器	0x8000

表 4-3　看门狗计数寄存器（WTCNT）

寄存器	地址	读/写	描述	初始值
WTCNT	0x53000008	读/写	看门狗计数器当前值	0x8000

表 4-4　WTCON 的标识位

WTCON	Bit	描述	初始值
Prescaler Value	[15:8]	预装比例值，有效范围值为 0～255	0x80
Reserved	[7:6]	保留	00

续表

WTCON	Bit	描述	初始值
Watchdog Timer	[5]	使能和禁止看门狗定时器 0＝禁止看门狗定时器 1＝使能看门狗定时器	0
Clock Select	[4:3]	这两位决定时钟分频因素 00:1/16　　01:1/32 10:1/64　　11:1/128	00
Interrupt Generation	[2]	中断的禁止和使能 0=禁止中断产生 1=使能中断产生	0
Reserved	[1]	保留	0
Reset Enable/Disable	[0]	禁止和使能看门狗复位信号的输出 1=看门狗复位信号使能 0=看门狗复位信号禁止	1

王工编写了以下程序代码，实现看门狗电路的初始化。请仔细阅读每行代码，然后回答问题。

```
#define PCLK  10000000                                      //第 1 行
#define rWTCON(*(volatile unsigned int*)0x53000000)         //第 2 行
#define rWTDAT(*(volatile unsigned int*)0x53000004)         //第 3 行
#define rWTCNT(*(volatile unsigned int*)0x53000008)         //第 4 行
void watchdog_test(void)                                    //第 5 行
{                                                           //第 6 行
    rWTCON=((PCLK/1000000-1)<<8)|(3<<3)|(1<<2);             //第 7 行
    rWTDAT=7812;                                            //第 8 行
    rWTCNT=7812;                                            //第 9 行
    rWTCON|=(1<<5);                                         //第 10 行
}
```

请将以下问题的答案写在答题纸的对应栏中。

（1）在程序的第 2、3、4 行，分别使用了 volatile 关键字，请说明该关键字的作用。

（2）在程序的第 7 行，实现了对看门狗的三个功能设置，除了设置预装比例值外，其他两个功能分别是什么？

（3）在程序的第 10 行，实现了对看门狗的哪个功能设置？

（4）该系统结构采用的编址方式是什么？

（5）该系统的位序是大端方式还是小端方式？

试题四分析

本题考查嵌入式系统中看门狗的应用以及驱动程序的设计。

【问题 1】

看门狗电路是一个独立的定时器，有一个定时器控制寄存器，可以设定时间。当系统工作正常时，应用程序在到达时间之前要置位（喂狗），表明程序正常运行，如果没有置的话，就认为是程序跑飞，看门狗电路发出 RESET 指令，迫使系统自动复位而重新运行程序。看门狗的主要作用是防止程序跑飞或死锁。

所以，当程序完整运行的周期是 tp，看门狗的定时周期为 tw 时，要求 tw 大于 tp，在程序运行过程中需要定时修改定时器的计数值（俗称“喂狗”），只要程序正常运行，定时器就不会溢出。若由于干扰等原因使系统不能在 tp 时刻修改定时器的计数值，定时器将在 tw 时刻溢出（或超时），引发系统复位中断，使系统得以重新运行。

【问题 2】

（1）在驱动程序中对寄存器操作时，经常使用 volatile 关键字，作用是确保本条指令不会因编译器的优化而省略，且要求每次直接读值。

（2）在程序第 7 行，对看门狗定时器控制寄存器（WTCON）设置了三个属性值，通过查表 4-4 中 WTCON 的相应标识位，可以得知对预装比例值[15:8]、时钟分频因素[4:3]、中断使能[2]进行了设置。

（3）在程序第 10 行，也对看门狗定时器控制寄存器（WTCON）进行了设置，通过查表 4-4 中 WTCON 的相应标识位，可以得知使能看门狗定时器[5]。

（4）从程序的第 2、3、4 行可以看出，对寄存器的操作，采用存储器指令进行，所以，该系统结构采用的是内存和外设统一编址的方式。

（5）从程序第 7 行、第 10 行对看门狗定时器控制寄存器的操作，结合表 4-4 中对应寄存器的位定义可以看出，该系统的位序是小端方式。

参考答案

【问题 1】

（1）> 或大于

（2）修改定时器的计数值（或重新设定看门狗的定时周期）

（3）溢出（或超时）

（4）系统复位中断

【问题 2】

（1）类型修饰符，防止编译器对代码进行优化

（2）设置看门狗的分频因素为 1/128、使能中断产生

（3）使能看门狗定时器

（4）统一编址

（5）小端方式

试题五（共 15 分）

阅读下列说明和程序，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

在开发某嵌入式系统时，设计人员根据系统要求，分别编写了相关程序，其中：

程序 1 是李工编写的一个数据交换子程序。

程序 2 是赵工编写的一段利用递归方法判别链表表示的两个数据结构是否相等的程序，若相等则返回值为 1，否则返回为 0。判别的准则是若两个链表的首指针相等，则相等；否则进行内部元素比较，元素中的 itemid 表示后面联合体 un 的有效性，itemid 为 0 时，联合体 un 里面的 data 项有效，否则联合体 un 中的 link 项有效。

【程序 1】

```
#include<stdio.h>
swap(int x, int y) {
   int t;
   t=x;
   x=y;
   y=t;
}
main() {
   int a, b;
   a=3;
   b=4;
   swap(a,b);
   printf("%d,  %d\n", a, b);
}
```

【程序 2】

```
typedef struct Item {
    int itemid;
    union {
        char  data;
        struct Item *link;
    } un;
    struct Item *nextItem;
} ItemNode;

int EqualItem(ItemNode *x, ItemNode *y){
    int res;
    if(x == y)return 1;
```

```
        if( __(1)__ ){
            if(__(2)___){
                if(x->itemid == 0){
                    res=__(3)___;
                }
                else {
                    res=__(4)___
                }
                if(res){
                    return ___(5)___
                }
            }
        }
        return 0;
    }
```

【问题 1】（6 分）

执行程序 1 后，打印出来的 a=3,b=4；并没有完成数据交换，请指出李工的问题？并改正程序错误。将答案填写在答题纸中对应的栏目。

【问题 2】（5 分）

仔细阅读并分析程序 2 中的 C 语言代码，完成其中（1）～（5）空白填空，将答案填入答题纸的对应栏内。

【问题 3】（4 分）

李工编写某嵌入式软件时，遇到了一些问题，请帮助李工解答下面两个问题，并将答案填写在答题纸中对应的栏目。

（1）李工在编译时，程序没有通过编译，经检查程序后将文件头的#include <filename.h>改为#include "filename.h"后编译通过，请问#include <filename.h>和#include "filename.h"的区别是什么？

（2）李工在编写一段 C++程序时，需要调用一段已编译的 C 语言函数，为什么要加 extern "C"？

试题五分析

本题考查嵌入式 C/C++编程知识与应用。

【问题 1】

函数 swap 采用值传递，虽然将形参 x 和 y 交换了，但是并不影响到实参，所以执行程序 1 后，打印出来的 a=3,b=4；并没有完成数据交换。将值传递改成指针传递就可以了。

对应的 swap 函数应修改如下：

```
swap(int *x, int *y)
{
    int t;
    t=*x;
    *x=*y;
    *y=t;
}
```

调用时应修改为 swap(&a, &b)

【问题 2】

该段 C 语言程序是一段利用递归方法判别链表表示的两个数据结构是否相等的程序，若相等则返回值为 1，否则返回为 0。判别的准则是若两个链表的首指针相等，则相等；否则进行内部元素比较，元素中的 itemid 表示后面联合体 un 的有效性，itemid 为 0 时，联合体 un 里面的 data 项有效，否则联合体 un 中的 link 项有效。该程序具体如下：

如果 x==y，则返回 1，表示断定两个数据实际指向是同一地方，当然相等；

如果 x 和 y 都不为空则继续，否则返回 0；

如果 x->itemid == y->itemid，则继续，否则返回 0；

如果 x->itemid == 0，则若 x->un.data == y->un.data，res＝1，否则 res＝0；

如果 x->itemid 不等于 0，联合体 un 中的 link 项有效，递归调用 EqualItem(x->un.link, y->un.link)，继续判断；

如果 res＝1，也就是 x->un.data == y->un.data，则递归调用 EqualItem(x->nextItem, y->nextItem)，判断下一级链表；

如果 res＝0，也就是 x->un.data 不等与 y->un.data，则即可断定两个数据不相等，返回为 0。

【问题 3】

本问题考查考生对预处理指令 include 的正确理解。

对于#include <filename.h>来说，编译器会从工程指定路径搜索 filename.h 文件；对于#include "filename.h"来说，编译器会从当前路径和工程指定路径搜索 filename.h 文件。

C++语言支持函数重载，C 语言不支持函数重载，函数被 C++编译后在库中的名字与 C 语言不同。为了 C++程序中能够调用 C 程序，就需要 C++提供 C 连接交换指定符号 extern "C"来解决名字匹配问题。

参考答案

【问题 1】

李工的问题：形参不能作为函数的输出参数使用。

对应的 swap 函数修改如下：

```
swap(int *x, int *y)
```

```
{
    int t;
    t=*x;
    *x=*y;
    *y=t;
}
```

调用时修改为 swap(&a, &b)

【问题 2】

（1）x!=NULL && y!=NULL

（2）x->itemid == y->itemid

（3）x->un.data == y->un.data

（4）EqualItem(x->un.link, y->un.link);

（5）EqualItem(x->nextItem, y->nextItem);

【问题 3】

（1）对于#include <filename.h>，编译器从工程指定路径搜索 filename.h；

对于#include "filename.h"，编译器从当前路径和工程指定路径搜索 filename.h；

（2）C++语言支持函数重载，C 语言不支持函数重载，函数被 C++编译后在库中的名字与 C 语言不同。C++提供了 C 连接交换指定符号 extern "C"来解决名字匹配问题。

第 3 章　2013 下半年嵌入式系统设计师上午试题分析与解答

试题（1）

在程序执行过程中，Cache 与主存的地址映像由__（1）__。

（1）A. 硬件自动完成　　B. 程序员调度
　　C. 操作系统管理　　D. 程序员与操作系统协同完成

试题（1）分析

本题考查计算机系统基础知识。

Cache 的工作是建立在程序与数据访问的局部性原理上。即经过对大量程序执行情况的结果分析：在一段较短的时间间隔内程序集中在某一较小的内存地址空间执行，这就是程序执行的局部性原理。同样，对数据的访问也存在局部性现象。

为了提高系统处理速度才将主存部分存储空间中的内容复制到工作速度更快的 Cache 中，同样为了提高速度的原因，Cache 系统都是由硬件实现的。

参考答案

（1）A

试题（2）

指令寄存器的位数取决于__（2）__。

（2）A. 存储器的容量　　B. 指令字长
　　C. 数据总线的宽度　　D. 地址总线的宽度

试题（2）分析

本题考查计算机系统基础知识。

指令寄存器是 CPU 中的关键寄存器，其内容为正在执行的指令，显然其位数取决于指令字长。

参考答案

（2）B

试题（3）

若计算机存储数据采用的是双符号位（00 表示正号、11 表示负号），两个符号相同的数相加时，如果运算结果的两个符号位经__（3）__运算得 1，则可断定这两个数相加的结果产生了溢出。

（3）A. 逻辑与　　B. 逻辑或　　C. 逻辑同或　　D. 逻辑异或

试题（3）分析

本题考查计算机系统基础知识。

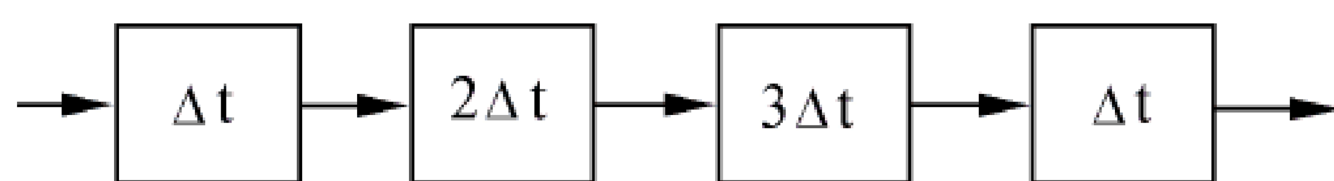
当表示数据时规定了位数后，其能表示的数值范围就确定了，在两个数进行相加运算的结果超出了该范围后，就发生了溢出。在二进制情况下，溢出时符号位将变反，即两个正数相加，结果的符号位是负数，或者两个负数相加，结果的符号位是正数。采用两个符号位时，溢出发生后两个符号位就不一致了，这两位进行异或的结果一定为 1。

参考答案

（3）D

试题（4）

某指令流水线由 4 段组成，各段所需要的时间如下图所示。连续输入 8 条指令时的吞吐率（单位时间内流水线所完成的任务数或输出的结果数）为＿（4）＿。



（4）A.　8/56Δt　　B.　8/32Δt　　C.　8/28Δt　　D.　8/24Δt

试题（4）分析

本题考查计算机系统基础知识。

流水线的吞吐率指的是计算机中的流水线在特定的时间内可以处理的任务或输出数据的结果的数量。流水线的吞吐率可以进一步分为最大吞吐率和实际吞吐率。该题目中要求解的是实际吞吐率，以流水方式执行 8 条指令的指行时间是 28Δt，因此吞吐率为 8/28Δt。

参考答案

（4）C

试题（5）

构成运算器的部件中最核心的是＿（5）＿。

（5）A. 数据总线　　B. 累加器
　　C. 算术逻辑运算单元　　D. 状态寄存器

试题（5）分析

本题考查计算机系统基础知识。

运算器（简称为 ALU）主要完成算术运算和逻辑运算，实现对数据的加工与处理。不同计算机的运算器结构不同，但基本都包括算术和逻辑运算单元、累加器（AC）、状态字寄存器（PSW）、寄存器组及多路转换器等逻辑部件。

参考答案

（5）C

试题（6）

若某计算机字长为 32 位，内存容量为 2GB，按字编址，则可寻址范围为＿（6）＿。

（6）A. 1024MB　　B. 1GB　　C. 512MB　　D. 2GB

试题（6）分析

本题考查计算机系统基础知识。

内存容量 2GB=2*1024*1024*1024*8 位，按字编址时，存储单元的个数为 2*1024*1024*1024*8/32=512*1024*1024，即可寻址范围为512MB。

参考答案

（6）C

试题（7）

下列网络攻击行为中，属于DoS攻击的是__（7）__。

（7）A．特洛伊木马攻击　　B．SYN Flooding 攻击
C．端口欺骗攻击　　D．IP 欺骗攻击

试题（7）分析

本题考查网络安全相关知识。

特洛伊木马是附着在应用程序中或者单独存在的一些恶意程序，它可以利用网络远程控制网络另一端的安装有服务端程序的主机，实现对被植入了木马程序的计算机的控制，或者窃取被植入了木马程序的计算机上的机密资料。

拒绝服务攻击通过网络的内外部用户来发动攻击。内部用户可以通过长时间占用系统的内存、CPU处理时间使其他用户不能及时得到这些资源，而引起拒绝服务攻击；外部黑客也可以通过占用网络连接使其他用户得不到网络服务。SYN Flooding 攻击以多个随机的源主机地址向目的路由器发送SYN包，在收到目的路由器的SYN ACK后并不回应，于是目的路由器就为这些源主机建立大量的连接队列，由于没有收到ACK一直维护着这些队列，造成了资源的大量消耗而不能向正常请求提供服务，甚至导致路由器崩溃。服务器要等待超时才能断开已分配的资源，所以SYN Flooding攻击是一种DoS攻击。

端口欺骗攻击是采用端口扫描找到系统漏洞从而实施攻击。

IP欺骗攻击是产生的IP数据包为伪造的源IP地址，以便冒充其他系统或发件人的身份。

参考答案

（7）B

试题（8）

PKI体制中，保证数字证书不被篡改的方法是__（8）__。

（8）A．用CA的私钥对数字证书签名
B．用CA的公钥对数字证书签名
C．用证书主人的私钥对数字证书签名
D．用证书主人的公钥对数字证书签名

试题（8）分析

本题考查 PKI 体制。

PKI 体制中，为保障数字证书不被篡改而且要发送到证书主人手中，需要用 CA 的私钥对数字证书签名，防伪造，不可抵赖。

参考答案

（8）A

试题（9）

下列算法中，不属于公开密钥加密算法的是＿（9）＿。

（9）A．ECC　　B．DSA　　C．RSA　　D．DES

试题（9）分析

本题考查加密算法的基础知识。

常用的加密算法依据所使用的秘钥数分为单钥和双钥加密体制，也称私钥和公钥加密算法。ECC、DSA 和 RSA 都属于公开密钥加密算法，DES 是典型的私钥加密体制。

参考答案

（9）D

试题（10）

矢量图是常用的图形图像表示形式，＿（10）＿是描述矢量图的基本组成单位。

（10）A. 像素　　B. 像素点　　C. 图元　　D. 二进制位

试题（10）分析

本题考查多媒体方面的基础知识。

矢量图形是用一系列计算机指令来描述和记录的一幅图的内容，即通过指令描述构成一幅图的所有直线、曲线、圆、圆弧、矩形等图元的位置、维数和形状，也可以用更为复杂的形式表示图像中的曲面、光照、材质等效果。矢量图法实质上是用数学的方式（算法和特征）来描述一幅图形图像，在处理图形图像时根据图元对应的数学表达式进行编辑和处理。在屏幕上显示一幅图形图像时，首先要解释这些指令，然后将描述图形图像的指令转换成屏幕上显示的形状和颜色。编辑矢量图的软件通常称为绘图软件，如适于绘制机械图、电路图的 AutoCAD 软件等。

参考答案

（10）C

试题（11）

视频信息是连续的图像序列，＿（11）＿是构成视频信息的基本单元。

（11）A. 帧　　B. 场　　C. 幅　　D. 像素

试题（11）分析

本题考查多媒体方面的基础知识。

视频信息是指活动的、连续的图像序列。一幅图像称为一帧，帧是构成视频信息的

基本单元。

参考答案

（11）A

试题（12）

以下多媒体素材编辑软件中，__（12）__主要用于动画编辑和处理。

（12）A. WPS　　B. Xara3D　　C. Photoshop　　D. Cool Edit Pro

试题（12）分析

本题考查多媒体编辑软件方面的知识。

多媒体编辑软件分为：文本工具、图形/图像工具、动画工具、视频工具、音频工具和播放工具。选项 A 属于文本工具类软件，主要用于文字编辑和处理；选项 B 属于动画工具类软件，主要用于动画编辑和处理；选项 C 属于图形/图像工具类软件，主要用于显示图形/图像、图形/图像编辑、图像压缩、图像捕捉、图形/图像素材库；选项 D 属于音频工具类软件，主要用于音频播放、音频编辑、音频录制和声音素材库 4 个功能。

参考答案

（12）B

试题（13）

为说明某一问题，在学术论文中需要引用某些资料。以下叙述中，错误的是__（13）__。

（13）A. 既可引用发表的作品，也可引用未发表的作品

B. 只能限于介绍、评论作品

C. 只要不构成自己作品的主要部分，可适当引用资料

D. 不必征得原作者的同意，不需要向他支付报酬

试题（13）分析

本题考查知识产权方面的基础知识。

选项 A 的说法显然是错误的。因为，为说明某一问题，在学术论文中需要引用某些资料必须是已发表的作品，但只能限于介绍、评论作品，只要不构成自己作品的主要部分，可适当引用资料，而不必征得原作者的同意，不需要向他支付报酬。

参考答案

（13）A

试题（14）

以下作品中，不适用或不受著作权法保护的是__（14）__。

（14）A. 某教师在课堂上的讲课

B. 某作家的作品《红河谷》

C. 最高人民法院组织编写的《行政诉讼案例选编》

D. 国务院颁布的《计算机软件保护条例》

试题（14）分析

本题考查知识产权方面的基础知识。

选项 D 是国家为了管理需要制定的政策法规，故不适用著作权法保护。

参考答案

（14）D

试题（15）

以下关于数据流图中基本加工的叙述，不正确的是__（15）__。

（15）A. 对每一个基本加工，必须有一个加工规格说明

B. 加工规格说明必须描述把输入数据流变换为输出数据流的加工规则

C. 加工规格说明必须描述实现加工的具体流程

D. 决策表可以用来表示加工规格说明

试题（15）分析

本题考查结构化分析方法的基础知识。

分层的数据流图是结构化分析方法的重要组成部分。对数据流图中的每个基本加工，需要有一个加工规格说明，描述把输入数据流变换为输出数据流的加工规则，但不需要描述实现加工的具体流程。可以用结构化语言、判定表和判定树来表达基本加工。

参考答案

（15）C

试题（16）

在划分模块时，一个模块的作用范围应该在其控制范围之内。若发现其作用范围不在其控制范围内，则__（16）__不是适当的处理方法。

（16）A. 将判定所在模块合并到父模块中，使判定处于较高层次

B. 将受判定影响的模块下移到控制范围内

C. 将判定上移到层次较高的位置

D. 将父模块下移，使该判定处于较高层次

试题（16）分析

本题考查软件设计的基础知识。

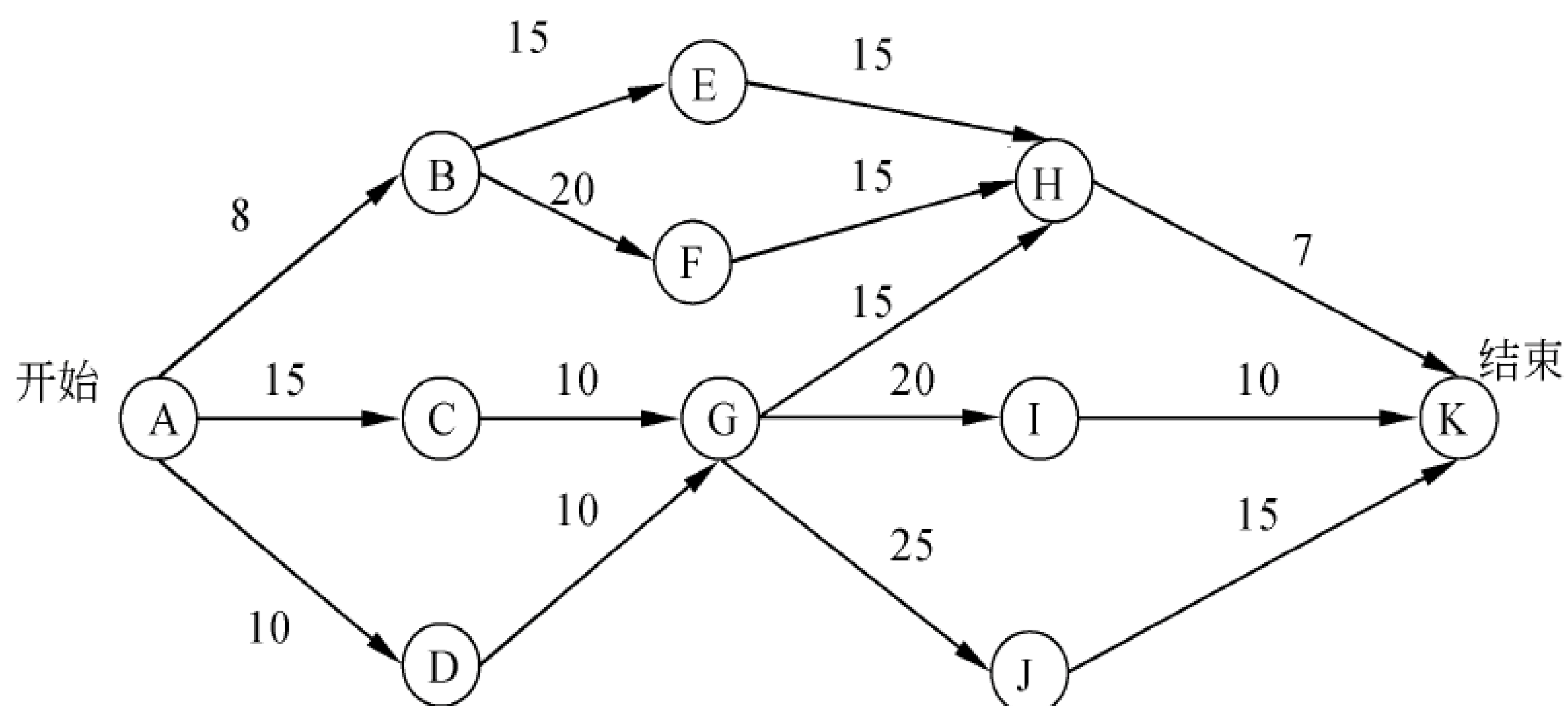
模块的控制范围包括模块本身及其所有的从属模块。模块的作用范围是指模块一个判定的作用范围，凡是受这个判定影响的所有模块都属于这个判定的作用范围。原则上一个模块的作用范围应该在其控制范围之内，若没有，则可以将判定所在模块合并到父模块中，使判定处于较高层次；将受判定影响的模块下移到控制范围内；将判定上移到层次中较高的位置。

参考答案

（16）D

试题（17）、（18）

下图是一个软件项目的活动图，其中顶点表示项目里程碑，连接顶点的边表示包含的活动，则里程碑__（17）__在关键路径上。若在实际项目进展中，活动AD在活动AC开始3天后才开始，而完成活动DG过程中，由于有临时事件发生，实际需要15天才能完成，则完成该项目的最短时间比原计划多了__（18）__天。



（17）A. B　　B.　C　　C. D　　D. I

（18）A. 8　　B.　3　　C. 5　　D. 6

试题（17）、（18）分析

本题考查软件项目管理的基础知识。

根据关键路径法，计算出关键路径为A-C-G-I-K，关键路径长度为65。因此里程碑C在关键路径上，而里程碑B、D和I不在关键路径上。

若完成活动DG需要15天，则相当于A-D-G-I-K也是一个关键路径，而且活动AD推迟了三天才能完成，此时，完成项目的最短时间应该是68天，比原来的最短时间65天多了3天。

参考答案

（17）B　（18）B

试题（19）

程序运行过程中常使用参数在函数（过程）间传递信息，引用调用传递的是实参的__（19）__。

（19）A. 地址　　B. 类型　　C. 名称　　D. 值

试题（19）分析

本题考查程序语言基础知识。

进行函数调用时，常需要在调用环境中的数据传递给被调用函数，作为输入参数由被调用函数处理，基本的调用方式为值调用（或传值调用）和引用调用。其中，值调用方式下是将实参的值单向地传递给被调用函数的形参，引用调用方式下通过将实参的地

址传递给形参，在被调用函数中通过指针实现对实参变量数据的间接访问和修改，从而达到将修改后的值“传回来”的效果。

参考答案

（19）A

试题（20）

__（20）__不是单元测试主要检查的内容。

（20）A. 模块接口　　B. 局部数据结构
C. 全局数据结构　　D. 重要的执行路径

试题（20）分析

本题考查软件测试的基础知识。

单元测试又称为模块测试，是针对软件设计的最小单元——程序模块，进行正确性检验的测试。其目的在于发现各模块内不可能存在的各种问题和错误。单元测试需要从程序的内部结构出发设计测试用例。模块可以单独进行单元测试。单元测试测试以下几个方面：模块接口、局部数据结构、执行路径、错误处理和边界。

参考答案

（20）C

试题（21）

假设段页式存储管理系统中的地址结构如下图所示，则系统中__（21）__。

31　　　　24	23　　　　12	11　　　　0
段　号	页　号	页内地址

（21）A. 页的大小为 4K，每个段的大小均为 4096 个页，最多可有 256 个段
B. 页的大小为 4K，每个段最大允许有 4096 个页，最多可有 256 个段
C. 页的大小为 8K，每个段的大小均为 2048 个页，最多可有 128 个段
D. 页的大小为 8K，每个段最大允许有 2048 个页，最多可有 128 个段

试题（21）分析

本题考查操作系统页式存储管理方面的基础知识。

从图中可见，页内地址的长度是 12 位，2^{12}=4096，即 4K；页号部分的地址长度是 12 位，每个段最大允许有 4096 个页；段号部分的地址长度是 8 位，2^{8}=256，最多可有 256 个段。

参考答案

（21） B

试题（22）、（23）

假设系统中有三类互斥资源 R1、R2 和 R3，可用资源数分别为 10、5 和 3。在 T0

时刻系统中有P1、P2、P3、P4和P5五个进程，这些进程对资源的最大需求量和已分配资源数如下表所示，此时系统剩余的可用资源数分别为__（22）__。如果进程按__（23）__序列执行，那么系统状态是安全的。

资源 / 进程	最大需求量			已分配资源数		
	R1	**R2**	**R3**	**R1**	**R2**	**R3**
P1	5	3	1	1	1	1
P2	3	2	0	2	1	0
P3	6	1	1	3	1	0
P4	3	3	2	1	1	1
P5	2	1	1	1	1	0

（22）A. 1、1和0　　B. 1、1和1　　C. 2、1和0　　D. 2、0和1

（23）A. P1→P2→P4→P5→P3　　B. P5→P2→P4→P3→P1

C. P4→P2→P1→P5→P3　　D. P5→P1→P4→P2→P3

试题（22）、（23）分析

试题（22）的正确答案是D。因为，初始时系统的可用资源数分别为10、5和3。在T0时刻已分配资源数分别为8、5和2，因此系统剩余的可用资源数分别为2、0和1。

试题（23）的正确答案是B。安全状态，是指系统能按某种进程顺序（P1,P2,⋯,Pn），来为每个进程Pi分配其所需的资源，直到满足每个进程对资源的最大需求，使每个进程都可以顺利完成。如果无法找到这样的一个安全序列，则称系统处于不安全状态。

本题进程的执行序列已经给出，我们只需将四个选项按其顺序执行一遍，便可以判断出现死锁的三个序列。

资源 / 进程	最大需求量			已分配资源数			尚需资源数		
	R1	**R2**	**R3**	**R1**	**R2**	**R3**	**R1**	**R2**	**R3**
P1	5	3	1	1	1	1	4	2	0
P2	3	2	1	2	1	0	1	1	1
P3	6	1	1	3	1	0	3	0	1
P4	3	3	2	1	1	1	2	2	1
P5	2	1	1	1	1	0	1	0	1

选项A P1→P2→P4→P5→P3是不安全的序列。因为在该序列中，进程P1先运行，P1尚需资源数为（4，2，0），假设将资源R1分配2台给进程P1，则系统剩余的可用资源数为（0，0，1），将导致系统所有的进程都不能作上能完成标志“True”。

P5→P2→P4→P3→P1是安全的序列。因为所有的进程都能做上能完成标志“True”，如下表所示。

资源 进程	可用资源数 R1 R2 R3	已分配资源数 R1 R2 R3	尚需资源数 R1 R2 R3	可用+已分 R1 R2 R3	能否完成标志
P5	2　0　1	1　1　0	1　0　1	3　1　1	True
P2	3　1　1	2　1　0	1　1　1	5　2　1	True
P4	5　2　1	1　1　1	2　2　1	6　3　2	True
P3	6　3　2	3　1　0	3　0　1	9　4　2	True
P1	9　4　2	1　1　1	4　2　0	10　5　3	True

序列 P5→P2→P4→P3→P1 具体分析如下：

① 进程 P5 运行，系统剩余的可用资源数为（2，0，1），P5 尚需资源数为（1，0，1），系统可进行分配，故进程 P5 能作上能完成标志“True”，释放 P5 占有的资源数（1，1，0），系统可用资源数为（3，1，1）。

② 进程 P2 运行，系统剩余的可用资源数为（3，1，1），P2 尚需资源数为（1，1，1），系统可进行分配，故进程 P2 能作上能完成标志“True”，释放 P2 占有的资源数（2，1，0），系统可用资源数为（5，2，1）。

③ 进程 P4 运行，系统剩余的可用资源数为（5，2，1），P4 尚需资源数为（2，2，1），系统可进行分配，故进程 P4 能作上能完成标志“True”，释放 P4 占有的资源数（1，1，1），系统可用资源数为（6，3，2）。

④ 进程 P3 运行，系统剩余的可用资源数为（6，3，2），P3 尚需资源数为（3，0，1），系统可进行分配，故进程 P3 能作上能完成标志“True”，释放 P3 占有的资源数（3，1，0），系统可用资源数为（9，4，2）。

⑤ 进程 P1 运行，系统剩余的可用资源数为（9，4，2），P1 尚需资源数为（4，2，0），系统可进行分配，故进程 P1 能作上能完成标志“True”，释放 P1 占有的资源数（1，1，1），系统可用资源数为（10，5，3）。

P4→P2→P1→P5→P3 是不安全的序列。因为在该序列中，进程 P4 先运行，P4 尚需资源数为（2，2，1），假设将资源 R1 分配 2 台给进程 P4，则系统剩余的可用资源数为（0，0，1），将导致系统所有的进程都不能作上能完成标志“True”，故选项 C 是不安全的序列。

P5→P1→P4→P2→P3 是不安全的序列。因为在该序列中，进程 P5 先运行，系统剩余的可用资源数为（2，0，1），P5 尚需资源数为（1，0，1），系统可进行分配，故进程 P5 能作上能完成标志“True”，释放 P5 占有的资源数（1，1，0），系统可用资源数为（3，1，1）。进程 P1 运行，P1 尚需资源数为（4，2，0），假设将资源 R1 分配 3 台给进程 P1，则系统剩余的可用资源数为（0，1，1），将导致系统中的进程 P1、P2、P3 和 P4 都不能作上能完成标志“True”。

参考答案

（22）D （23）B

试题（24）

嵌入式处理器指令系统一般采用精简指令集（RISC）或者复杂指令集（CISC），以下关于 RISC 和 CISC 的叙述中，错误的是__（24）__。

（24）A. CISC 的指令种类要多于 RISC

B. RISC 的寻址方式复杂，CISC 的寻址方式简单

C. CISC 的有些指令执行时间长，RISC 多为单周期指令

D. RISC 中 Load/Store 指令对存储器进行操作，其余指令对寄存器进行操作

试题（24）分析

本题考查嵌入式处理器指令系统的基础知识。

嵌入式处理器的指令系统可以是精简指令集（RISC）或者是复杂指令集（CISC）。RISC 是计算机中央处理器的一种设计模式。这种设计思路对指令数目和寻址方式都做了精简，使其实现更容易，指令并行进程度更好，编译器的效率更高。目前常见的精简指令集微处理器包括DEC Alpha、ARC、ARM、AVR、MIPS、PA-RISC、Power Architecture（包括PowerPC、PowerXCell）和SPARC等。精简指令集设计中常见的特征有：统一指令编码（例如，所有指令中的 op-code 永远位于同样的比特位置、等长指令），可快速解释；泛用的暂存器，所有暂存器可用于所有内容，以及编译器设计的单纯化（不过暂存器中区分了整数和浮点数）；单纯的寻址模式（复杂寻址模式以简单计算指令串行取代）；硬件中支持少数数据类型（例如，一些 CISC 计算机中存有处理字节字符串的指令，这在 RISC 计算机中不太可能出现）。CISC 是一种微处理器指令集架构，每个指令可执行若干低阶操作，诸如从内存读取、储存和计算操作，全部集于单一指令之中。复杂指令集的特点是指令数目多而复杂，每条指令字长并不相等。属于复杂指令集的处理器有CDC 6600、System/360、VAX、PDP-11、Motorola 68000家族、x86等。

参考答案

（24）B

试题（25）

在嵌入式实时系统中，主要有三个指标来衡量系统的实时性，即响应时间、吞吐量和生存时间，针对这三个指标，以下叙述中错误的是__（25）__。

（25）A. 响应时间是计算机从识别一个外部事件到做出响应的时间

B. 吞吐量是指在给定的时间内，系统可以处理的事件总数

C. 生存时间是数据有效等待时间，在这段时间内数据是有效的

D. 单纯使用绝对的响应时间长短就可以衡量系统的实时性

试题（25）分析

本题考查嵌入式实时系统的基础知识。

在嵌入式实时系统中主要有三个指标来衡量系统的实时性，即响应时间（Response Time）、生存时间（Survival Time）、吞吐量（Throughput）。响应时间是指计算机识别一个外部事件到做出响应的时间，在控制应用中它是最重要的指标，如果事件不能及时处理，系统可能会崩溃。生存时间是指数据有效等待时间，在这段时间内数据是有效的。吞吐量是指在给定时间内（秒），系统可以处理的事件总数。实时性不能单纯从绝对的响应时间长短上来衡量，应当根据不同的对象在相对意义上进行评价。在实时系统中，系统的正确性不仅取决于系统计算结果的正确性，而且取决于正确结果产生的时间。即系统行为的“确定性”。

按实时性的强弱（即根据系统响应时间的长短）可将嵌入式实时系统大致分为以下几种：

① 强实时系统，其系统响应时间在毫秒或微秒级。

② 一般实时系统，其系统响应时间在几秒的数量级上，其实时性的要求比强实时系统要差一些。

③ 弱实时系统，其系统响应时间约为数十秒或更长这种系统的响应时间可能随系统负载的轻重而变化，即负载轻时系统响应时间可能较短，实时性好一些，反之系统响应时间可能加长。

按确定性来分可分为硬实时和软实时。硬实时系统对系统响应时间有严格的要求，如果系统响应时间不能满足就要引起系统崩溃或致命的错误；软实时系统对系统响应时间有要求，但是如果系统响应时间不能满足不会导致系统出现致命的错误或崩溃。

参考答案

（25）D

试题（26）

在嵌入式系统中，以下叙述中错误的是__（26）__。

（26）A. 板级支持包主要目的是屏蔽底层硬件，不负责系统的引导和设备驱动操作

B. 嵌入式实时操作系统可以分为基本内核和扩展内核两部分

C. 应用编程接口一般以库或者组件的形式提供

D. 在实际构建嵌入式系统时，并不一定需要应用编程接口 API

试题（26）分析

本题考查嵌入式系统构建的基础知识。

在嵌入式系统中，Board Support Package（简称 BSP，板级支持包）是实现特定的支持代码，通常会与bootloader一起设置，bootloader 包含最小的设备驱动来加载操作系统与所有在板上的设备的驱动程序。BSP 是介于主板硬件和操作系统之间的一层，主要目的是为了支持操作系统，使之能够更好地运行于硬件主板。不同的操作系统对应不同定义形式的 BSP，例如 VxWorks 的 BSP 和 Linux 的 BSP 相对于某一 CPU 来说尽管实现的功能一样，可是写法和接口定义完全不同。

嵌入式实时操作系统可以分为基本内核和扩展内核。其对应的定义为：当外界事件或数据产生时，能够接受并以足够快的速度予以处理，其处理的结果又能在规定的时间内来控制生产过程或对处理系统做出快速响应，并控制所有实时任务协调一致运行的嵌入式操作系统。在工业控制、军事设备、航空航天等领域对系统的响应时间有苛刻的要求，这就需要使用实时系统。嵌入式操作系统通常是实时操作系统。比如μC/OS-II、eCOS 和 Linux。故对嵌入式实时操作系统的理解应该建立在对嵌入式系统的理解之上加入对响应时间的要求。

在实际的嵌入式系统设计中，应用编程接口一般以库或者组件的形式而存在，选择哪种则依赖于对应的嵌入式操作系统，在实际的系统构建时，并不一定需要对应的接口 API。

参考答案

（26）A

试题（27）

嵌入式存储器系统设计中，一般使用三种存储器接口电路：NOR Flash 接口、NAND Flash 接口和 SDRAM 接口电路，以下叙述中错误的是（27）。

（27）A. 系统引导程序可以放在 NOR Flash 中，也可以放在 NAND Flash 中

B. 存储在 NOR Flash 中的程序可以直接运行

C. 存储在 NAND Flash 中的程序可以直接运行

D. SDRAM 不具有掉电保持数据的特性，其访问速度要大于 Flash 存储器

试题（27）分析

本题考查嵌入式系统存储硬件设计的基础知识。

在嵌入式系统的存储硬件设计中，一般采用三种存储器接口即 NOR Flash 存储器、Nand Flash 存储器和 SDRAM 存储器。

NORFlash 带有通用的 SRAM 接口，可以轻松地挂接在 CPU 的地址、数据总线上，对 CPU 的接口要求低。NORFlash 的特点是芯片内执行（XIP，eXecute In Place），这样应用程序可以直接在 flash 闪存内运行，不必再把代码读到系统 RAM 中。如 uboot 中的只读段可以直接在 NORFlash 上运行。

NANDFlash 器件使用复杂的 I/O 口来串行地存取数据，8 个引脚用来传送控制、地址和数据信息。由于时序较为复杂，所以一般 CPU 最好集成 NAND 控制器。另外由于 NANDFlash 没有挂接在地址总线上，所以如果想用 NANDFlash 作为系统的启动盘，就需要 CPU 具备特殊的功能，如 s3c2410 在被选择为 NANDFlash 启动方式时会在上电时自动读取 NANDFlash 的 4kb 数据到地址 0 的 SRAM 中。如果 CPU 不具备这种特殊功能，用户不能直接运行 NANDFlash 上的代码，那可以采取其他方式，比如好多使用 NANDFlash 的开发板除了使用 NANDFlash 以外，还用一块小的 NORFlash 来运行启动代码。任何 Flash 器件的写入操作都只能在空或已擦除的单元内进行。NAND 器件执行

擦除操作是十分简单的，而NOR则要求在进行擦除前先要将目标块内所有的位都写为1。

SDRAM 是有一个同步接口的动态随机存取内存（DRAM）。通常 DRAM 是有一个异步接口的，这样它可以随时响应控制输入的变化。而 SDRAM 有一个同步接口，在响应控制输入前会等待一个时钟信号，这样就能和计算机的系统总线同步。相对于 NOR Flash 和 Nand Flash，SDRAM 的访问读写速度要快得多。

参考答案

（27）C

试题（28）

某按字节编址的嵌入式处理器在进行存储电路设计时，其 SDRAM 为 32 位宽，外围设备 SDRAM 的地址线 A0 应该和处理器 SDRAM 控制器的__（28）__地址线相连。

（28）A. A0　　B. A1　　C. A2　　D. A3

试题（28）分析

本题考查嵌入式处理器存储编址的基础知识。

在嵌入式处理器存储管理中，存储器是由一个个存储单元构成的，为了对存储器进行有效的管理，就需要对各个存储单元编上号，即给每个单元赋予一个地址码，这叫编址。经编址后，存储器在逻辑上便形成一个线性地址空间。存取数据时，必须先给出地址码，再由硬件电路译码找到数据所在地址，这叫寻址。通常选择字作为存储器的编址方案，所谓存储器编址方案就是地址码能够指定的最小存储单位。

如果某嵌入式处理器设计时候，SDRAM 为 32 位宽，也就是说外围设备 SDRAM 的 A0 地址必须和 SDRAM 控制器的 A2 地址线相连。

参考答案

（28）C

试题（29）

在嵌入式处理器中，下面关于“菊花链”仲裁的叙述，错误的是__（29）__。

（29）A. 菊花链仲裁又称为串行仲裁

B. 菊花链仲裁使用三根控制线：总线请求线、总线允许线和总线忙线

C. 在菊花链模式下，总线允许线连接的先后次序决定了每个模块的优先级

D. 在菊花链模式下，每一时刻可以有多个模块作为总线通信的实际主控模块

试题（29）分析

本题考查总线仲裁的基础知识。

总线仲裁即总线判决，目的是避免多个主控器同时占用总线，确保任何时候总线上最多只有一个模块发送信息。当多个主控模块同时提出总线请求时，仲裁机构以一定的优先算法裁决由哪一个模块获得总线使用权。

按裁决机构的设置，总线仲裁可分为集中式控制和分布式控制。集中式控制将总线

控制逻辑基本上集中于一个设备，分布式控制则将总线控制逻辑分散在总线连接的各个部件或设备中。按裁决方式主要有定时查询、串行链接仲裁、并行仲裁和串并仲裁等。

定时查询方式中各模块的总线请求信号经一条公共的请求线向控制器发出，控制器轮流对各模块进行测试看是否有请求。定时查询以计数方式向各模块发出一个计数值COUNT，与计数值相对应的模块如果有总线请求BR（Bus Request），则总线控制器停止计数，响应该模块的总线请求BR，使该模块获得总线使用权，然后该模块发出总线忙BB（Bus Busy）信号并开始总线操作。各模块的BR和BB“线或”后送往总线控制器。总线操作结束，该模块撤除总线忙BB信号，释放总线，控制器继续进行轮询，计数值可从零开始，也可从暂停的值继续。如果计数值每次都从零开始，各模块的优先级按其对应的序号固定不变，0号优先级最高，序号越大优先级越低。如果每次都从暂停的计数值继续下去，则所有模块都有相同的机率占用总线，各模块的优先级相等。优先级还可以程序控制，动态改变，灵活性大。定时查询方式可靠性高，模块的故障不会影响总线控制。缺点是扩展性较差。

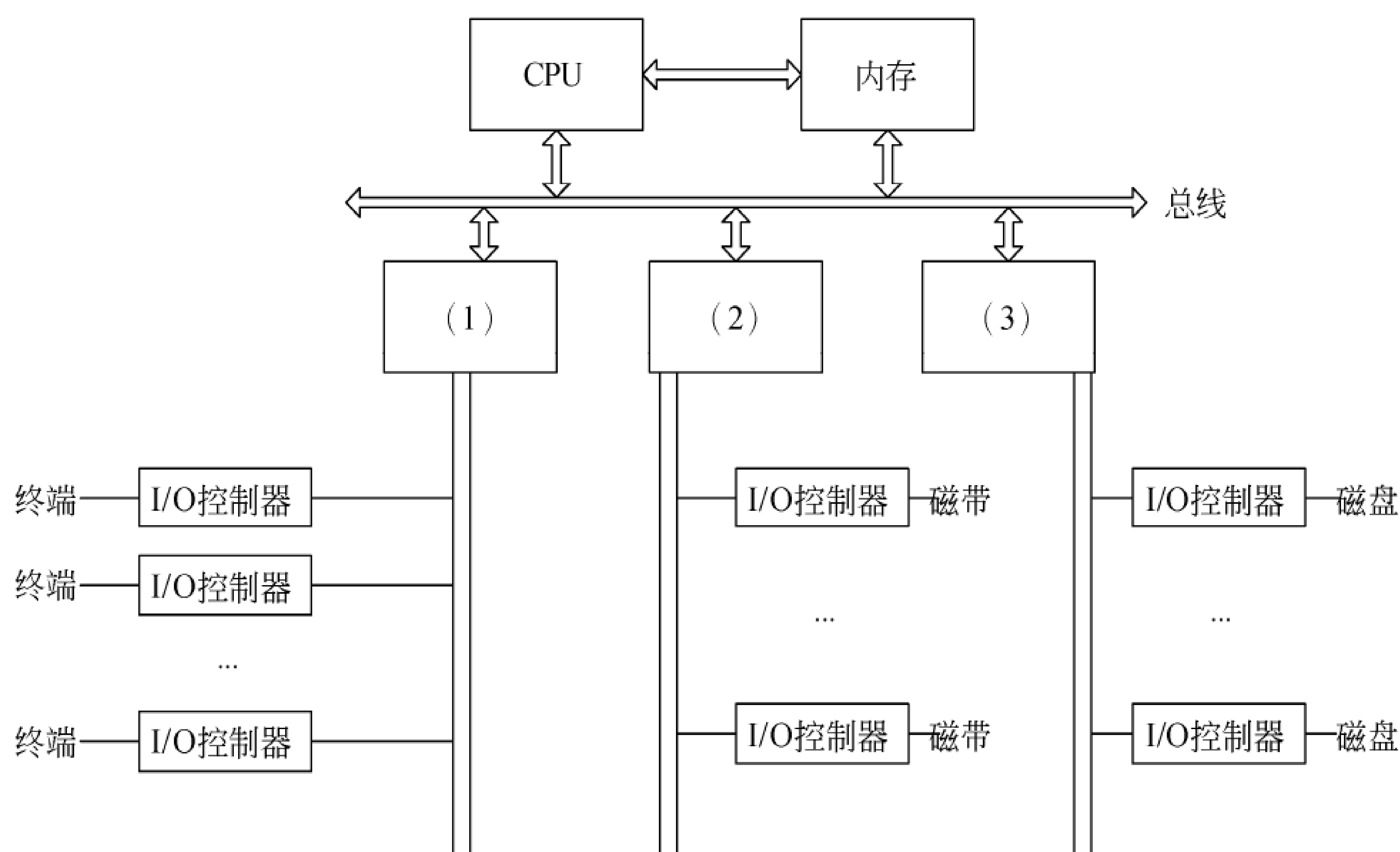
串行链接仲裁简称串链仲裁、串行仲裁，又叫“菊花链”仲裁（robin Daisy chaining）。该仲裁法又有二线菊花链、三线菊花链、四线菊花链之分，其中三线菊花链使用普遍，最具代表性。三线菊花链使用3根控制线：总线请求BR、总线允许BG（Bus Grant）和总线忙BB，各模块通过OC（集电极开路）门在请求线BR和忙线BB上分别“线或”（负逻辑），各个模块的BR（或BB）线连在一起，当有一个为低电平时，输入到仲裁器的BR（或BB）即为低电平，这种“负或”的关系若从正逻辑来看则为“正与”，因此也有叫“线与”的。为了克服三线菊花链仲裁的弊端又保留其优点，出现了循环菊花链（Round robin Daisy chaining）仲裁方法。循环菊花链仲裁属分布式总线控制，系统中没有集中的总线仲裁器，而将仲裁逻辑分散在各个模块中。总线允许线BG连到最后一个模块后又返回到第一个模块而形成循环。系统中无论哪个模块被获准接管总线，它就同时兼作当前的总线仲裁器。可以编程选择任一模块首次访问总线，每个模块的优先权取决于它沿总线允许信号BG传输方向距当前总线控制器的远近，距离越远的优先权越低。因此在总线传输过程中优先权动态地改变，每个主控模块占用总线的机会均等。每一时刻只有一个模块作为总线通信的实际主控模块。

参考答案

（29）D

试题（30）

根据信息的交换方式，可以将通道分为三种类型：字节多路通道、数据选择通道和数组多路通道，字节多路通道是按照字节交叉方式工作的，数据选择通道每次以块为单位传送一批数据，数组多路通道有多个非分配型子通道，可以连接多台高速外围设备，下图中（1）处最适合使用哪种通道方式？__（30）__。



（30）A. 字节多路通道　　B. 数据选择通道
C. 数组多路通道　　D. 任意一种都可以

试题（30）分析

本题考查通道的基础知识。

根据通道的工作方式分类，通道可以分为字节多路通道、选择通道和数组多路通道。字节多路通道是一种简单的共享通道，主要用于连接大量的低速设备。由于外围设备的工作速度较慢，通道在传送两个字节之间有很多空闲时间，利用这段空闲时间字节多路通道可以为其他外围设备服务。因此字节多路通道采用分时工作方式，依靠它与 CPU 之间的高速总线分时为多台外围设备服务。

数据选择通道用于连接高速的外围设备。高速外围设备需要很高的数据传输率，因此不能采用字节多路通道那样的控制方式。选择通道在物理上可以连接多台外围设备，但多台设备不能同时工作。也就是说在一段时间内，选择通道只能为一台外围设备服务，在不同的时间内可以选择不同的外围设备。一旦选中某一设备，通道就进入忙状态，直到该设备数据传输工作结束，才能为其他设备服务。

数组多路通道是字节多路通道和选择通道的结合，其基本思想是：当某设备进行数据传输时，通道只为该设备服务；当设备在进行寻址等控制性操作时，通道暂时断开与设备的连接，挂起该设备的通道程序，去为其他设备服务，即执行其他设备的通道程序。由于数组多路通道既保持了选择通道的高速传输数据的优点，又充分利用了控制性操作的时间间隔为其他设备服务，使得通道效率充分得到发挥，因此数组多路通道在实际计算机系统中应用最多，适合于高速设备的数据传输。

参考答案

（30）A

试题（31）

VHDL 中的子程序包含函数和过程两种，下列关于 VHDL 中的函数和过程的叙述错误的是__（31）__。

（31）A. 函数内部的描述语句不能对函数体外定义的信号或变量赋值
B. 函数是不可综合的
C. 过程中的变量需要在每次调用时初始化
D. 过程语句体中的顺序描述语句可以对过程语句外的信号赋值

试题（31）分析

本题考查逻辑设计语言 VHDL 的基础知识。

在 VHDL 语言中，函数和过程统称为子程序。子程序与进程的相同点是：内部包含的都是顺序描述代码，使用相同的顺序描述语句，比如 if、case 和 loop。不同点是：进程可以直接在主代码中调用，子程序一般在建库的时候使用，同时子程序中不能使用 wait 语句。

一个函数就是一段顺序描述的代码。对于一些经常遇到的具有共性的设计问题都可以使用函数来实现。由于在每次调用函数时，都要首先对其进行初始化，即一次执行结束后再调用需要再次初始化，因此在函数中禁止进行信号声明和元件实例化，函数是可以被综合的。函数中使用 return 来进行返回，一次只能返回一个值返回值的类型由 return 后面的数据类型指定。

过程可以具有多个输入、输出、双向模式的参数，可以是信号、变量和常量。对于输入模式的参数，默认为常量，对于输出和双向模式的参数，默认为变量。过程中的变量需要在每次调用时候进行处理后，同时其可以对外部的信号进行赋值。

参考答案

（31）B

试题（32）

电路板的设计分为前处理、中处理和后处理。不属于中处理的是__（32）__。

（32）A. 设置电路板的层面　　B. 进行系统布线
C. 原理图设计　　D. 在电路板上放置测试点

试题（32）分析

本题考查嵌入式系统硬件设计中的电路板设计基础知识。

电路板的硬件设计流程分为前处理、中处理和后处理。前处理包括电子设计资料和结构设计资料整理，建立布局零件库，并将其整合，以及原理图设计。中处理包括设置电路板的层数，系统布线，设置系统的硬件测试点，结构设计等等。后处理包括文字面处理，报表处理等。

参考答案

（32）C

试题（33）

嵌入式系统的硬件部分可以分为三个部分，依次是处理器核、外围电路、外设与扩展，以下叙述中错误的是<u>（33）</u>。

（33）A. 处理器核负责指令的执行
B. 存储单元（如 Flash 芯片等）属于处理器核
C. 外围电路包括嵌入式系统所需的基本存储管理、晶振、复位、电源控制等
D. 外设与扩展是指嵌入式系统与真实环境交互的接口

试题（33）分析

本题考查嵌入式系统的硬件组成的基础知识。

嵌入式硬件系统是以嵌入式微处理器为核心，主要由嵌入式微处理器、总线、存储器、输入输出接口和外围设备组成。嵌入式系统的硬件可分为核心微处理器、外围控制电路和外设与扩展三大部分。核心微处理器可以分为由通用的计算机 CPU 演变而来的微处理器、嵌入式微控制器，又称之为单片机，即 MCU、嵌入式 DSP 处理器，专门用于信号处理和嵌入式片上系统。外围电路主要用于进行外部的控制，系统必要的资源支撑等。外设与扩展主要进行系统对外的交互和扩展实现，包括各种接口外设，各种交互实现等。

参考答案

（33）B

试题（34）

与 PC 机系统相比，<u>（34）</u>不是嵌入式系统独具的特点。

（34）A. 系统内核小　　B. 专用性强
C. 可执行多任务　　D. 系统精简

试题（34）分析

本题考查嵌入式系统的基础知识。

嵌入式系统（Embedded system），是一种“完全嵌入受控器件内部，为特定应用而设计的专用计算机系统”，嵌入式系统为控制、监视或辅助设备、机器或用于工厂运作的设备。与个人计算机（PC）这样的通用计算机系统不同，嵌入式系统通常执行的是带有特定要求的预先定义的任务。由于嵌入式系统只针对一项特殊的任务，设计人员能够对它进行优化，减小尺寸降低成本。嵌入式系统通常进行大量生产，所以单个的成本节约，能够随着产量进行成百上千的放大。

嵌入式系统的核心是由一个或几个预先编程好以用来执行少数几项任务的微处理器或者单片机组成。与通用计算机能够运行用户选择的软件不同，嵌入式系统上的软件通常是暂时不变的，所以经常称为“固件”。

普遍认同的嵌入式系统定义为：以应用为中心，以计算机技术为基础，软硬件可裁剪，适应应用系统对功能、可靠性、成本、体积、功耗等严格要求的专用计算机系统。

嵌入式系统是面向用户、面向产品、面向应用的，它必须与具体应用相结合才会具有生命力、才更具有优势。因此可以这样理解上述三个面向的含义，即嵌入式系统是与应用紧密结合的，它具有很强的专用性，必须结合实际系统需求进行合理的裁减利用。

综上所述，只有可执行多任务不是嵌入式系统独具的特点。

参考答案

（34）C

试题（35）

计算机使用总线结构的主要优点是便于实现积木化，缺点是 （35） 。

（35）A. 地址信息、数据信息和控制信息不能同时出现
　　B. 地址信息与数据信息不能同时出现
　　C. 在总线中多个设备之间数据只能分时传输
　　D. 地址信息与数据信息能同时出现

试题（35）分析

本题考查计算机总线结构的基础知识。

总线（Bus）是计算机各种功能部件之间传送信息的公共通信干线，它是由导线组成的传输线束，按照计算机所传输的信息种类，计算机的总线可以划分为数据总线、地址总线和控制总线，分别用来传输数据、数据地址和控制信号。总线是一种内部结构，它是CPU、内存、输入、输出设备传递信息的公用通道，主机的各个部件通过总线相连接，外部设备通过相应的接口电路再与总线相连接，从而形成了计算机硬件系统。在计算机系统中，各个部件之间传送信息的公共通路叫总线，微型计算机是以总线结构来连接各个功能部件的。

采用总线结构的主要优点有：

① 面向存储器的双总线结构信息传送效率较高，这是它的主要优点。但CPU与I/O接口都要访问存储器时，仍会产生冲突。

② CPU与高速的局部存储器和局部I/O接口通过高传输速率的局部总线连接，速度较慢的全局存储器和全局I/O接口与较慢的全局总线连接，从而兼顾了高速设备和慢速设备，使它们之间不互相牵扯。

③ 简化了硬件的设计。便于采用模块化结构设计方法，面向总线的微型计算机设计只要按照这些规定制作CPU插件、存储器插件以及I/O插件等，将它们连入总线就可工作，而不必考虑总线的详细操作。

④ 简化了系统结构。整个系统结构清晰。连线少，底板连线可以印制化。

⑤ 系统扩充性好。一是规模扩充，规模扩充仅仅需要多插一些同类型的插件。二是功能扩充，功能扩充仅仅需要按照总线标准设计新插件，插件插入机器的位置往往没

有严格的限制。

⑥ 系统更新性能好。因为 CPU、存储器、I/O 接口等都是按总线规约挂到总线上的，因而只要总线设计恰当，可以随时随着处理器的芯片以及其他有关芯片的进展设计新的插件，新的插件插到底板上对系统进行更新，其他插件和底板连线一般不需要改。

⑦ 便于故障诊断和维修。用主板测试卡可以很方便找到出现故障的部位，以及总线类型。

采用总线结构的缺点有：

① 由于在 CPU 与主存储器之间、CPU 与 I/O 设备之间分别设置了总线，从而提高了微机系统信息传送的速率和效率。但是由于外部设备与主存储器之间没有直接的通路，它们之间的信息交换必须通过 CPU 才能进行中转，从而降低了 CPU 的工作效率（或增加了 CPU 的占用率。一般来说，外设工作时要求 CPU 干预越少越好。CPU 干预越少，这个设备的 CPU 占用率就越低，说明设备的智能化程度越高），这是面向 CPU 的双总线结构的主要缺点。

② 利用总线传送具有分时性。当有多个主设备同时申请总线的使用时必须进行总线的仲裁，分时传输。

③ 总线的带宽有限，如果连接到总线上的某个硬件设备没有资源调控机制容易造成信息的延时（这在某些即时性强的地方是致命的）。

④ 连到总线上的设备必须有信息的筛选机制，要判断该信息是否是传给自己的。

参考答案

（35）C

试题（36）

存储一个 32 位数 0x2168465 到 2000H～2003H 四个字节单元中，若以大端模式存储，则 2000H 存储单元的内容为<u>（36）</u>。

（36）A. 0x21　　B. 0x68　　C. 0x65　　D. 0x02

试题（36）分析

本题考查计算机存储系统的基础知识。

大端模式，是指数据的高位保存在内存的低地址中，而数据的低位保存在内存的高地址中，地址由小向大增加，而数据从高位往低位放。

小端模式，是指数据的高位保存在内存的高地址中，而数据的低位保存在内存的低地址中，这种存储模式将地址的高低和数据位权有效地结合起来，高地址部分权值高，低地址部分权值低，和我们的逻辑方法一致。

存在大小端模式之分的原因是在计算机系统中，以字节为单位编址。但是在 C 语言中除了 8bit 的 char 之外，还有 16bit 的 short 型，32bit 的 long 型（要看具体的编译器），另外，对于位数大于 8 位的处理器，例如 16 位或者 32 位的处理器，由于寄存器宽度大于一个字节，那么必然存在着一个如何将多个字节安排的问题。因此就导致了大端存储

模式和小端存储模式。

例如一个 16bit 的 short 型 x，在内存中的地址为 0x0010，x 的值为 0x1122，那么 0x11 为高字节，0x22 为低字节。对于大端模式，就将 0x11 放在低地址中，即 0x0010 中，0x22 放在高地址中，即 0x0011 中。而小端模式则刚好相反。

常用的 X86 结构是小端模式，而 KEIL C51 则为大端模式。很多的 ARM、DSP 都为小端模式。有些 ARM 处理器还可以由硬件来选择是大端模式还是小端模式。

参考答案

（36）D

试题（37）

以下叙述中正确的是__（37）__。

（37）A. 宿主机与目标机之间只需要建立逻辑连接即可

B. 在嵌入式系统中，调试器与被调试程序必须位于同一台机器上

C. 在嵌入式系统开发中，通常采用的是交叉编译器

D. 宿主机与目标机之间的通信方式只有串口和并口两种

试题（37）分析

本题考查嵌入式系统软件开发调试的基础知识。

在进行嵌入式系统的开发时，运行程序的目标平台通常具有有限的存储空间和运算能力，比如常见的 ARM 平台，其一般的静态存储空间大致是 16～32MB，而 CPU 的主频大概为 100～500MHz。这种情况下，在 ARM 平台上进行本机编译就不太可能了，这是因为一般的编译工具链（compilation tool chain）需要很大的存储空间，并需要很强的 CPU 运算能力。为了解决这个问题，嵌入式系统普遍采用交叉开发调试的方法。通过交叉编译工具，我们就可以在 CPU 能力很强、存储空间足够的主机平台上（比如 PC 上，称为宿主机）编译出针对其他平台（比如 ARM，称为目标机）的可执行程序。交叉编译只需要在主机平台上安装对应的交叉编译工具链（cross compilation tool chain），然后用这个交叉编译工具链编译我们的源代码，最终生成可在目标平台上运行的代码，通过串口、以太网或者 JTAG 等方式，下载到嵌入式设备中运行调试。

参考答案

（37）C

试题（38）

以下叙述中不是嵌入式系统特点的是__（38）__。

（38）A. 要求编码体积小，能够在嵌入式系统的有效存储空间内运行

B. 面向应用，可以进行裁减和移植

C. 用于特定领域，不需要支持多任务

D. 可靠性高，无需人工干预独立运行，并处理各类事件和故障

试题（38）分析

本题考查嵌入式系统特点的基础知识。

嵌入式系统是一种专用的计算机系统，大到飞机、轮船、卫星、导弹，小到电视机、洗衣机、智能水表，都可以说是一个嵌入式系统。嵌入式系统是软件和硬件的综合体，还可以涵盖机械等附属装置。

嵌入式系统通常的定义是以应用为中心，以计算机技术为基础，软硬件可裁剪，适应应用系统对功能、可靠性、成本、体积、功耗等严格要求的专用计算机系统。

嵌入式系统的特点有：

① 可裁剪性。支持开放性和可伸缩性的体系结构。

② 强实时性。实时性一般较强，可用于各种设备控制中。

③ 统一的接口。提供设备统一的驱动接口。

④ 操作方便、简单、提供友好的图形 GUI 和图形界面，追求易学易用。

⑤ 强稳定性，弱交互性。嵌入式系统一旦开始运行就不需要用户过多的干预、这就要负责系统管理的操作系统具有较强的稳定性。嵌入式操作系统的用户接口一般不提供操作命令，它通过系统的调用命令向用户程序提供服务。

⑥ 固化代码。在嵌入式系统中，嵌入式操作系统和应用软件被固化在嵌入式系统计算机的 ROM 中。

⑦ 更好的硬件适应性，也就是良好的移植性。

⑧ 嵌入式系统和具体应用有机地结合在一起，它的升级换代也是和具体产品同步进行，因此嵌入式系统产品一旦进入市场，具有较长的生命周期。

参考答案

（38）C

试题（39）

一个 16K×32 位的存储器，其地址线和数据线的位数分别是__（39）__。

（39）A. 12 和 32　　B. 14 和 32　　C. 12 和 16　　D. 14 和 16

试题（39）分析

本题考查计算机存储系统的基础知识。

计算机数据总线（Data Bus）用于在 CPU 与 RAM 之间来回传送需要处理或是需要储存的数据。计算机地址总线（Address Bus）用来指定在 RAM（Random Access Memory）之中储存的数据的地址。

数据总线用于传送数据信息。数据总线是双向三态形式的总线，既可以把 CPU 的数据传送到存储器或 I/O 接口等其他部件，也可以将其他部件的数据传送到 CPU。数据总线的位数是微型计算机的一个重要指标，通常与微处理的字长相一致。例如 Intel 8086 微处理器字长 16 位，其数据总线宽度也是 16 位。需要指出的是，数据的含义是广义的，它可以是真正的数据，也可以是指令代码或状态信息，有时甚至是一个控制信息。

地址总线是专门用来传送地址的，由于地址只能从 CPU 传向外部存储器或 I/O 端口，所以地址总线总是单向三态的，这与数据总线不同。地址总线的位数决定了 CPU 可直接寻址的内存空间大小，比如 8 位微机的地址总线为 16 位，则其最大可寻址空间为 2^{16}=64KB，16 位微型机的地址总线为 20 位，其可寻址空间为 2^{20}=1MB。一般来说，若地址总线为 n 位，则可寻址空间为 2^n 字节。

所以，一个 16K×32 位的存储器，地址线的位数为 14（2^{14}=16K），数据线的位数为 32。

参考答案

（39）B

试题（40）

以下叙述中错误的是__（40）__。

（40）A. 实时系统就是响应快的系统

B. JTAG 主要用于芯片内部测试及系统调试

C. 嵌入式系统在开发过程中，下载 bootloader 可以采用 Jtag 接口

D. 触摸屏是一种输入输出设备

试题（40）分析

本题考查嵌入式系统的基础知识。

实时系统是一种特殊的嵌入式系统，其正确性不仅依赖系统计算的逻辑结果，还依赖于产生这个结果的时间。实时系统不是响应快的系统，而是能够在指定或者确定的时间内完成系统功能和外部或内部、同步或异步时间做出响应的系统。

JTAG 是一种国际标准测试协议（IEEE 1149.1 兼容），主要用于芯片内部测试。基本原理是在器件内部定义一个 TAP（Test Access Port，测试访问口）通过专用的 JTAG 测试工具对内部节点进行测试。JTAG 测试允许多个器件通过 JTAG 接口串联在一起，形成一个 JTAG 链，能实现对各个器件分别测试。

现今多数的高级器件都带有 JTAG 接口，支持 JTAG 协议，如 DSP、FPGA、ARM、部分单片机器件等，方便多目标系统进行测试，同时还可以实现 ISP（In-System Programmable，在线编程），对 FLASH 等器件进行编程。

触摸屏（touch screen）是一种可接收触头等输入信号的感应式液晶显示装置，当接触了屏幕上的图形按钮时，屏幕上的触觉反馈系统可根据预先编程的程式驱动各种连接装置，可用以取代机械式的按钮面板，并借由液晶显示画面制造出生动的影音效果。触摸屏作为一种最新的电脑输入输出设备，是目前最简单、方便、自然的一种人机交互方式，主要应用于公共信息的查询、领导办公、工业控制、军事指挥、电子游戏、点歌点菜、多媒体教学、房地产预售等。

参考答案

（40）A

试题（41）

假定编译器规定 int 和 short 类型长度分别为 32 位和 16 位，执行下列 C 语言语句：

```
unsigned short a=65534;
unsigned int  b;
              b=a;
```

得到 b 的机器数为__（41）__。

（41）A．00007FFEH　　B．0000FFFEH　C．FFFF7FFEH　　D．FFFFFFFEH

试题（41）分析

本题考查数据表示的基础知识。

各种数据在计算机中表示的形式称为机器数，其特点是采用二进制计数制，数的符号用 0、1 表示，小数点则隐含表示而不占位置。机器数对应的实际数值称为数的真值。

二进制表示中，用最高位作为符号位，“0”代表“+”，“1”代表“–”，其余数位用作数值位，代表数值。有符号数的编码方式，常用的是补码。而无符号数的表数范围是非负数，全部二进制均代表数值，没有符号位。即第一个“0”或“1”不表示正负。

C 语言支持所有整型数据类型的有符号数和无符号数运算。16 位的无符号整数 a 等于 65 534，十六进制表示为 FFFEH，32 位的无符号整数 b 等于 a，即 65 534，十六进制表示为 0000FFFEH。

参考答案

（41）B

试题（42）

某同步总线的时钟频率为 100MHz，宽度为 32 位，地址/数据线复用，每传输一个地址或者数据占有一个时钟周期。若该总线支持 burst（猝发）传输方式，则一次“主存写”总线事务传输 128 位数据所需要的时间至少是__（42）__。

（42）A. 20ns　　　B．40ns　　　C．50ns　　　D．80ns

试题（42）分析

本题考查计算机组成的基础知识。

计算机总线按功能和规范可分为数据总线、地址总线、控制总线等，有的系统中，数据总线和地址总线是复用的，即总线在某些时刻出现的信号表示数据而另一些时刻表示地址。

总线的数据传输类型分单周期方式和猝发（burst）方式。单周期方式是指一个总线周期只传送一个数据。猝发（burst）方式是指取得总线控制权后进行多个数据的传输。寻址时给出目的地首地址，访问第一个数据，数据 2、3 到数据 n 的地址在首地址基础上按一定规则自动寻址（如自动加 1）。

某同步总线的宽度为 32 位，传输 128 位数据需要 128/32=4 个时钟周期，由于采用 burst 方式，共需要 5 个时钟周期，在时钟频率为 100MHz 的情况下，即每个周期 10ns，

所需要的时间至少是 5*10=50ns。

参考答案

（42）C

试题（43）

使用串行总线传输数据时，被传输的数据__（43）__。

（43）A. 在发送设备和接收设备中都是进行串行到并行的变换

B. 在发送设备和接收设备中都是进行并行到串行的变换

C. 在发送设备进行串行到并行的变换，在接收设备进行并行到串行的变换

D. 在发送设备进行并行到串行的变换，在接收设备进行串行到并行的变换

试题（43）分析

本题考查串行总线的基础知识。

外部总线用来传输 I/O 路径技术指定的数据和控制信号，按照传输模式分为串行总线和并行总线。串行总线是指外设和计算机间通过数据信号线、地线、控制线等，按位进行传输数据的一种通信方式。这种通信方式使用的数据线少，在远距离通信中可以节约通信成本。

由于 CPU 与接口之间按并行方式传输，接口与外设之间按串行方式传输，因此，在串行接口中，必须要有“发送移位寄存器”（并→串）和“接收移位寄存器”（串→并）。

在数据输出过程中，CPU 把要输出的字符（并行地）送入“数据输出寄存器”，“数据输出寄存器”的内容传输到“发送移位寄存器”，然后由“发送移位寄存器”移位，把数据 1 位 1 位地送到外设。

在数据输入过程中，数据 1 位 1 位地从外设进入接口的“接收移位寄存器”，当“接收移位寄存器”中已接收完 1 个字符的各位后，数据就从“接收移位寄存器”进入“数据输入寄存器”。CPU 从“数据输入寄存器”中读取接收到的字符。

参考答案

（43）D

试题（44）

某 32 位计算机的 Cache 容量为 16KB，Cache 块的大小为 16B，若主存与 Cache 地址映像采用直接映射方式，则主存地址 1234E8F8（十六进制）装入 Cache 的地址是__（44）__。

（44）A.0001 0001 0011 01　　B. 0100 0100 0110 10

C.1010 0011 1110 00　　D.1101 0011 1010 00

试题（44）分析

本题考查计算机主存与 Cache 地址映像方式的基础知识。

为了提高访问主存的速度，在 CPU 与主存之间增加一级 Cache。根据题意，主存地址共 32 位，主存一个数据块调入 Cache 时使用直接映像方式，把主存按 Cache 容量分

为若干区，主存某一数据块只能放在与 Cache 块号相同的数据块中，这样地址转换比较方便，由于 Cache 与主存的数据块大小是 16B，块内地址需 4 位，Cache 容量为 16KB，故 Cache 可分为 1024 块，块地址需 10 位，除去这 14 位低位地址，主存地址高位共 18 位，即主存分区号，作为字块标志也需要写入 Cache 数据块中。因此，装入 Cache 的地址编号为低 14 位数据即 10100011111000B。

参考答案

（44）C

试题（45）

关于中断响应时间，以下叙述中正确的是__（45）__。

（45）A. 从中断处理开始到中断处理结束所用的时间
　　B. 从发出中断请求，到中断处理结束所用的时间
　　C. 从发出中断请求，到进入中断处理程序所用的时间
　　D. 从中断处理结束，到再次中断请求的时间

试题（45）分析

本题考查计算机中断基础知识。

CPU 在执行程序过程中，中断源随机地产生中断请求，要求 CPU 暂停执行当前程序，转去为中断源要求的突发事件服务。CPU 在本条指令执行完，并且其他有关条件满足时，才停止正在执行的程序进入中断处理，为中断源服务。因此，中断相应时间是指从中断源发出中断请求到 CPU 开始进入中断处理所经过的时间。

参考答案

（45）C

试题（46）

关于嵌入式操作系统及其特点，以下叙述中错误的是__（46）__。

（46）A. 嵌入式操作系统是在嵌入式硬件上提供一个应用程序的运行平台
　　B. 嵌入式硬件资源相对有限，因此操作系统内核较小
　　C. 嵌入式操作系统通常具有较好的可移植性
　　D. 嵌入式操作系统往往需要控制硬件装置，因此，不用考虑实时性

试题（46）分析

本题考查嵌入式操作系统基础知识。

嵌入式操作系统是在嵌入式硬件上提供的一个应用程序运行平台。由于嵌入式硬件的配置小，资源相对有限，因此，嵌入式系统必须充分重视资源的利用。另一方面，嵌入式硬件通常没有磁盘，数据是存储在“闪存”（flash memory）上的，因此，操作系统的设计必须适应这些特点。嵌入式操作系统只是应用程序运行的平台，并不是应用程序的开发平台，通常，应用程序都是在调试完成后才装入系统的。因此，在嵌入式系统中，没有用户的概念，只有任务的概念，每一个功能任务的运行就是完成一个任务。

此外，嵌入式操作系统往往需要控制某些硬件装置，因此，应该适当地考虑实时性，通常见到的嵌入式操作系统大多具有“软实时”特性。

参考答案

（46）D

试题（47）

关于软件测试，以下叙述中错误的是__（47）__。

（47）A. 软件开发过程是自顶向下的，软件测试过程是自底向上的

B. 单元测试主要采用白盒测试，辅之以黑盒测试

C. 集成测试通常采用黑盒测试，包括渐增式集成和非增式集成

D. 确认测试以软件的概要设计文档为依据，通常采用黑盒测试

试题（47）分析

本题考查计算机软件测试方面的相关知识。

软件测试在软件生存周期中横跨两个阶段，通常，编码与单元测试属于软件生存周期中的同一阶段。对软件系统进行各种综合测试则是测试阶段的主要工作。

软件开发过程是一个自顶向下，逐步细化的过程，而软件测试过程则是以相反的顺序安排的自底向上逐步集成的过程。

单元测试需要依据详细设计说明书和源程序清单了解该模块的I/O条件和模块的逻辑结构，主要采用白盒测试的测试用例，辅之以黑盒测试的测试用例。

集成测试是对由各模块组装而成的系统进行测试，检查各模块间的接口和通信。该测试主要发现设计中的问题，通常采用黑盒测试。它包括渐增式集成和非增式集成。

确认测试是检查软件的功能、性能及其他特征是否与用户的要求一致，它以软件的需求规格说明书（亦称需求规约）为依据，通常采用黑盒测试。

参考答案

（47）D

试题（48）

有空栈S，对下列待进栈元素序列a、b、c、d、e、f进行进栈、进栈、出栈、进栈、进栈、出栈的操作后，栈S的栈顶和栈底元素分别为__（48）__。

（48）A. c和b　　B. b和a　　C. c和a　　D. d和b

试题（48）分析

本题考查计算机栈操作方面的相关知识。

栈是限定操作只能在表的同一端执行的线性表。允许插入和删除的一端为栈顶，不允许插入和删除的一端为栈底。

栈的逻辑特点是先进后出或后进先出。

因此，在初始为空的栈S中，对待进栈元素序列a、b、c、d、e、f进行进栈、进栈、出栈、进栈、进栈、出栈的操作后，栈S的栈顶和栈底元素分别为c和a。

参考答案

（48）C

试题（49）

设 n 的初始值为正整数，设计一个递归算法如下：

```
int fact(int n){
 if (n<=0)return 1;
 else return(n*fact(n-1));
}
```

以下叙述中正确的是（49）。

（49）A. 计算 fact(n) 需要执行 n 次函数调用

B. 计算 fact(n) 需要执行 n+1 次函数调用

C. 计算 fact(n) 需要执行 n+2 次函数调用

D. 计算 fact(n) 需要执行 n-1 次函数调用

试题（49）分析

本题考查函数递归调用方面的相关知识。

递归法是描述算法的一种强有力的方法，其思想是：将 N=n 时不能直接求解的问题，设法递归（压栈）转化为求 n−1,n−2,…的问题，一直到 N=0 或 1 的初始情况，由于初始情况的解可以给出或方便得到，因此，开始层层退栈得到 N=2,3,…,n 时的解，直到得到最终结果。

本题中，主程序调用 fact(n)称为外部调用，其他调用称为内部调用，直到调用 fact(0)为止。fact(n)调用 fact(n−1)，fact(n−1)调用 fact(n−2),…,fact(1)调用 fact(0)，内部调用 n 次，外部调用一次，共 n+1 次。

参考答案

（49）B

试题（50）

关于软件维护，以下叙述中正确的是（50）。

（50）A. 如果没有文档，也可以很容易地维护一个软件

B. 设计软件时就应考虑到将来软件的可修改性

C. 谁写的软件就得由谁来维护

D. 维护软件就是改正软件中的错误

试题（50）分析

本题考查软件维护方面的知识。

软件维护可分为改正性维护、适应性维护、完善性维护和预防性维护。

与软件维护相关的问题有五个方面：理解需求维护的软件是很困难的；需要维护的

软件往往缺少合适的文档；维护软件时通常不能指望得到原来开发人员的帮助；多数软件在设计时没有考虑将来的维护；软件维护通常不是一个吸引人的工作。

软件的可维护性是指软件能够被理解、改正、适应及增强功能的容易程度。可理解性、可测试性、可修改性是衡量软件可维护性的几个主要质量因素。

参考答案

（50）B

试题（51）

关于软件需求分析，以下叙述中错误的是__（51）__。

（51）A. 软件需求分析的任务是确定软件系统的功能、性能、接口等要求

B. 软件需求分析的基本原则是：能够表达和理解问题的信息域和功能域

C. 软件需求分析阶段的工作成果是总体设计说明

D. 软件需求分析工作是一个不断认识、逐步细化的过程

试题（51）分析

本题考查软件需求分析方面的知识。

软件需求分析的任务是确定软件系统的功能、性能、接口等要求，分析软件系统的数据要求，导出系统的逻辑模型，修正项目开发计划。软件需求分析的基本原则是：能够表达和理解问题的信息域和功能域，以层次化方式对功能进行分解和不断细化，清楚定义信息接口，给出系统的逻辑视图和物理视图，定义系统的抽象模型。软件需求分析阶段的输入是软件研制任务书和软件开发计划，工作成果是软件需求规格说明。软件需求分析工作是一个不断认识、逐步细化的过程。

参考答案

（51）C

试题（52）

结构化分析方法是一种面向数据流的软件需求分析方法，该方法最常用的图形工具是数据流图，与其匹配使用的是__（52）__。

（52）A. 结构图　　B. 数据字典　　C. 数据流　　D. 网络图

试题（52）分析

本题考查结构化分析方法相关知识。

结构化分析方法（SA）是一种面向数据流的软件分析方法，适用于开发数据处理型软件的需求分析。结构化分析方法适用的工具主要有数据流图（DFD）、数据字典（DD）、结构化语言、判定表和判定树。其中，数据流图以图形的方式表达数据处理系统中信息的交换和传递过程。与数据流图配合使用的是数据字典，它对数据流图中出现的所有图形元素给出逻辑定义。有了数据字典，数据流图中的数据流、加工和文件得到确切的解释。

参考答案

（52）B

试题（53）

在嵌入式系统中，容错技术可以提高计算机系统的可靠性。利用元件冗余可保证在局部故障时系统可正常工作。带有热备份的系统称为双重系统，它是__（53）__。因此只要有一个子系统正常工作，整个系统仍能正常工作。

（53）A. 两个子系统同步运行，当联机系统出错时，由备份系统接替故障机工作
B. 备份子系统处于电源开机状态，一旦联机系统出错时立即切换到备份系统
C. 两个子系统交替处于联机状态和自检状态
D. 两个子系统并行工作，提高机器速度，一个子系统出错，放弃并行工作

试题（53）分析

本题考查嵌入式系统中容错技术的相关知识。

嵌入式系统中，利用双机的方法可以达到容错的目的。其中，一个联机工作，另一个作备份，若备份也一直保持与承担联机工作的机器同步运行，一旦工作机出现故障，只需要将备份机切入系统，便能立即代替原有工作机，这种备份叫热备份。这种系统称为双重系统。当备份机平时停机或做其他工作，仅在工作机出现故障时才让它替代，使系统恢复正常，这样的系统称为双工系统。

参考答案

（53）A

试题（54）

如果在一个单处理器的系统中有 n 个进程，则就绪队列中进程的个数最多为__（54）__。

（54）A. 1　　B. $n-1$　　C. n　　D. $n+1$

试题（54）分析

本题考查操作系统的基础知识。

进程是程序在一个数据集合上的运行过程，是系统进行资源分配和调度的一个独立单位，进程具有动态性、并发性、独立性、异步性和结构性特点。进程是一个动态的概念，是程序在处理机上的一次执行过程；多个进程实体同时存在于内存中，在一段时间内并发执行；进程是能够独立运行的基本单位，也是系统进行资源分配和调度的独立单位；系统中的各进程以独立的、不可预知的速度向前推进；从结构上看，进程由程序段、数据段和一个进程控制块组成。

进程有就绪态、执行态和阻塞态三种基本状态。就绪态是指进程已获得除处理机外的所有资源，一旦获得处理机就可以立即执行；执行态指进程获得必要的资源并正在处理机上执行；阻塞态指进程因等待某事件的发生而暂时无法执行下去。

在各操作系统中，进程的调度算法可以不同，但不可能在某一时刻，在操作系统自

身没有占用系统资源的情况下，而没有进程运行的情况。而且在某一时刻，只能有一个进程占有处理机，即只能有一个进程运行。故就绪队列中进程的个数最多为n−1。

参考答案

（54）B

试题（55）

对信号量S执行V操作后，以下叙述中正确的是__（55）__。

（55）A. 当S等于0时唤醒一个阻塞进程

B. 当S小于0时唤醒一个阻塞进程

C. 当S小于等于0时唤醒一个就绪进程

D. 当S小于0时唤醒一个就绪进程

试题（55）分析

本题考查操作系统的基础知识。

荷兰学者Dijkstra提出的信号量（或信号灯）机制，是一种卓有成效的进程同步与互斥的工具。对信号量的操作原语有两种，P操作和V操作。P操作和V操作是执行时不被打断的两个操作系统原语，P操作和V操作必须成对使用。

在操作系统中，信号量是表示资源的实体，它由两个成员（S,Q）构成，其中S是一个具有非负初值的整型变量，是一个初始状态为空的队列。整型变量S表示系统中某类资源的使用情况，当其值大于0时，表示系统中当前可用资源的数目；当其值小于0时，其绝对值表示系统中因请求该类资源而阻塞等待的进程数目。除信号量的初值外，信号量的值能由P操作和V操作改变。

P(S)的主要功能是：先执行S=S−1；若S≥0则进程继续执行；若S<0则阻塞该进程，并将它插入到该信号量的等待队列Q中。

V(S)的主要功能是：先执行S=S+1；若S>0则进程继续执行；若S≤0则从该信号量等待队列中移出第一个进程，使其变为就绪状态并插入就绪队列，然后再返回原进程继续执行。

综上所述，当前的S小于等于0时，会将信号量队列中第一个进程移出，变为就绪状态。当S等于0时，原进程执行完后，移出的进程就会被唤醒。

参考答案

（55）A

试题（56）

设有4个作业同时到达，每个作业的执行时间均为2小时，它们在一台处理器上按单道方式运行，则平均周转时间为__（56）__。

（56）A. 1小时 B. 2.5小时 C. 5小时 D. 8小时

试题（56）分析

根据题意，4个作业同时到达，每个作业的执行时间均为2小时，它们在一台处理

器上按单道方式运行。假设这 4 个作业开始时间都为 0，依次执行，则下表给出了各作业的执行情况和周转时间。

时间 作业	提交时间	运行时间	开始时间	完成时间	周转时间
1	0	2	0	2	2
2	0	2	2	4	4
3	0	2	4	6	6
4	0	2	5	8	8

从上表中可看出，作业 1 的周转时间为 2 小时，作业 2 的周转时间为 4 小时，作业 3 的周转时间为 6 小时，作业 4 的周转时间为 8 小时。

因此，平均周转时间为(2+4+6+8)/4 = 5（小时）。

参考答案

（56）C

试题（57）

为了解决 CPU 输出数据的速度远远高于打印机的打印速度这一矛盾，可采用<u>（57）</u>。

（57）A. 并行技术　　B. 通道技术　　C. 缓冲技术　　D. 虚存技术

试题（57）分析

并行技术是多处理器（CPU）或多处机并行处理任务的技术，为了解决复杂的计算问题，提高计算速度，一般采用这种技术。如现在我们所称的多核技术、众核技术、大规模并行机等等。

通道技术是一种任务（分区或进程）之间通信的一种技术。

缓冲技术也称 Spooling 技术，Spooling 的意思是外部设备同时联机操作，又称为假脱机输入/输出操作，是操作系统中采用的一项将独占设备改造成共享设备的技术。Spooling 系统的组成包括三部分：输入井和输出井、输入缓冲区和输出缓冲区、输入进程和输出进程。为了解决 CPU 输出数据的速度远远高于打印机的打印速度这一矛盾，在操作系统中一般采用 Spooling 技术。

虚存（VM）技术能从逻辑上对内存进行扩充，达到扩充内存的效果，具有请求调入和置换功能。

参考答案

（57）C

试题（58）、（59）

IEEE 1394 具有<u>（58）</u>位地址空间，IEEE 1394 的通信协议具有三个协议层，不包括<u>（59）</u>。

（58）A. 8　　B. 16　　C. 32　　D. 64
（59）A. 事务层　　B. 表示层　　C. 链路层　　D. 物理层

试题（58）、（59）分析

IEEE 1394总线是由Apple公司提出的FireWire高速串行总线接口发展而来的，1995年被IEEE认可为IEEE 1394-1995规范，之后，又在此基础上相继提出了IEEE 1394a 和IEEE 1394b规范。虽然无处理机系统的控制和状态寄存器CSR体系结构定义了32位和64位的解址模式，但IEEE 1394规范仅支持64位固定解址模式。在IEEE 1394的通信协议中定义了三个协议层，分别是事务层、链路层和物理层，用于在请求者和响应者之间的数据传输过程中完成相关服务。

参考答案

（58）D　（59）B

试题（60）

软件可移植性是用来衡量软件＿（60）＿的重要尺度之一。

（60）A. 通用性　　B. 效率　　C. 质量　　D. 人机界面

试题（60）分析

在嵌入式系统中，由于软硬件发展较快，嵌入式处理器更新快，种类多。嵌入式操作系统也在不断的更新，因此，如果要考虑嵌入式软件的通用性，软件的可移植性就必须考虑。

在本题中可移植性对软件的效率并没有多大的贡献，反而由于考虑到可移植性而对软件的执行效率或多或少还会有点影响。

可移植性是软件质量的重要指标之一，但不是最重要的，软件质量的好坏考察的维度很多，最重要的是否按软件工程化要求开发，软件开发过程的成熟度CMM级别的高低等等。

人机界面影响的是易用性，与软件的可移植性无关。

参考答案

（60）A

试题（61）

一个项目为了修正一个错误而进行了变更，这个错误被修正，但却引起以前可以正确运行的代码出错。＿（61）＿最可能发现这一问题。

（61）A. 单元测试　　B. 集成测试　　C. 回归测试　　D. 安装测试

试题（61）分析

单元测试也称模块测试，它是软件测试的第一步，通常在编码阶段进行。单元测试以软件详细设计为指导，对软件模块进行正确性检查，其目的在于发现模块内部可能存在的各种错误。它要求对所有的局部和全局数据结构、外部接口与程序代码关键部分都要进行严格的审查。

集成测试也称为组装测试或联合测试。在单元测试的基础上，将所有模块按照设计要求组装成为子系统或系统，进行集成测试。实践表明，一些模块虽然能够单独工作，但并不能保证连接起来也能正常的工作。程序在某些局部反映不出来的问题，在全局上很可能暴露出来，影响功能的实现。

回归测试是检验原有正常功能没有应更改出现缺陷而进行的测试，通过重新进行测试以确认修改没有引起新的错误或导致其他代码产生错误。回归测试作为软件生命周期的一个组成部分，在整个软件测试过程中占有很大的工作量比重，软件开发的各阶段都会进行多次回归测试。

安装测试确保该软件在正常情况和异常情况的不同条件下，进行首次安装、升级、完整的或自定义的安装都能进行安装。异常情况包括磁盘空间不足、缺少目录创建权限等。核实软件在安装后可立即正常运行。安装测试包括测试安装代码以及安装手册。安装手册提供如何进行安装，安装代码提供安装一些程序能够运行的基础数据。

参考答案

（61）C

试题（62）

执行下面的一段 C 程序后，变量 result 的值应为__（62）__。

```
char chr=127;
int result=128;
chr+=1;
result+=chr;
```

（62）A. 0　　B. 1　　C. 128　　D. 256

试题（62）分析

本题考查 C 语言中 char 类型变量的取值范围。

127 为 chr 的边界值，执行：chr += 1;语句之后，将使 chr 上溢到−128，而不是 128。再执行：result += chr;之后，result 的结果是 0。

参考答案

（62）A

试题（63）

C 语言中下列运算符的优先级按由低到高的次序，正确的是__（63）__。

（63）A. ①!　②+　③<　④&　⑤&&
　　B. ①&&　②+　③<　④&　⑤!
　　C. ①!　②&&　③&　④<　⑤+
　　D. ①&&　②&　③<　④+　⑤!

试题（63）分析

本题考查 C 语言的基础知识。

在 C 语言中，对各种运算符的优先级是有规定的，必须掌握。优先级最高者其实并不是真正意义上的运算符，包括：数组下标、函数调用操作符各结构成员选择操作符。它们都是自左向右结合。

单目运算符的优先级仅次于上述运算符，在所有的真正意义的运算符中，它们的优先级最高。

双目运算符的优先级低于单目运算符的优先级。在双目运算符中，算术运算符的优先级最高，移位运算符次之，关系运算符再次之，接着就是逻辑运算符，赋值运算符，最后是条件运算符。

在 C 语言中，任何一个逻辑运算符的优先级低于任何一个关系运算符，移位运算符的优先级比算术运算符要低，但是比关系运算符要高。

下表是 C 语言运算符优先级表（由上至下，优先级依次递减）。

运　算　符	结　合　性
() [] -> .	自左向右
! ~ ++ -- − (type) * & sizeof	自右向左
* / %	自左向右
+ −	自左向右
<< >>	自左向右
< <= > >=	自左向右
== !=	自左向右
&	自左向右
^	自左向右
|	自左向右
&&	自左向右
||	自左向右
?:	自右向左
assignments	自右向左
,	自左向右

参考答案

（63）D

试题（64）

软件测试可分为静态测试和动态测试，（64）不属于静态测试。

（64）A. 代码检查　　B. 代码质量度量（圈复杂分析等）

C. 静态结构分析　　D. 覆盖率分析

试题（64）分析

软件测试按照不同的划分方法，有不同的分类。按照程序是否执行，可以分为静态测试和动态测试；按照测试用例的设计方法，可以分为白盒测试和黑盒测试；按照开发阶段划分，可以分为单元测试、集成测试、确认测试、系统测试和验收测试等等。

静态测试的主要特征是在用计算机测试源程序时，计算机并不真正运行被测试的程序。静态测试包括代码检查、静态结构分析、代码质量度量等。它可以由人工进行，也可以借助软件工具自动进行。

动态测试的主要特征是计算机必须真正运行被测试的程序，通过输入测试用例，对其运行情况进行分析，判断期望结果和实际结果是否一致。动态测试包括功能确认与接口测试、覆盖率分析、性能分析、内存分析等。

覆盖率分析属于动态测试。

参考答案

（64）D

试题（65）

在软件质量因素中，软件在异常条件下仍能运行的能力称为软件的__（65）__。

（65）A. 可靠性　　B. 健壮性　　C. 可用性　　D. 安全性

试题（65）分析

软件质量就是“软件与明确和隐含定义的需求相一致的程度”。具体地说，软件质量是软件符合明确叙述的功能和性能需求、文档中明确描述的开发标准，以及所有专业开发的软件都应具有的隐含特征的程度。

软件可靠性是软件产品在规定的条件下和规定的时间区间完成规定功能的能力。软件可靠性不但与软件存在的缺陷和（或）差错有关，而且与系统输入和系统使用有关。

软件的健壮性又称鲁棒性，是指软件对规范要求以外的输入情况的处理能力。所谓健壮的系统是指对于规范要求以外的输入能够判断出这个输入不符合规范要求，并能有合理的处理方式。一个软件在异常条件下仍能运行，从错误的输入推断出正确合理的输入，具有容错能力，也是软件健壮性的表现。软件健壮性是一个比较模糊的概念，但是却是非常重要的软件外部量度标准。软件设计的健壮与否直接反映了分析设计和编码人员的水平。

软件的可用性是指软件产品对用户来说有效、易学、高效、好记、少错和令人满意的程度，即用户能否用产品完成他的任务，效率如何，主观感受等，实际上是从用户角度看到的产品质量。

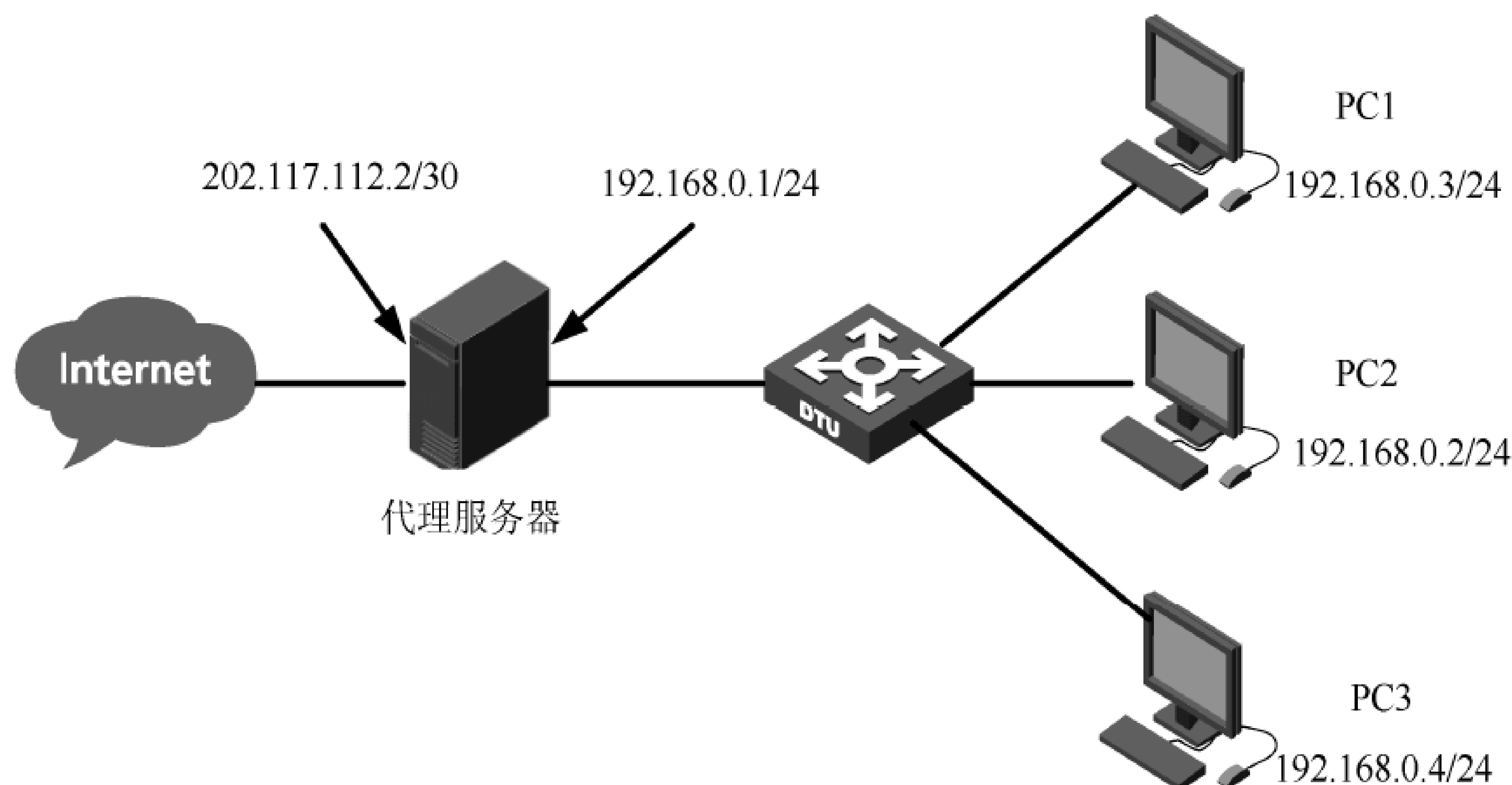
软件的安全性是指软件在规定的运行时间内是否会对系统本身和系统外界造成危害的概率，这种危害包括人身安全、重大财产损失和人们极不期望发生的事件等。安全性并不强调系统的功能，关注的是系统哪些地方是脆弱的和哪些地方受到潜在威胁。

参考答案

（65）B

试题（66）

某单位的局域网配置如下图所示，PC2 发送到 Internet 上的报文的源 IP 地址为__（66）__。



（66）A．192.168.0.2　　B．192.168.0.1
C．202.117.112.1　　D．202.117.112.2

试题（66）分析

本题考查局域网配置中 IP 地址设置相关问题。

PC2 发送到 Internet 上的报文经代理服务器转换后，源 IP 地址变成代理服务器的出口 IP 地址，即 202.117.112.2。

参考答案

（66）D

试题（67）、（68）

在 IPv4 向 IPv6 过渡期间，如果要使得两个 IPv6 结点可以通过现有的 IPv4 网络进行通信，则应该使用__（67）__；如果要使得纯 IPv6 结点可以与纯 IPv4 结点进行通信，则需要使用__（68）__。

（67）A. 堆栈技术　　B. 双协议栈技术
C. 隧道技术　　D. 翻译技术

（68）A. 堆栈技术　　B. 双协议栈技术
C. 隧道技术　　D. 翻译技术

试题（67）、（68）分析

如果要使得两个 IPv6 结点可以通过现有的 IPv4 网络进行通信，则应该使用隧道技术，如果要使得纯 IPv6 结点可以与纯 IPv4 结点进行通信，则需要使用翻译技术。

参考答案

（67）C　（68）D

试题（69）、（70）

POP3 协议采用__（69）__模式进行通信，当客户机需要服务时，客户端软件与 POP3 服务器建立__（70）__连接。

（69）A. Browser/Server　　B. Client/Server

　　C. Peer to Peer　　D. Peer to Server

（70）A. TCP　　B. UDP

　　C. PHP　　D. IP

试题（69）、（70）分析

POP3 协议采用 C/S 模式进行通信，POP3 需要 TCP 连接的支持，当客户机需要服务时，客户端软件与 POP3 服务器建立 TCP 连接。

参考答案

（69）B　（70）A

试题（71）

Any computer, be it a large PC or a small embedded computer, is useless if it has no means to interact with the outside world. I/O communications for an embedded computer frequently happen over a bus called the __（71）__.

（71）A. I/O bus　　B. Memory Bus

　　C. Device bus　　D. Internal Bus

参考译文

无论是 PC 系统还是嵌入式计算机系统，如果不和外部交互则会失去该计算机的意义。对于嵌入式计算机而言，I/O 通信时和外部交互的总线称为 I/O 总线。

参考答案

（71）A

试题（72）

Interrupt Service Routines (ISR) are the portions of the program code that handle the interrupt requests. When an Interrupt is triggered (either a hardware or software interrupt), the processor breaks away from the current task, moves the __（72）__ to the ISR, and then continues operation. When the ISR has completed, the processor returns execution to the previous location.

（72）A. memory　　B. function

　　C. instruction pointer　　D. variable

参考译文

中断服务程序是用来进行中断请求处理的程序。当中断被触发时（不管是硬中断还是软中断），处理器会停止当前的工作，将指令指针指向中断服务程序，并继续操作。当中断完成后，处理器会恢复到中断之前的位置。

参考答案

（72）C

试题（73）

Conventionally, a computer consists of at least one processing element, typically a （73） and some form of memory.

（73）A. device　B. CPU　C. controller　D. network

参考译文

按照管理，一个计算机至少包括一个处理元素，典型的有 CPU 和某种形式的内存。

参考答案

（73）B

试题（74）

The most well-known member of the ethernet protocol family is IEEE 802.11, otherwise known as （74） .

（74）A. virtual private network　B. local area network
C. storage area network　D. WLAN

参考译文

以太网协议家族中最知名的成员是 IEEE802.11，也称之为 WLAN。

参考答案

（74）D

试题（75）

A computer program, or just a program, is a sequence of （75） , written to perform a specified task with a computer.

（75）A. languages　B. instructions　C. programs　D. functions

参考译文

一个计算机程序或者一个程序，是一系列的指令，被编写来用计算机执行一个特定的任务。

参考答案

（75）B

第 4 章　2013 下半年嵌入式系统设计师下午试题分析与解答

试题一（共 15 分）

阅读以下关于电梯模拟控制系统设计方案的说明，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

王工在实验室负责自动电梯模拟控制系统的设计，自动电梯模拟控制系统需要完成电梯运行控制算法、输入界面和输出界面三项主要任务。系统结构图如图 1-1 所示。

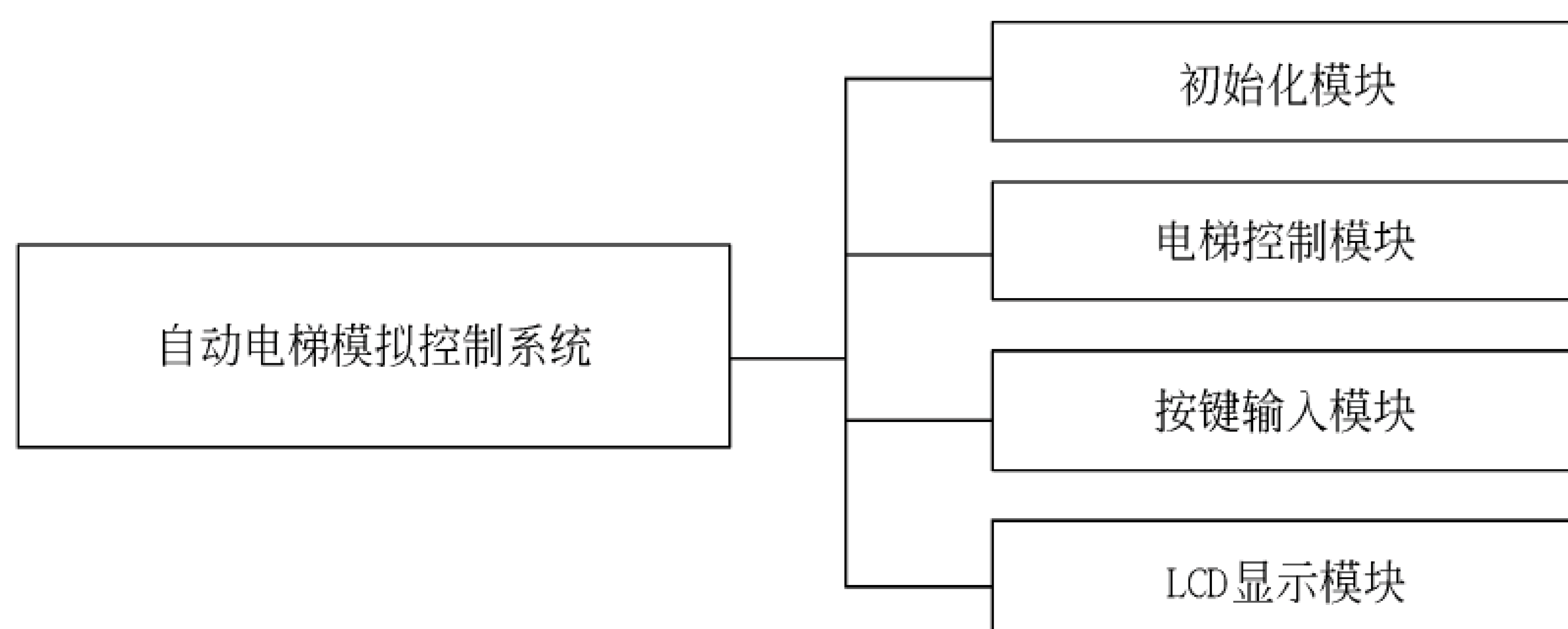


图 1-1　自动电梯模拟控制系统结构图

根据电梯运行的流程，把电梯划分为停止状态、运行状态、开门状态和关门状态 4 种控制状态。停止状态是指电梯在没有任何请求的情况下静止状态，而不是指电梯在运行过程中开门前的停顿状况，本题忽略停顿状况，把电梯从运行状态直接迁移为开门状态。电梯根据控制状态的迁移规则进行状态迁移，系统初始时，电梯处于停止状态。

【问题 1】（6 分）

电梯根据控制状态的迁移规则进行迁移，其状态迁移图如图 1-2 所示。请根据下面状态转移的条件，完成状态迁移图，将解答填入答题纸的对应栏中。

可供选择的状态转移条件：

a. 其他楼层有呼叫请求；

b. 无呼叫请求；

c. 乘客进入电梯或等待一段时间后；

d. 到达请求楼层；

e. 电梯所在楼层有呼叫请求。

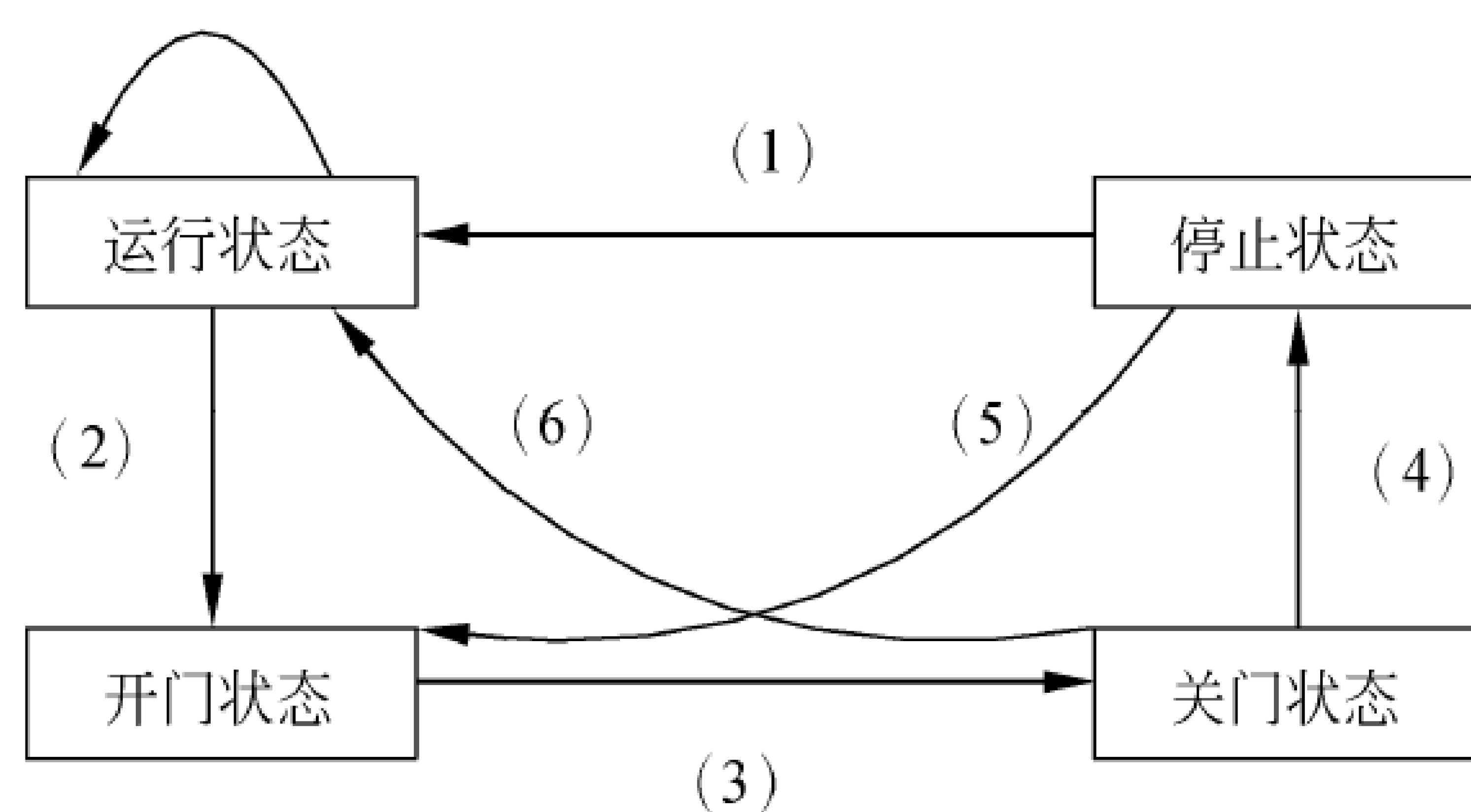


图 1-2　电梯控制状态迁移图

【问题 2】（5 分）

电梯运行处理程序的流程图如图 1-3 所示。请完成该流程图，将答案填写在答题纸的对应栏中。

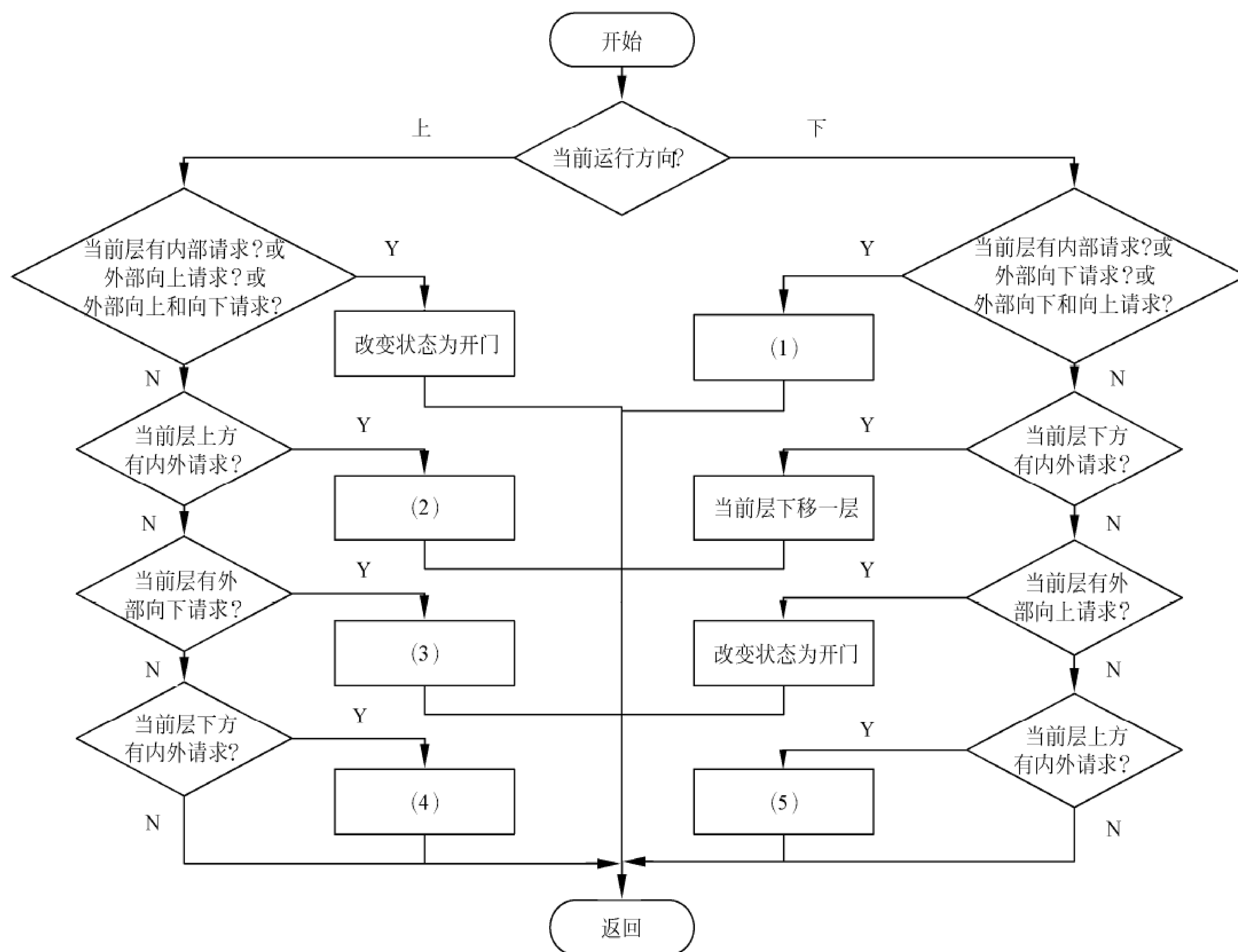


图 1-3　电梯运行处理程序流程图

【问题 3】（4 分）

系统采用多级优先级中断结构，如图 1-4 所示。它要求 CPU 在执行完当前指令时转而对中断请求进行服务。设备 A 连接于最高优先级，设备 B 次之，设备 C 又次之。IRQx

为中断请求信号，INTx 为 CPU 发出的中断响应信号。

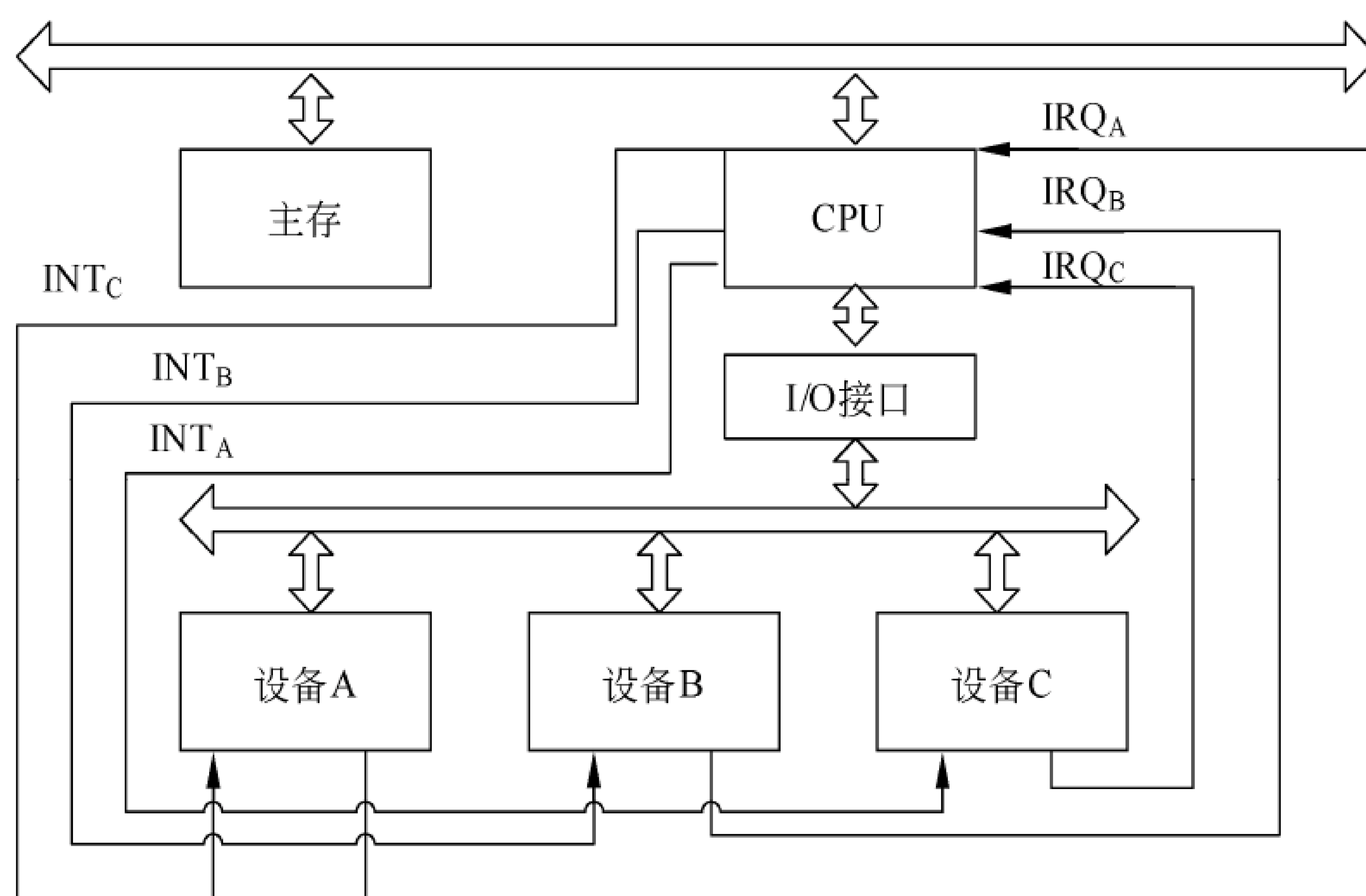


图 1-4　自动电梯模拟控制系统多级优先中断结构图

现假设：T_{DC} 为硬件中断周期时间；T_M 为一个指令执行周期时间；T_A、T_B、T_C 分别为 A、B、C 的中断服务程序执行时间；T_S、T_R 为保护现场和恢复现场所需的时间。图 1-5 是中断处理过程示意图。

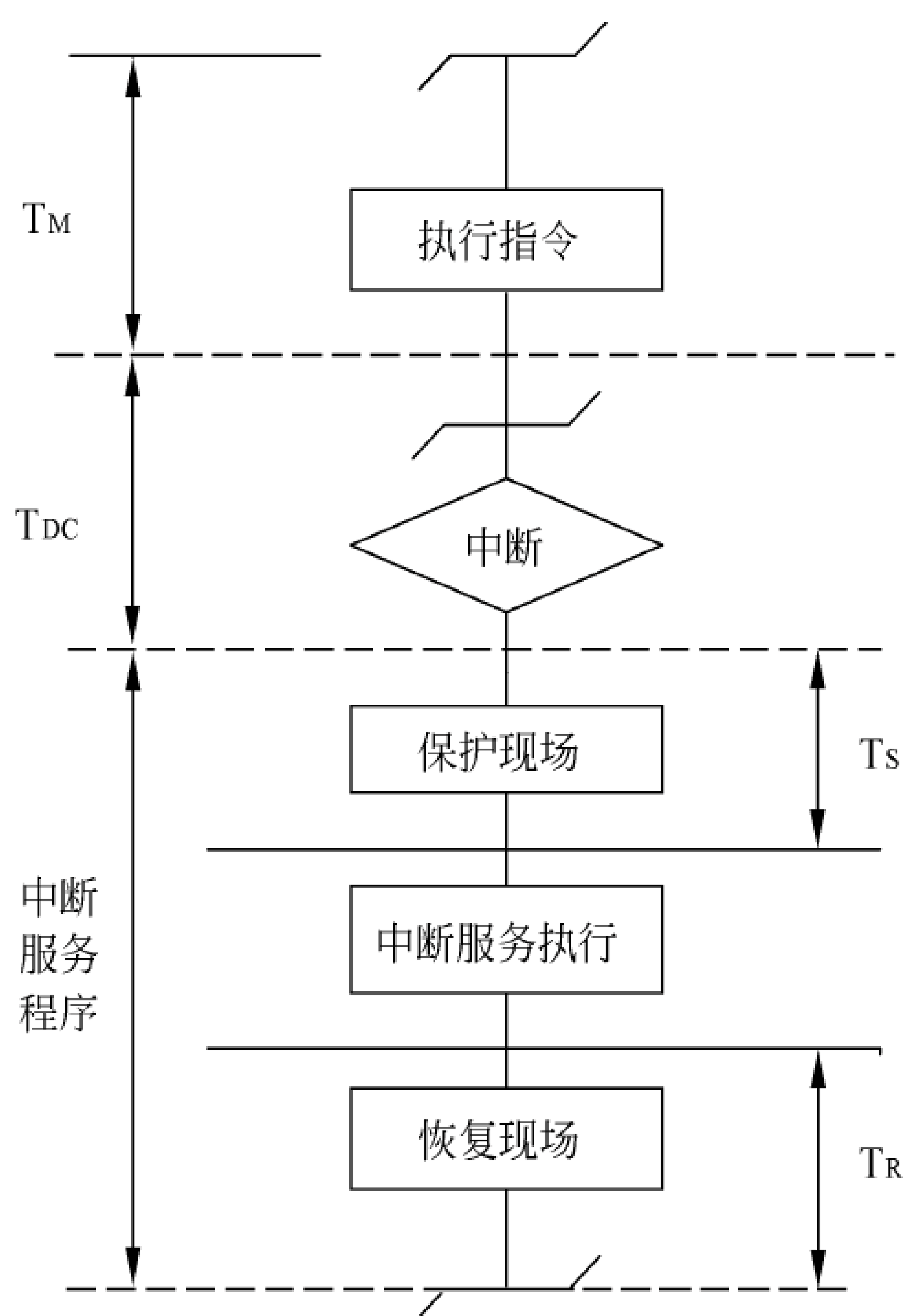


图 1-5　中断处理过程示意图

当三个设备同时发出中断请求时，依次处理设备 A、B、C 的时间是多少？这种结构下中断饱和时间是多少？请将答案填写在答题纸的对应栏中。

试题一分析

本题考查嵌入式系统设计，涉及嵌入式软件和微处理器基础知识的应用。

【问题 1】

电梯控制系统是典型的嵌入式系统，本题所述是一个实验室环境下的自动电梯模拟控制系统，许多地方都做了简化。电梯的运行由电梯控制模块完成，它负责修改电梯当前状态，根据电梯状态派遣电梯执行停止、运行、开门、关门等任务，设置电梯处于各种状态的运行时间，指挥电梯按照运行规则运行。

根据电梯运行的流程，把电梯划分为停止、运行、开门、关门 4 种控制状态，电梯控制状态转移图如图 1-6 所示。停止状态是指电梯在没有任何请求的情况下的静止状态，而不是指电梯在运行过程中开门前的停顿状况，本题忽略停顿状况，把电梯从运行状态直接迁移为开门状态。

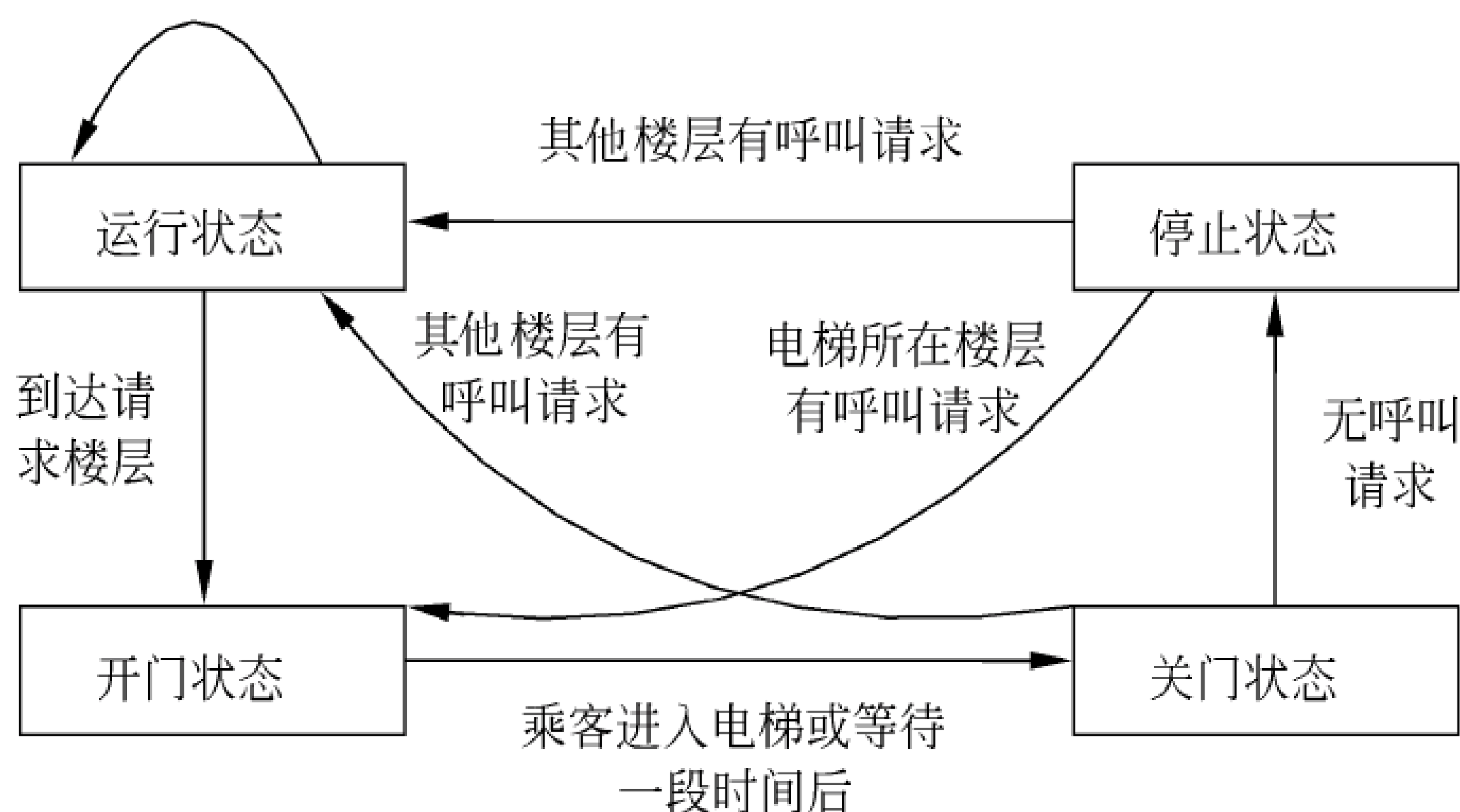


图 1-6　电梯控制状态迁移完整图

从图 1-6 可以看到，电梯根据控制状态的迁移规则进行状态迁移，具体如下：

（1）系统初始时，电梯处于停止状态；

（2）电梯处于停止状态时，根据发出请求的楼层不同可以分别迁移到运行或者开门两种不同的状态；

（3）电梯处于运行状态时，如果没有到达请求楼层时发生自迁移，即保持运行状态不变；当到达请求楼层时，迁移到开门状态；

（4）电梯处于开门状态时，等乘客进入电梯后或一段时间后必然会迁移到关门状态；

（5）电梯处于关门状态时，可以根据是否有请求迁移到运行状态或者迁移到停止状态。

【问题 2】

电梯各个状态的处理过程是，根据电梯状态，调用相应的控制状态的处理程序来控制电梯的运行。图 1-3 为电梯运行状态的处理流程图。当进入电梯运行状态后，首先判

断当前电梯的运行方向。程序处理逻辑如下：

1. 当电梯向上运行时：

（1）若当前层有内部请求，或外部有向上请求，或外部有向上和向下请求，则改变状态为开门，返回；否则，转（2）；

（2）若当前层上方有内外请求，则当前层上移一层，返回；否则，转（3）；

（3）若当前层有外部向下请求，则改变状态为开门状态，返回；否则，转（4）；

（4）若当前层下方有内外请求，则改变状态为向下，返回。

2. 当电梯向下运行时：

（1）若当前层有内部请求，或外部有向下请求，或外部有向上和向下请求，则改变状态为开门，返回；否则，转（2）；

（2）若当前层下方有内外请求，则当前层下移一层，返回；否则，转（3）；

（3）若当前层有外部向上请求，则改变状态为开门状态，返回；否则，转（4）；

（4）若当前层上方有内外请求，则改变状态为向上，返回。

【问题 3】

该问题是一个关于多级中断的问题，题中现假设 T_{DC} 为硬件中断周期时间，T_M 为一个指令执行周期时间，T_A、T_B、T_C 分别为 A、B、C 的中断服务程序执行时间，T_S、T_R 为保护现场和恢复现场所需的时间。

当三个设备同时发出中断请求时，依次处理设备 A、B、C 的时间分别为：

$t_A = T_M + T_{DC} + T_S + T_A + T_R$；

$t_B = T_{DC} + T_S + T_B + T_R$；

$t_C = T_{DC} + T_S + T_C + T_R$；

注意，T_M 只执行 1 次。

这种结构下中断饱和时间是：$T = t_A + t_B + t_C = T_M + 3T_{DC} + 3T_S + T_A + T_B + T_C + 3T_R$

参考答案

【问题 1】

（1）其他楼层有呼叫请求，或 a；

（2）到达请求楼层，或 d；

（3）乘客进入电梯或等待一段时间后，或 c；

（4）无呼叫请求，或 b；

（5）电梯所在楼层有呼叫请求，或 e；

（6）其他楼层有呼叫请求，或 a。

【问题 2】

（1）改变状态为开门

（2）当前层上移一层

（3）改变状态为开门

（4）改变状态为向下

（5）改变状态为向上

【问题 3】

$t_A = T_M + T_{DC} + T_S + T_A + T_R$

$t_B = T_{DC} + T_S + T_B + T_R$

$t_C = T_{DC} + T_S + T_C + T_R$

中断饱和时间为：$T = t_A + t_B + t_C$ 或 $T = T_M + 3T_{DC} + 3T_S + T_A + T_B + T_C + 3T_R$

试题二（共 15 分）

阅读以下关于某嵌入式处理器和存储器方面的说明，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

在某嵌入式系统设计中，需要使用嵌入式主处理器对外围模拟视频信号进行采集、编码、存储和网络传输。图 2-1 为李工设计的该嵌入式系统的原理框图：采用两片 TVP5146 芯片进行两路模拟视频数据采集，在该处理器外围采用 MAX3232 芯片进行串口扩展，以方便系统调试，同时在该原理图中还设计了相应的 Flash 存储器接口，DDR 存储器，网络及电源等电路。

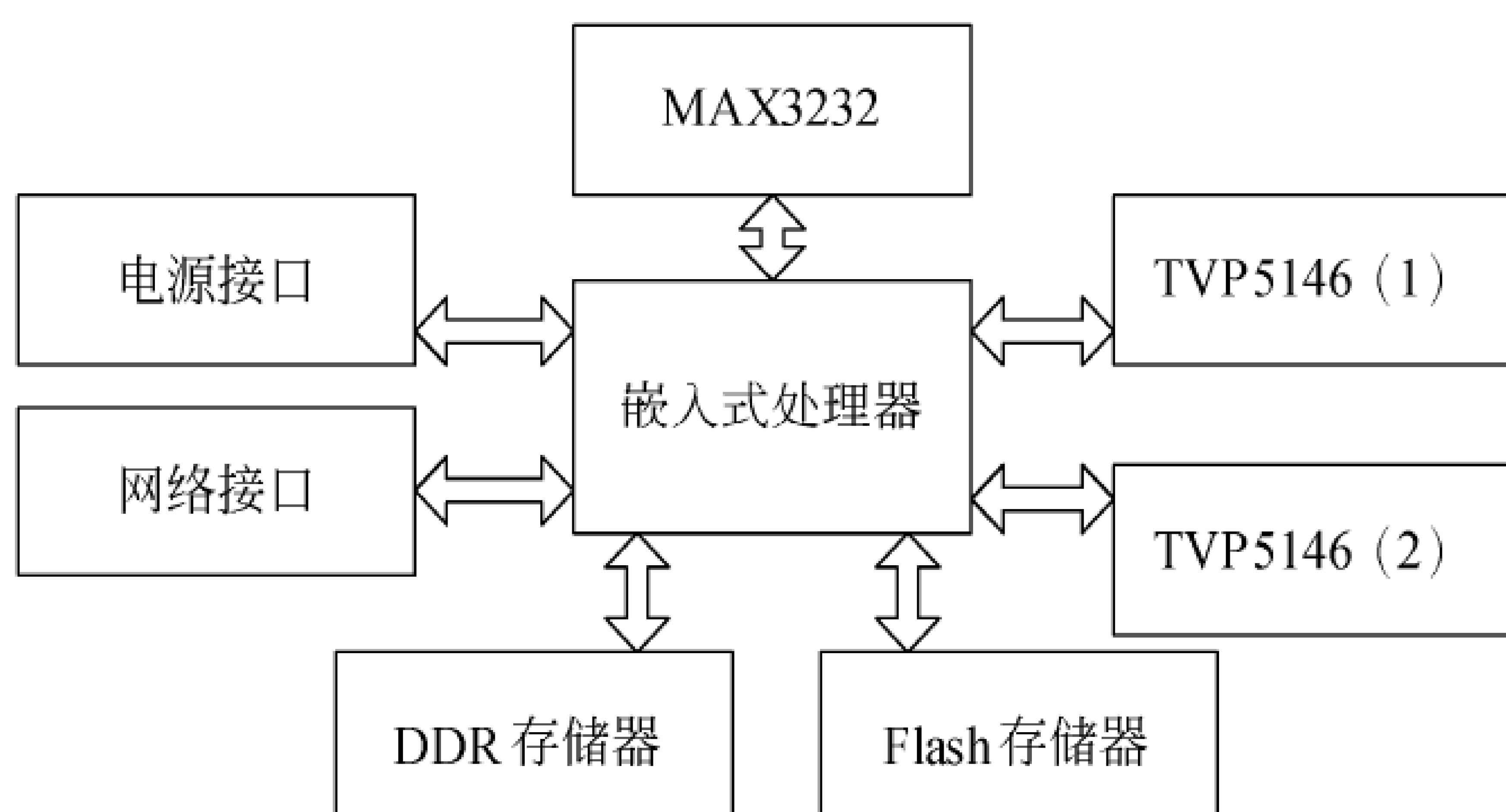


图 2-1　嵌入式系统框图

在该电路设计中，视频采集芯片 TVP5146 需要主处理器通过 I^2C 接口进行采集模式、亮度、对比度、增益等参数的调节，但是主处理器只有一个 I^2C 接口，因此需要将两个 TVP5146 挂载的同一个 I^2C 总线上，如图 2-2 所示。TVP5146 的 I^2C 芯片地址选择如表 2-1 所示，当进行 I^2C 读时，I^2C 地址的最低位是 1，当进行写操作时，I^2C 地址最低位是 0，A0 由外围电路的高低电平决定，高电平为 1，低电平为 0。

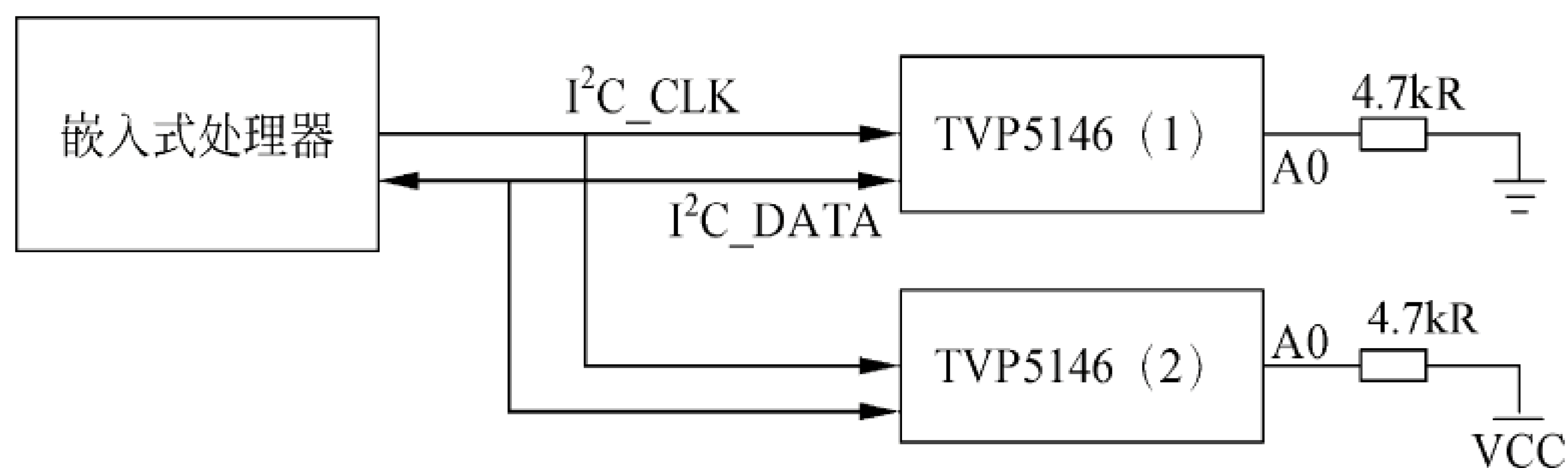


图 2-2　嵌入式处理器核 I^2C 设备连接示意图

表 2-1　TVP5146 芯片 I^2C 地址

A6	A5	A4	A3	A2	A1	A0	R/W（读写位）
1	0	1	1	1	0	A0	1/0

【问题 1】（6 分，答案用十六进制表示，比如 0xAA）

根据图 2-2 及表 2-1 所示，对图 2-2 中的 TVP5146(1)和 TVP5146(2)两个芯片分别进行 I^2C 读写操作时，其对应的地址依次是：

TVP5146(1) 读操作时的 I^2C 地址：__（1）__

TVP5146(1) 写操作时的 I^2C 地址：__（2）__

TVP5146(2) 读操作时的 I^2C 地址：__（3）__

TVP5146(2) 写操作时的 I^2C 地址：__（4）__

【问题 2】（3 分，答案用十六进制表示，比如 0xAA）

在图 2-2 原理图设计中，主处理器的串口控制器的时钟为 27MHz，在进行串口调试时，李工需要将串口配置为 9600bps 的波特率，需要对串口控制器的 DLL（Divisor Latches Low）寄存器和 DLH（Divisor Latches High）寄存器进行配置，DLL 和 DLH 的寄存器分别如图 2-3 和图 2-4 所示。

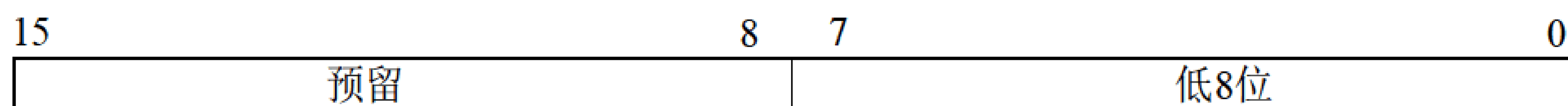


图 2-3　DLL 寄存器比特位示意图

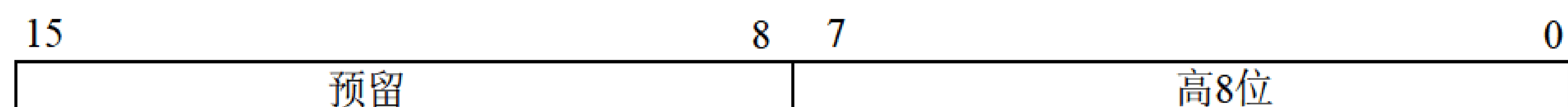


图 2-4　DLH 寄存器比特位示意图

根据以上信息， DLL 和 DLH 寄存器应该分别被配置为：

DLL：__（1）__

DLH：__（2）__

【问题 3】（6 分，答案用十六进制表示，比如 0xAA）

在李工对 TVP5146 进行配置时，需要编写 I^2C 的读写函数，在进行 I^2C 的读写操作时，需要对 I^2C 的控制寄存器、数据寄存器以及状态寄存器进行配置和查询。具体的写操作流程为：先配置控制寄存器为写模式，再检查状态寄存器，如果准备就绪，则向数据寄存器写数据，写完之后进行状态寄存器查询状态，根据状态退出写操作。具体的读操作流程为：先配置控制寄存器为读模式，再检查状态寄存器，如果准备就绪，则从数据寄存器中读出，然后退出。李工所选用的处理器对应的 I^2C 控制寄存器、数据寄存器、

状态寄存器各自的定义如表 2-2、表 2-3 和表 2-4 所示。

表 2-2　I²C 控制寄存器各比特位的含义

bit 位	含　义
0	使能 I²C 位 1：表示使能；0：表示不使能
1	开启 I²C 位 1：表示开启；0：表示不开启
2	预留，必须设置为 0
3	预留，必须设置为 0
4～12	预留，必须设置为 0
13	预留，必须设置为 0
14	读写模式配置位 1：表示读模式；0：表示写模式
15	主从模式配置位 1：表示主模式；0：表示从模式

表 2-3　I²C 数据寄存器各比特位的含义

bit 位	含　义
0～7	数据寄存器：可以读，也可以写
8～15	预留位

表 2-4　I²C 状态寄存器各比特位的含义

bit 位	含　义
0～6	预留位
7	状态位： 为 1 时表示上一个操作完毕，为 0 时表示上一个操作未完毕
8～15	预留位

李工所编写的 I²C 读写函数如下所示：

```
#define I2C_CON*( volatile unsigned int*)( 0x48028080+0x20 )
                                                   //控制寄存器定义
#define I2C_STAT*( volatile unsigned int*)( 0x48028080+0x24 )
                                                   //状态寄存器定义
#define I2C_DATA*( volatile unsigned int*)( 0x48028080+0x28 )
                                                   //数据寄存器定义
int  I2C_READ(unsigned char *pdata)
{
     int delaycnt=0;
     I2C_CON=0xC003;  //配置为主模式、读模式、使能 I2C，并开启 I2C
     for(delay_cnt=0; delay_cnt< 1000; delay_cnt++ )
```

```
        {
            if ( I2C_STAT & 0x80 )
            {
              (1)  //从 I2C_DATA 寄存器读数据放置在 pdata 指针里面，并退出
              return 0;
            }
        }
        return -1;
}

int  I2C_WRITE(unsigned char wdata)
{
    int delaycnt=0;
    I2C_CON= (2) ;        //配置为主模式、写模式、使能并开启 I2C
    ____(3)______;        //向 I2C_DATA 寄存器写 wdata
    for(delay_cnt=0; delay_cnt<1000; delay_cnt++)
    {
        if (____(4)____ ) //判断是否写完成，如果完成，则正确退出
        {
                return 0;
        }
    }
    return -1;
}
```

请将空（1）～（4）处空缺的代码补充完整。

试题二分析

本题考查嵌入式系统设计，涉及嵌入式软件和硬件基础知识的应用，尤其是嵌入式处理器外设控制及操作方面。

【问题 1】

本问题主要考查嵌入式系统软硬件协同设计中外设控制器 TVP5146（I^2C 设备）的操作访问以及串口配置的基本软硬件应用知识。

I^2C（Inter-Integrated Circuit）总线是一种由 PHILIPS 公司开发的两线式串行总线，用于连接微控制器及其外围设备。I^2C 总线产生于在 20 世纪 80 年代，最初为音频和视频设备开发，如今主要在服务器管理中使用，其中包括单个组件状态的通信。例如管理员可对各个组件进行查询，以管理系统的配置或掌握组件的功能状态，如电源和系统风扇。可随时监控内存、硬盘、网络、系统温度等多个参数，增加了系统的安全性，方便了管理。I^2C 总线最主要的优点是其简单性和有效性。由于接口直接在组件之上，因此 I^2C 总线占用的空间非常小，减少了电路板的空间和芯片管脚的数量，降低了互联成本。

总线的长度可高达 7.62 米，并且能够以 10kbps 的最大传输速率支持 40 个组件。I^2C 总线的另一个优点是，它支持多主控（multi-mastering），其中任何能够进行发送和接收的设备都可以成为主总线。一个主控能够控制信号的传输和时钟频率。当然，在任何时间点上只能有一个主控。

I^2C 总线是由数据线 SDA 和时钟 SCL 构成的串行总线，可发送和接收数据。在 CPU 与被控 IC 之间、IC 与 IC 之间进行双向传送，最高传送速率 100kbps。各种被控制电路均并联在这条总线上，但就像电话机一样只有拨通各自的号码才能工作，所以每个电路和模块都有唯一的地址，在信息的传输过程中，I^2C 总线上并接的每一模块电路既是主控器（或被控器），又是发送器（或接收器），这取决于它所要完成的功能。CPU 发出的控制信号分为地址码和控制量两部分，地址码用来选址，即接通需要控制的电路，确定控制的种类；控制量决定该调整的类别（如对比度、亮度等）及需要调整的量。这样，各控制电路虽然挂在同一条总线上，却彼此独立，互不相关。I^2C 总线在传送数据过程中共有三种类型信号，它们分别是：开始信号、结束信号和应答信号。

（1）开始信号：SCL 为高电平时，SDA 由高电平向低电平跳变，开始传送数据。

（2）结束信号：SCL 为低电平时，SDA 由低电平向高电平跳变，结束传送数据。

（3）应答信号：接收数据的 IC 在接收到 8bit 数据后，向发送数据的 IC 发出特定的低电平脉冲，表示已收到数据。CPU 向受控单元发出一个信号后，等待受控单元发出一个应答信号，CPU 接收到应答信号后，根据实际情况作出是否继续传递信号的判断。若未收到应答信号，由判断为受控单元出现故障。

I^2C 规程运用主/从双向通信。器件发送数据到总线上，则定义为发送器，器件接收数据则定义为接收器。主器件和从器件都可以工作于接收和发送状态。总线必须由主器件（通常为微控制器）控制，主器件产生串行时钟（SCL）控制总线的传输方向，并产生起始和停止条件。SDA 线上的数据状态仅在 SCL 为低电平的期间才能改变，SCL 为高电平的期间，SDA 状态的改变被用来表示起始和停止条件。在起始条件之后，必须是器件的控制字节，其中高四位为器件类型识别符（不同的芯片类型有不同的定义，EEPROM 一般应为 1010），接着三位为片选，最后一位为读写位，当为 1 时为读操作，为 0 时为写操作。写操作分为字节写和页面写两种操作，对于页面写，根据芯片的一次装载的字节不同有所不同。读操作有三种基本操作：当前地址读、随机读和顺序读。

目前很多的处理器都集成了 I^2C 接口，同时外围的控制设备也具有 I^2C 从接口。对于从设备的访问需要依赖于 I^2C 地址，同时挂载在同一个总线上面的从设备的 I^2C 地址必须互不相同。通常一个嵌入式系统中可能包含多个 I^2C 从设备，需要对每个设备配置相应的地址。不同的从设备其对应的 I^2C 地址会有多种不同配置方法，有些是出厂固定，有些是可以通过外部地址线来配置。

该题目中的地址线即通过外部的 A0 地址来进行配置。按照其给出的电路连接方式，即可确定不同 I^2C 设备的地址。

TVP5146(1) 读操作时的 I^2C 地址：0xB9

TVP5146(1) 写操作时的 I^2C 地址：0xB8

TVP5146(2) 读操作时的 I^2C 地址：0xBB

TVP5146(2) 写操作时的 I^2C 地址：0xBA

【问题 2】

本题考查嵌入式系统中的硬件驱动配置，要求考生能够正确配置串口的波特率。

在图 2-2 原理图设计中，主处理器的串口控制器的时钟为 27MHz，在进行串口调试时，需要将串口配置为 9600bps 的波特率，需要对串口控制器的 DLL（Divisor Latches Low）寄存器和 DLH（Divisor Latches High）寄存器进行配置，同时该题目给出了 DLL 和 DLH 的寄存器定义。由定义可以看出来，其 DLH 和 DLL 分别为 16 位寄存器，但是只有低 8 位是有效的。

在该题目中给出了对应的串口控制器的时钟，其波特率配置寄存器 DLL 和 DLH 的配置实际就是依据时钟和需要配置的波特率数值进行计算。在实际的嵌入式系统的驱动程序设计中，对于驱动的设计也就是如此。其计算方法为：

（1）9600bps 的波特率则意味着每个比特位数传输所需要的时间为 1/9600 秒。

（2）串口控制器的时钟为 27M，说明其对应的时钟周期时间为 1/(27*1000*1000)秒。

（3）因此，传输每个比特位所需要的时钟周期数目为：(1/9600)/(1/(27*1000*1000)) = 2812.5。

2815.2 换算为十六进制为 AFCH 或者是 AFDH，因此对应的 DLH 设置为高 8 位，0x0A，对应的 DLL 设置为低 8 位，为 0xFC 或者 0xFD。

【问题 3】

本问题考查 I^2C 设备的读写操作过程，要求考生能够正确的根据给出的寄存器，以及对应的逻辑要求，补全相关代码。

对 I^2C 的操作过程实际上就是对外部设备的操作过程。这里的 I^2C 读写函数只是给出了原子性的读写实现方法，至于操作哪类 I^2C 设备，即读、写哪个 I^2C 设备的哪些地址，这需要在外部逻辑实现中考虑。

在 I^2C 的读操作中，其逻辑过程为从 I2C_DATA 寄存器中获取准备好的 I^2C 数据，其核心在于等待 I^2C 控制寄存器准备好数据，实现方法为查询对应的状态寄存器的某个比特位。同时，在读操作中，需要首先将 I^2C 控制寄存器修改为读控制状态。

在 I^2C 的写操作中，逻辑过程为：先将 I^2C 控制寄存器配置为写控制状态，将要写出的数据写到 I2C_DATA 寄存器中，然后等待写完毕，等待的方法为查询寄存器状态，待状态表明写完毕后，此次写操作才算完成。

参考答案

【问题 1】

（1）0xB9　（2）0xB8　（3）0xBB　（4）0xBA

【问题 2】

（1）0xFC 或者 0xFD　　（2）0x0A

【问题 3】

（1）*pdata = I2C_DATA　　（2）0x8003

（3）I2C_DATA=wdata　　（4）I2C_STAT & 0x80

试题三（共 15 分）

阅读以下关于软件测试的说明，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

使用在汽车、飞机中的嵌入式软件，由于直接影响人的生命及财产安全，测试要求更为严格。语句覆盖、判定覆盖、条件覆盖和 MC/DC 覆盖是通常对这类软件的要求。

以下是一段 C 语言代码，请仔细阅读，并回答相关问题：

```
int logicTest(int x, int y)
{
    int magic=0;
    if(x>0 && y>0){
        magic=x+y+10;
    }
    else{
        magic=x+y-10;
    }

    if(magic < 0){
        magic=0;
    }
    return magic;
}
```

【问题 1】（6 分）

请根据测试要求，简要说明语句覆盖、判定覆盖、条件覆盖和 MC/DC 覆盖的含义。将答案填写在答题纸的对应栏中。

【问题 2】（5 分）

画出以上代码的流程图，将答案填写在答题纸的对应栏中。

【问题 3】（4 分）

请根据说明中的 C 语言代码，计算满足 MC/DC 覆盖要求的用例数量及条件取值范围，将答案填写在答题纸的对应栏中。

试题三分析

本题考查嵌入式软件测试的基本知识。

【问题 1】

本问题考查嵌入式软件测试覆盖率的基本概念。

语句覆盖要求设计足够多的测试用例，运行被测程序，使得程序中每条语句至少被执行一次。定覆盖（分支覆盖）要求设计足够多的测试用例，运行被测程序，使得程序中的每个判断的"真"和"假"都至少被执行一次。条件覆盖要求设计足够多的测试用例，运行被测程序，使得判定中的每个条件获得各种可能的结果，即每个条件至少有一次为真值，有一次为假值。MC/DC 覆盖要求每个条件的取值都有覆盖，每个判定值都有覆盖且每个条件都能独立影响判定结果，各覆盖率的含义如表 3-1 所示。

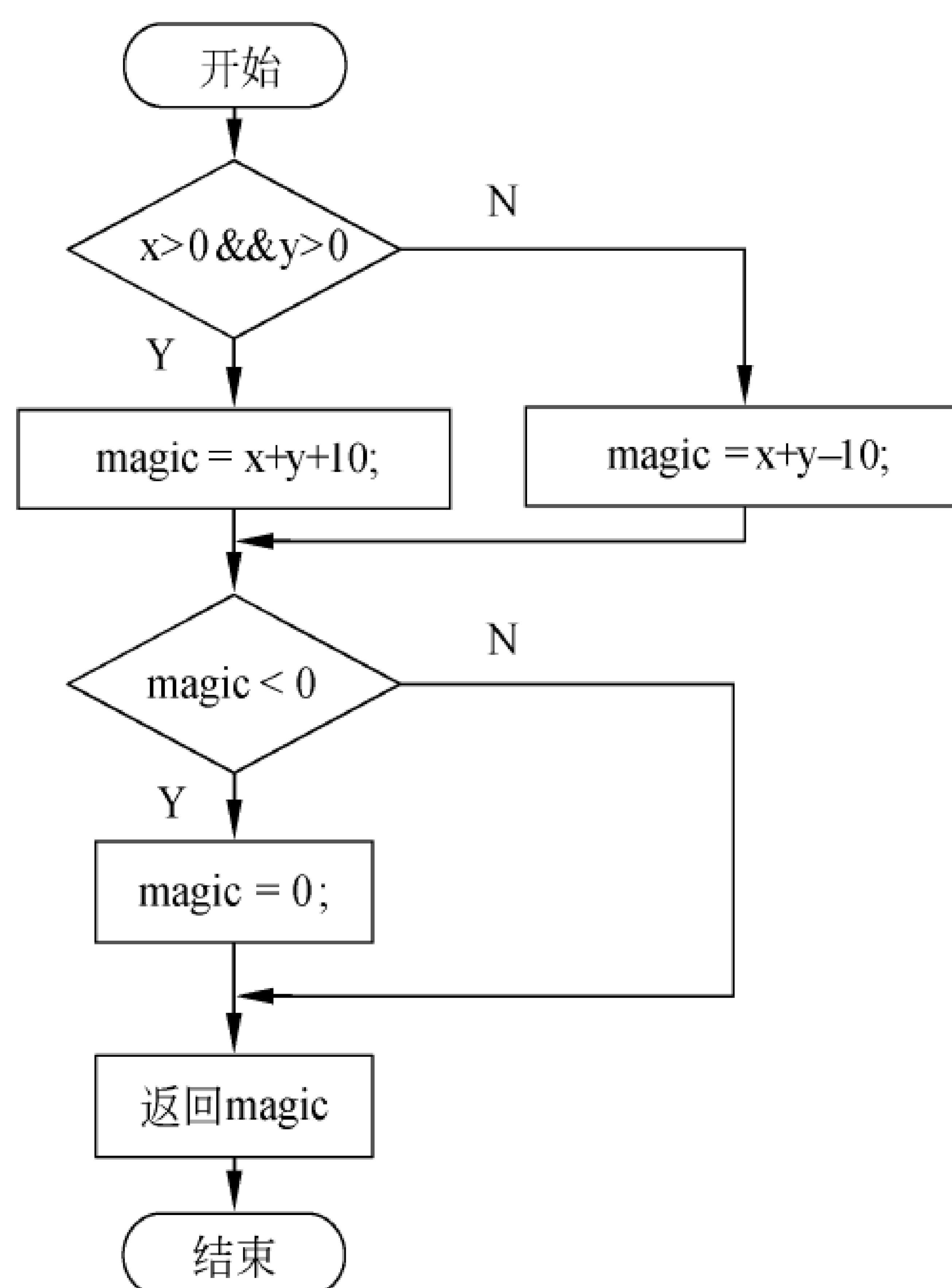
表 3-1　覆盖测试分类

覆盖测试分类	含　义
语句覆盖	语句覆盖要求设计足够多的测试用例，运行被测程序，使得程序中每条语句至少被执行一次
判定覆盖	判定覆盖（分支覆盖）要求设计足够多的测试用例，运行被测程序，使得程序中的每个判断的"真"和"假"都至少被执行一次
条件覆盖	条件覆盖要求设计足够多的测试用例，运行被测程序，使得判定中的每个条件获得各种可能的结果，即每个条件至少有一次为真值，有一次为假值
MC/DC 覆盖	MC/DC 覆盖要求每个条件的取值都有覆盖，每个判定值都有覆盖且每个条件都能独立影响判定结果

【问题 2】

本问题考查程序流程图的画法。注意开始、结束的符号。

根据源代码，程序流程图如下。



【问题 3】

本问题考查 MC/DC 覆盖率判定的综合运用。

MC/DC 与代码中的逻辑运算有关。本题代码中的逻辑运算为 x>0 && y>0。根据 MC/DC 的定义，MC/DC 覆盖要求每个条件的取值都有覆盖，每个判定值都有覆盖且每个条件都能独立影响判定结果。对于 a && b 这样的逻辑运算，真值表如下。

	a	b	结果
1	True	False	False
2	True	True	True
3	False	True	False
4	False	False	False

对测试用例 1 和测试用例 2，条件 a 不变，因为条件 b 的不同而导致结果的不同，因此条件 b 独立影响判定的结果。对测试用例 2 和测试用例 3，因为条件 b 不变，条件 a 的不同而导致结果的不同，因此条件 a 独立影响判定的结果。综合以上，对逻辑运算 a && b 应产生三个测试用例，包括：(True，False)、(True，True)、(False，True)。

所以本题用例数量：3 个；条件取值范围：（x>0 and y<=0）、（x<=0 and y>0）及（x>0 and y>0）。

参考答案

【问题 1】

覆盖测试分类	含　义
语句覆盖	语句覆盖要求设计足够多的测试用例，运行被测程序，使得程序中每条语句至少被执行一次
判定覆盖	判定覆盖（分支覆盖）要求设计足够多的测试用例，运行被测程序，使得程序中的每个判断的“真”和“假”都至少被执行一次
条件覆盖	条件覆盖要求设计足够多的测试用例，运行被测程序，使得判定中的每个条件获得各种可能的结果，即每个条件至少有一次为真值，有一次为假值
MC/DC 覆盖	MC/DC 覆盖要求每个条件的取值都有覆盖，每个判定值都有覆盖且每个条件都能独立影响判定结果

【问题 2】

【问题 3】

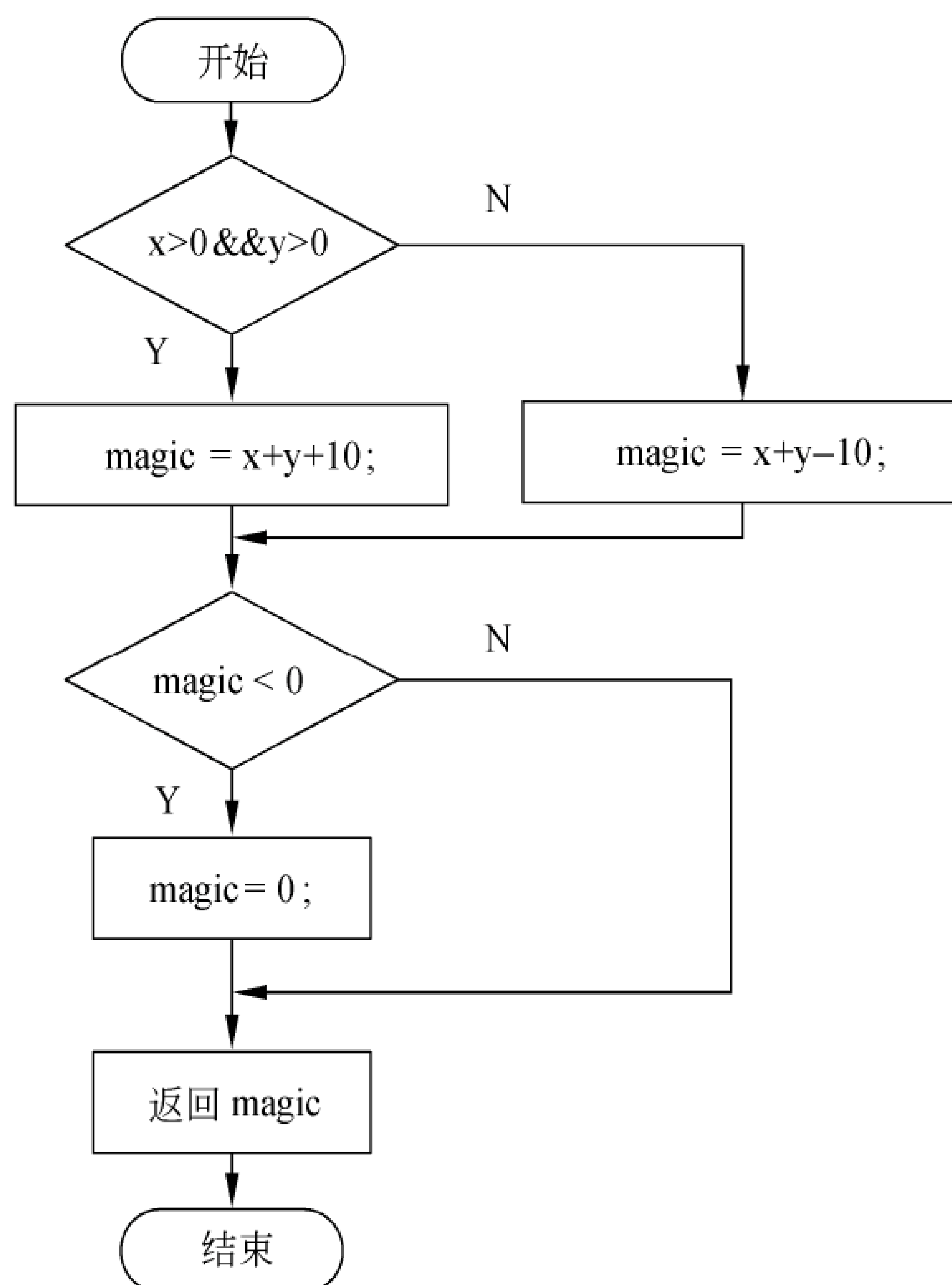
用例数量：3 个；

条件取值范围：

（x>0 and y<=0）、（x<=0 and y>0）及（x>0 and y>0）

试题四（共 15 分）

阅读以下关于某嵌入式系统 BIT 的说明，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。



【说明】

某公司负责研制一个嵌入式计算机系统，如图 4-1 所示。该系统以 PowerPC 处理器为核心，通过 AD 进行实时数据采集，并将采集来的数据进行预处理后，通过 RS422 总线发送给后端计算中心。

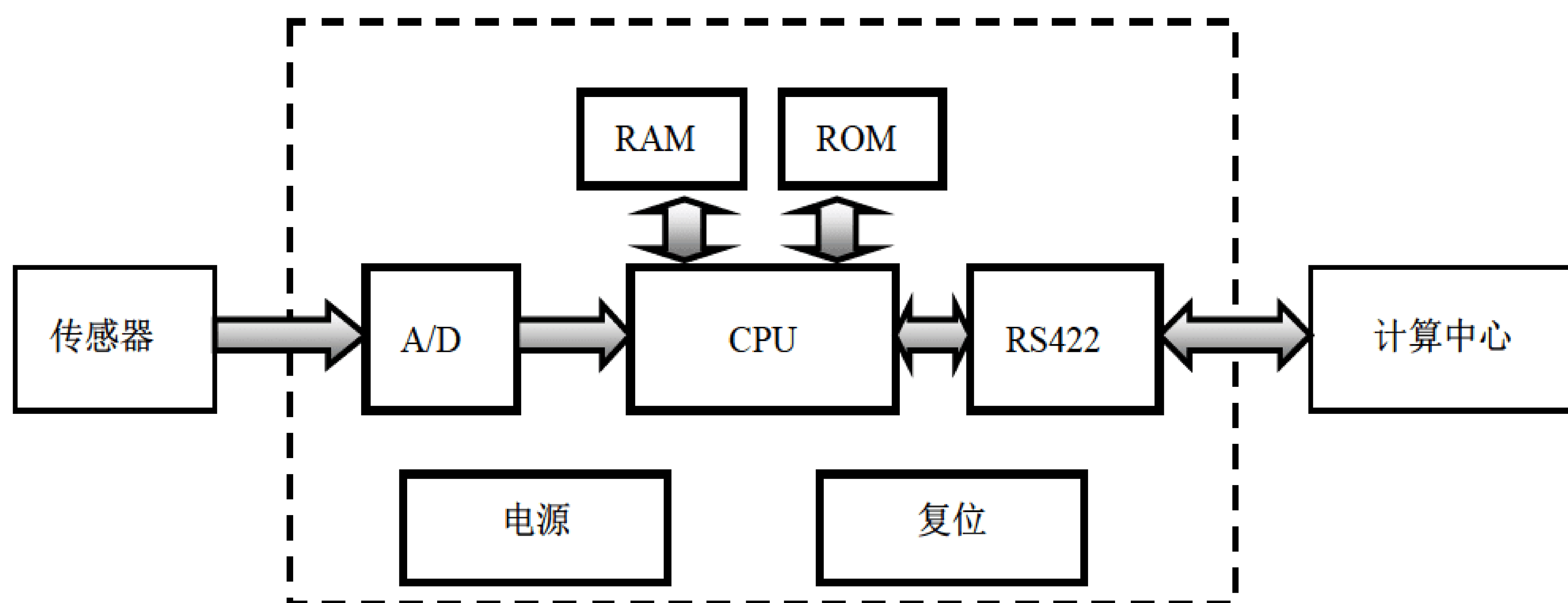


图 4-1　某嵌入式系统示意图

同时为了提高产品的安全性和可靠性，设计实现了机内自测试(Built_In_Test，BIT)。BIT 依靠自身电路和程序完成对计算机平台硬件的功能检查、故障诊断与隔离。

【问题 1】(6 分)

王工负责对该系统进行故障模式分析，识别出了该系统可能出现的故障模式，如表

4-1 所示。请将属于 CPU 和 RAM 的故障填写在答题纸的对应栏中。

表 4-1　某嵌入式系统的故障列表

序　号	故 障 列 表
1	存储单元无法访问
2	指令译码故障
3	发送寄存器有固定位错误
4	浮点处理单元故障
5	不可编程与阵列故障
6	存储单元一直为 0 或 1
7	逻辑物理地址转换错
8	输入电压超出精度范围
9	数据校验错

【问题 2】（3 分）

王工设计了三种 BIT 测试程序，分别是上电 BIT、周期 BIT、维护 BIT。运行流程如图 4-2 所示。

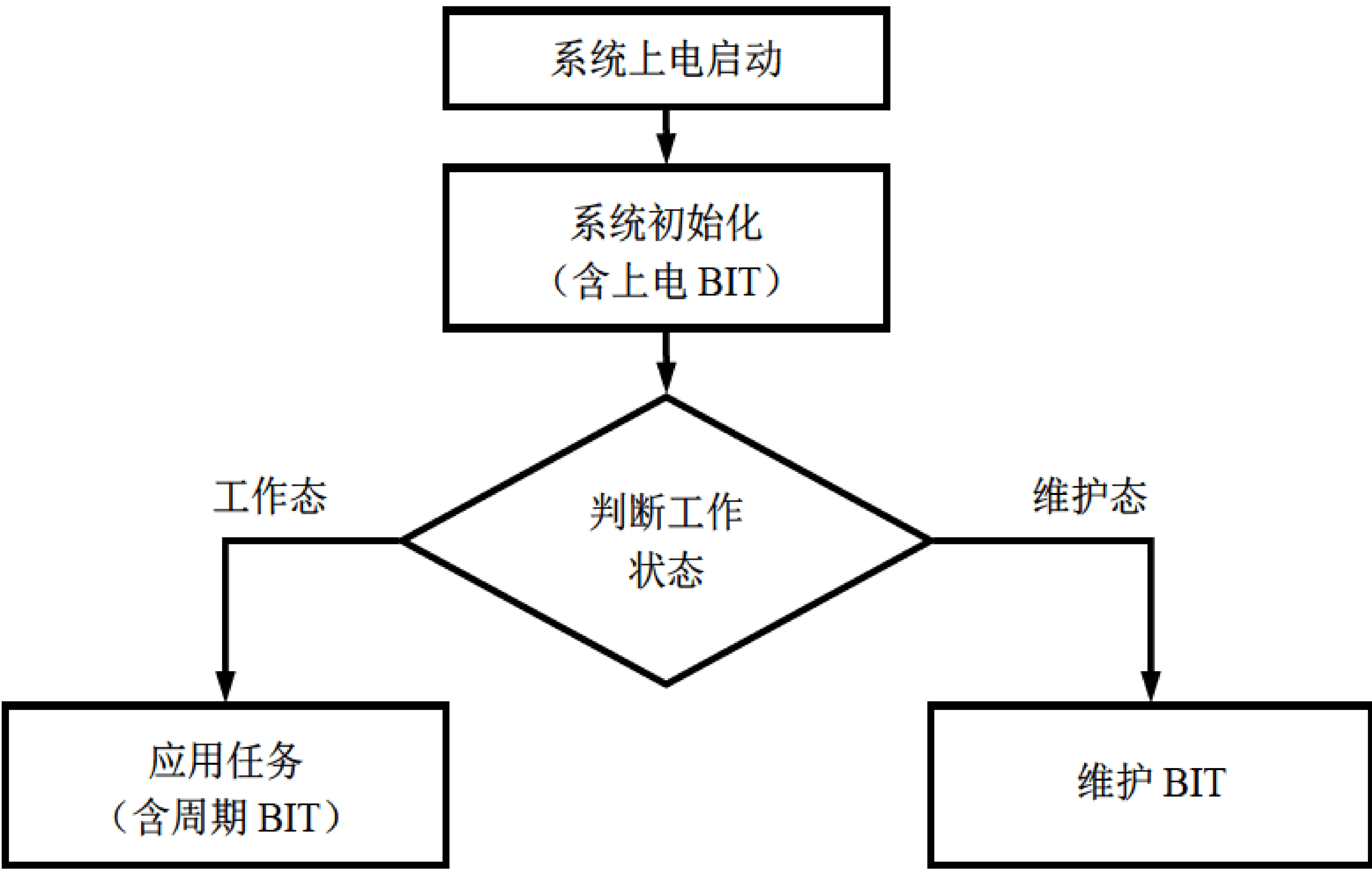


图 4-2　软件运行流程示意图

请回答下面三个问题，将答案填写在答题纸的对应栏中。

（1）请问不影响和破坏任务正常运行的是哪一种 BIT?

（2）请问具有最完备的测试用例集合，可用于故障隔离和定位的是哪一种 BIT?

（3）请问确保设备单元在使用前都被测试的是哪一种 BIT?

【问题 3】（6 分）

李工负责设计 CPU 单元的 BIT 测试算法，通过对每组指令分别设计一组测试用例，定义不同的操作数、操作码和预期值，在指令运行后比较结果与预期值。由于该系统选用的处理器集成了多级 Cache（高速缓存），并且指令缓存和数据缓存是分开的，执行指

令功能测试前需要刷新指令 Cache，以保证与内存中的测试代码一致。每个测试项的测试结果正确为 0，故障为 1。

以 32 位字比较指令 cmpw 测试为例，cmpw 将寄存器 rA 和 rB 内数据比较的结果（大于、小于、等于）放入条件寄存器 crx，其操作码为 0x7C000000，测试用例数据如表 4-2 所示。

表 4-2　字比较指令 cmpw 测试用例数据

cmpw	用例输入			预期输出
	操作码	操作数 Ra	操作数 rB	
用例 1	0x7C000000	123	123	0x02
用例 2	0x7C000000	123	133	0x08
用例 3	0x7C000000	123	113	0x04

cmpw 指令功能测试的算法流程示意如图 4-3 所示。请补全流程图 4-3 中的执行操作，将答案填写在答题纸的对应栏中。

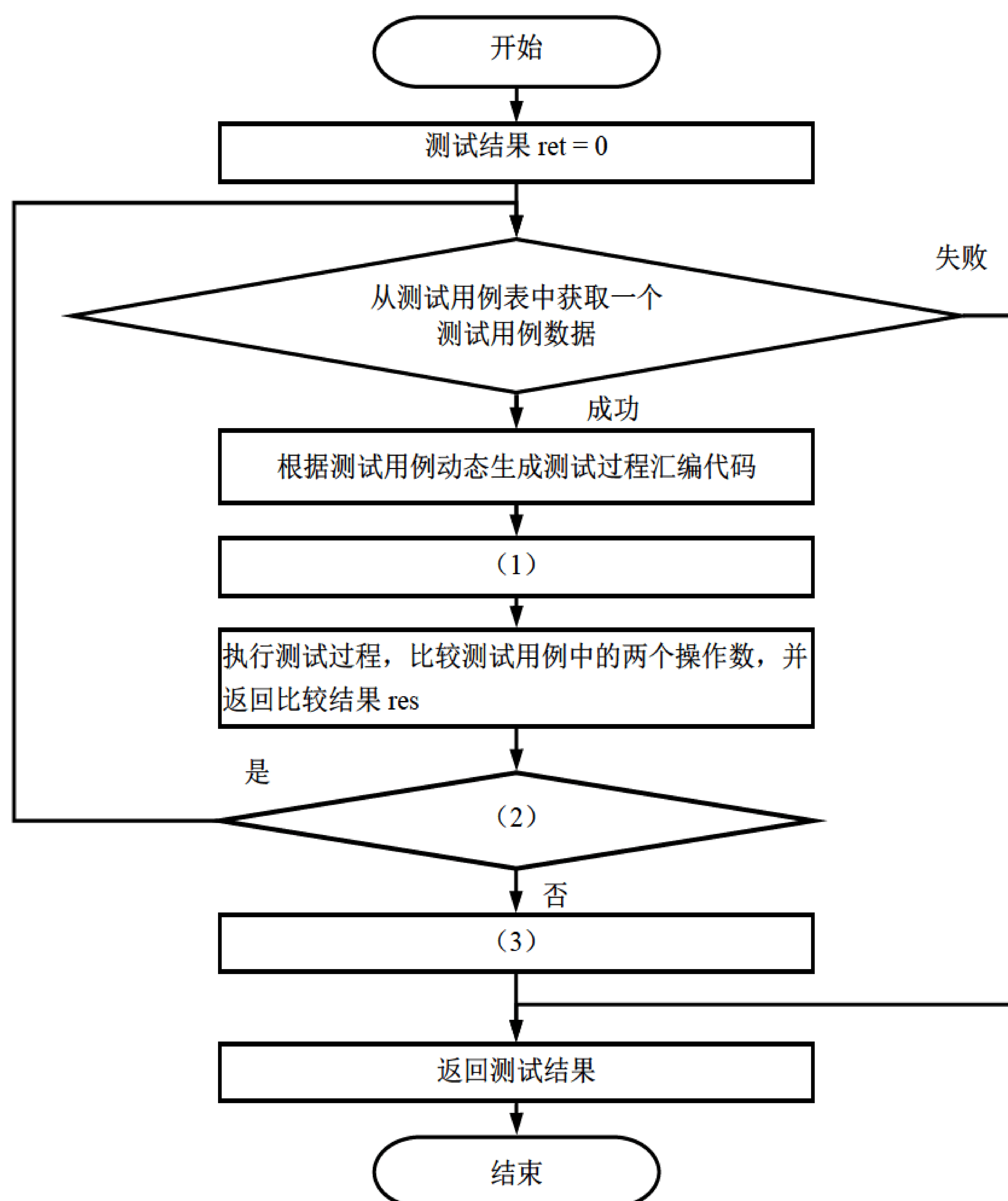


图 4-3　比较指令测试流程示意图

试题四分析

本题考查嵌入式系统中为提高产品的安全性和可靠性，广泛采用的机内自测试（Built_In_Test，BIT）技术的相关知识。

【问题 1】

产品的可测试性与安全性和可靠性具有密切的关系，在制定故障诊断方案、分配测试性需求时，都以故障模式及影响分析（FMEA）的结果为基础。故障是指产品已处于一种不合格的状态，是对产品正确状态的任何一种可识别的偏离，而这种偏离对特定使用者要求来说是不合格的，已经不能完成其规定的功能。

对于电路系统来说，它的元器件由于一些物理或化学上的因素，使得其元件违反技术规定，无法正常工作时，称元件存在着缺陷，如元件的损坏、虚焊、短路、开路、漏电、老化等。有缺陷的元件、信号线断路、信号线对电源线或地线短路、信号线之间短路或延迟时间太长以及外界电磁干扰等因素都会造成电路故障，并且违背设计原则也能引起电路故障。

CPU 的常见故障类型有：

1. 寄存器译码功能故障；
2. 数据存储模块故障；
3. 数据传输模块故障，是指在 CPU 内部各条传输信号线上发生的故障，在执行传输指令时，指令传输通道中某条信号线发生固定“0”或固定“1”故障；
4. 数据处理模块故障，包括：

a）整型和浮点型的加法、减法、乘法、除法操作发生故障，造成算术运算结果出错；

b）进位标志、辅助进位标志无法正常复位和置位；

c）或、与、非等逻辑操作发生故障，造成逻辑运算结果出错；

d）布尔操作发生故障，造成“位”操作结果出错。

5. 指令译码和指令序列的译码故障；
6. Cache 故障；
7. MMU 单元中逻辑物理地址转换错。

RAM 的常见故障类型有：

1. 固定故障（stuck-at faults），存储单元 i 的值固定为“0”或“1”；
2. 跳变故障（transition faults），存储单元 i 在没有受到另外一个单元的组合故障的影响或者是存储单元 i 本身的写操作，存储单元直接发生了跳变；
3. 组合故障（coupling faults），由于存储单元 i 中的写操作导致存储单元 j 中的值的变化；
4. 地址译码故障（Address decoder faults），用来选择存储单元的译码器发生了故障；
5. 数据保持故障（dataretention faults），指的是存储单元在一定的时间内不能保持其

逻辑值不变。

【问题 2】

BIT 根据运行的时机和目的不同，分为多种类型，如上电 BIT、周期 BIT、维护 BIT。

上电 BIT 在系统加电引导过程中完成，确保了待测设备单元在使用前都被测试。

周期 BIT 负责检测和隔离系统运行中的故障和异常，并记录了故障的发生与持续时间。它要求在任务期间执行但不影响和破坏任务的正常运行。

维护 BIT 在任务停止的时候被执行，具有最完备的测试用例集合，可用于某些疑难故障的检测和隔离。

【问题 3】

根据 cmpw 指令功能测试的算法流程示意图，结合题干中的描述信息，可以得出该测试算法的流程如下：

a）初始化测试结果为正确；

b）从测试用例表中获取一个测试用例数据；

c）根据测试用例动态生成测试过程汇编代码；

d）由于该系统选用的处理器集成了多级 Cache（高速缓存），并且指令缓存和数据缓存是分开的，执行指令功能测试前需要刷新指令 Cache，以保证与内存中的测试代码一致；

e）执行测试过程，比较测试用例中的两个操作数，并返回比较结果；

f）将测试用例执行的结果与测试用例表中的预期结果进行比较，判断是否相等；

g）如果相等，继续从测试用例表中获取下一个测试用例数据，进行执行，直至全部执行完所有测试用例；

h）如果不相等，则置测试结果为故障；

i）返回测试结果。

参考答案

【问题 1】

CPU 故障：2，4，7

RAM 故障：1，6，9

【问题 2】

（1）周期 BIT

（2）维护 BIT

（3）上电 BIT

【问题 3】

（1）刷新指令 Cache（高速缓存）

（2）将 res 与测试用例表中的预期结果进行比较

（3）测试结果 ret = 1

试题五（共 15 分）

阅读以下说明，回答问题 1 至问题 3，将答案填入答题纸对应栏内。

【说明】

在某嵌入式处理器上，编写以下两段程序（编译选项中，存储采用 4 字节对齐方式）。

【程序段 1】

```
struct student1{
  char name[10];
  long sno;
  char sex;
  float score[4];
} *p1, a1, b1;
```

【程序段 2】

```
union student2{
  char name[10];
  long sno;
  char sex;
  float score[4];
} *p2, a2, b2;
```

汉诺塔问题说明：有 n 个盘子在 A 处，盘子从小到大，最上面的盘子最小，程序要把这 n 个盘子从 A 处搬到 C 处，可以在 B 处暂存，但任何时候都不能出现大的盘子压在小的盘子上面的情况。

下列是一段求解汉诺塔问题的 C 语言程序。

```
#include<stdio.h>
void move(int n,char a,char c)
{
   static int Step=1;
   printf("Step %2d:  Disk %d  %c---> %c\n",Step,n,a,c);
   Step++;
}
void Hanoi(int n,char a,char b,char c)
{
  if(n>1)
  {
    Hanoi(n-1, a,c,b);
    move(n, a,c);
    Hanoi(n-1, b,a,c);
  }
```

```
    else move(n, a,c);
}
void main()
{
   Hanoi(3, 'A', 'B', 'C');
}
```

【问题 1】（3 分）

C 语言函数的一般格式为：

```
<函数类型><函数名>（<参数列表>）
{
   <函数体>;
}
```

简答下述问题，将答案填写在答题纸中对应栏目。

（1）<函数类型> 的含义是什么？

（2）<参数列表> 的含义是什么？

（3）C 语言函数之间的参数如何传递？

【问题 2】（6 分）

回答问题，将答案填写在答题纸中对应栏目。

（1）sizeof(struct student1) 结果是多少？

（2）sizeof(union student2) 结果是多少？

（3）变量 a2 在程序段 2 中定义，写出执行以下语句后的输出结果。

```
strcpy(a2.name,"zhangwei");
a2.sex='f';
printf("%s",a2.name);
```

【问题 3】（6 分）

仔细阅读求解汉诺塔问题的 C 语言程序，完成其中（1）～（4）空白填空，将答案填入答题纸的对应栏内。

运行结果为：

Step 1：Disk 1　A--->C

Step 2：____（1）____

Step 3：Disk 1　C--->B

Step 4：____（2）____

Step 5：____（3）____

Step 6：Disk 2　B--->C

Step 7：____（4）____

试题五分析

本题考查 C 语言应用知识。

【问题 1】

C 语言函数的一般格式为：

```
<函数类型><函数名>（<参数列表>）
{
   <函数体>;
}
```

其中<函数类型>为函数返回值的类型，无返回值时应写 void；<参数列表>为函数的接口参数，可以为空，即表示没有参数，但函数名后面的()不能省略。

C 语言函数之间的参数传递是传值，是通过栈来传递的。调用时所有参数在栈中新开辟相应类型的单元并将实参值填入，函数中对参数的任何操作都是对栈中单元的操作，调用结束，栈中开辟的相应单元都会释放，并不影响实参变量的值。

【问题 2】

student1 是一个结构体，sizeof(struct student1)结果为所有元素字节数之和，因此 sizeof (struct student1)结果为：10+4+1+16=31 字节。

student2 是联合体（或共用体），sizeof(union student2) 结果为其中最长一个元素的字节数。因此 sizeof(union student2) 结果为：16 字节。

变量 a2 在程序段 2 中定义，执行以下语句：

```
strcpy(a2.name,"zhangwei");
a2.sex='f';
printf("%s",a2.name);
```

结果为："fhangwei"

【问题 3】

汉诺塔问题是指有 n 个盘子在 A 处，盘子从大到小，最上面的盘子最小，现在要把这 n 个盘子从 A 出搬到 C 处，可以在 B 处暂存，但任何时候不能出现大的盘子压在小的盘子上面的情况。算法如下：

（1）若 n=1，则可以将盘子直接从 A 处搬到 C 处；

（2）假设 n–1 时，指导如何解；

（3）则 n 时，根据（2）的假设，可以先把前 n–1 个盘子从 A 处通过 C 处搬到 B 处，就可以把第 n 个盘子直接从 A 处搬到 C 处，再把前 n–1 个盘子从 B 处通过 A 处搬到 C 处，则完成了全部盘子搬动。

因此，运行结果为：

Step 1： Disk 1 A--->C

Step 2：　Disk 2　A--->B

Step 3：　Disk 1　C--->B

Step 4：　Disk 3　A--->C

Step 5：　Disk 1　B--->A

Step 6：　Disk 2　B--->C

Step 7：　Disk 1　A--->C

参考答案

【问题 1】

（1）<函数类型>的含义是：函数返回值的类型，无返回值时应写为 void。

（2）<参数列表>的含义是：函数的接口参数，可以为空，即表示没有参数，但函数名后面的()不能省略。

（3）C 语言函数之间的参数传递是传值，是通过栈来传递的。

【问题 2】

（1）sizeof(struct student1) 结果为：31

（2）sizeof(union student2) 结果为：16

（3）执行语句后的结果为："fhangwei"

【问题 3】

（1）Disk 2　A--->B

（2）Disk 3　A--->C

（3）Disk 1　B--->A

（4）Disk 1　A--->C

第 5 章　2014 下半年嵌入式系统设计师上午试题分析与解答

试题（1）

三总线结构的计算机总线系统由__（1）__组成。

（1）A. CPU 总线、内存总线和 IO 总线　B. 数据总线、地址总线和控制总线
　　C. 系统总线、内部总线和外部总线　D. 串行总线、并行总线和 PCI 总线

试题（1）分析

本题考查计算机系统基础知识。

总线上传输的信息类型分为数据、地址和控制，因此总线由数据总线、地址总线和控制总线组成。

参考答案

（1）B

试题（2）

计算机采用分级存储体系的主要目的是为了解决__（2）__的问题。

（2）A. 主存容量不足　B. 存储器读写可靠性
　　C. 外设访问效率　D. 存储容量、成本和速度之间的矛盾

试题（2）分析

本题考查计算机系统基础知识。

计算机系统中，高速缓存一般采用 SRAM，内存一般采用 DRAM，外存一般采用磁存储器。SRAM 的集成度低、速度快、成本高；DRAM 的集成度高，但是需要动态刷新；磁存储器速度慢、容量大，价格便宜。因此，组成分级存储体系来解决存储容量、成本和速度之间的矛盾。

参考答案

（2）D

试题（3）

属于 CPU 中算术逻辑单元的部件是__（3）__。

（3）A. 程序计数器　B. 加法器　C. 指令寄存器　D. 指令译码器

试题（3）分析

本题考查计算机系统基础知识。

程序计数器、指令寄存器和指令译码器都是 CPU 中控制单元的部件，加法器是算术

逻辑运算单元的部件。

参考答案

（3）B

试题（4）

内存按字节编址从 A5000H 到 DCFFFH 的区域其存储容量为__（4）__。

（4）A.123KB　　B. 180KB　　C. 223KB　　D. 224KB

试题（4）分析

本题考查计算机系统基础知识。

从地址 A5000H 到 DCFFFH 的存储单元数目为 37FFFH（即 224×1024）个，由于是字节编址，从而得到存储容量为 224KB。

参考答案

（4）D

试题（5）

以下关于 RISC 和 CISC 的叙述中，不正确的是__（5）__。

（5）A. RISC 通常比 CISC 的指令系统更复杂

B. RISC 通常会比 CISC 配置更多的寄存器

C. RISC 编译器的子程序库通常要比 CISC 编译器的子程序库大得多

D. RISC 比 CISC 更加适合 VLSI 工艺的规整性要求

试题（5）分析

本题考查计算机系统基础知识。

计算机工作时就是取指令和执行指令。一条指令往往可以完成一串运算的动作，但却需要多个时钟周期来执行。随着需求的不断增加，设计的指令集越来越多，为支持这些新增的指令，计算机的体系结构会越来越复杂，发展成CISC指令结构的计算机。而在 CISC 指令集的各种指令中，其使用频率却相差悬殊，大约有 20%的指令会被反复使用，占整个程序代码的 80%。而余下的 80%的指令却不经常使用，在程序中常用的只占 20%。显然，这种结构是不太合理的。

RISC 和 CISC 在架构上的不同主要有：

① 在指令集的设计上，RISC指令格式和长度通常是固定的（如 ARM 是 32 位的指令）、且寻址方式少而简单、大多数指令在一个周期内就可以执行完毕；CISC 构架下的指令长度通常是可变的、指令类型也很多、一条指令通常要若干周期才可以执行完。由于指令集多少与复杂度上的差异，使 RISC 的处理器可以利用简单的硬件电路设计出指令解码功能，这样易于流水线的实现。相对的 CISC 则需要通过只读存储器里的微码来进行解码，CISC 因为指令功能与指令参数变化较大，执行流水线作业时有较多的限制。

② RISC 架构中只有载入和存储指令可以访问存储器，数据处理指令只对寄存器的内容进行操作。为了加速程序的运算，RISC 会设定多组的寄存器，并且指定特殊用途的寄存器。CISC 构架则允许数据处理指令对存储器进行操作，对寄存器的要求相对不高。

参考答案

（5）A

试题（6）

在CPU和主存之间设置“Cache”的作用是为了解决__（6）__的问题。

（6）A. 主存容量不足　　　　B. 主存与辅助存储器速度不匹配

C. 主存与CPU速度不匹配　　　　D. 外设访问效率

试题（6）分析

本题考查计算机系统硬件基础知识。

基于成本和性能方面的考虑，Cache（即高速缓存）是为了解决相对较慢的主存与快速的CPU之间工作速度不匹配问题而引入的存储器。Cache中存储的是主存内容的副本。

参考答案

（6）C

试题（7）

网络系统中，通常把__（7）__置于DMZ区。

（7）A. 网络管理服务器　　　　B. Web服务器

C. 入侵检测服务器　　　　D. 财务管理服务器

试题（7）分析

本题考查防火墙的基础知识。

DMZ是指非军事化区，也称周边网络，可以位于防火墙之外也可以位于防火墙之内。非军事化区一般用来放置提供公共网络服务的设备。这些设备由于必须被公共网络访问，所以无法提供与内部网络主机相等的安全性。

分析四个备选答案，Web服务器是为一种为公共网络提供Web访问的服务器，网络管理服务器和入侵检测服务器是管理企业内部网和对企业内部网络中的数据流进行分析的专用设备，一般不对外提供访问。而财务服务器是一种仅针对财务部门内部访问和提供服务的设备，不提供对外的公共服务。

参考答案

（7）B

试题（8）

以下关于拒绝服务攻击的叙述中，不正确的是__（8）__。

（8）A. 拒绝服务攻击的目的是使计算机或者网络无法提供正常的服务

B. 拒绝服务攻击是不断向计算机发起请求来实现的

C. 拒绝服务攻击会造成用户密码的泄漏

D. DDoS是一种拒绝服务攻击形式

试题（8）分析

本题考查拒绝服务攻击的基础知识。

拒绝服务攻击是指不断对网络服务系统进行干扰，改变其正常的作业流程，执行无关程序使系统响应减慢直至瘫痪，从而影响正常用户的使用。当网络服务系统响应速度减慢或者瘫痪时，合法用户的正常请求将不被响应，从而实现用户不能进入计算机网络系统或不能得到相应的服务的目的。

DDoS 是分布式拒绝服务的英文缩写。分布式拒绝服务的攻击方式是通过远程控制大量的主机向目标主机发送大量的干扰消息的一种攻击方式。

参考答案

（8）C

试题（9）

__（9）__不是蠕虫病毒。

（9）A．熊猫烧香　　B．红色代码　　C．冰河　　D．爱虫病毒

试题（9）分析

本题考查计算机病毒的基础知识。

“蠕虫”（Worm）是一个程序或程序序列，它是利用网络进行复制和传播，传染途径是通过网络、移动存储设备和电子邮件。最初的蠕虫病毒定义是因为在 DOS 环境下，病毒发作时会在屏幕上出现一条类似虫子的东西，胡乱吞吃屏幕上的字母并将其改形，蠕虫病毒因此而得名。常见的蠕虫病毒有红色代码、爱虫病毒、熊猫烧香、Nimda 病毒、爱丽兹病毒等。

冰河是木马软件，主要用于远程监控。冰河木马后经其他人多次改写形成多种变种，并被用于入侵其他用户的计算机的木马程序。

参考答案

（9）C

试题（10）

甲公司接受乙公司委托开发了一项应用软件，双方没有订立任何书面合同。在此情形下，__（10）__享有该软件的著作权。

（10）A．甲公司　　B．甲、乙公司共同
　　C．乙公司　　D．甲、乙公司均不

试题（10）分析

委托开发软件著作权关系的建立，通常由委托方与受委托方订立合同而成立。委托开发软件关系中，委托方的责任主要是提供资金、设备等物质条件，并不直接参与开发软件的创作开发活动。受托方的主要责任是根据委托合同规定的目标开发出符合条件的软件。关于委托开发软件著作权的归属，《计算机软件保护条例》第十二条规定：“受他人委托开发的软件，其著作权的归属由委托者与受委托者签定书面协议约定，如无书面

协议或者在协议中未作明确约定，其著作权属于受委托者。”根据该条的规定，确定委托开发的软件著作权的归属应当掌握两条标准：

① 委托开发软件系根据委托方的要求，由委托方与受托方以合同确定的权利和义务的关系而进行开发的软件，因此软件著作权归属应当作为合同的重要条款予以明确约定。对于当事人已经在合同中约定软件著作权归属关系的，如事后发生纠纷，软件著作权的归属仍应当根据委托开发软件的合同来确定。

② 对于在委托开发软件活动中，委托者与受委托者没有签定书面协议，或者在协议中未对软件著作权归属作出明确的约定，其软件著作权属于受委托者，即属于实际完成软件的开发者。

参考答案

（10）A

试题（11）

甲、乙软件公司于 2013 年 9 月 12 日就其财务软件产品分别申请“大堂”和“大唐”商标注册。两财务软件相似，且经协商双方均不同意放弃使用其申请注册的商标标识。此情形下，__（11）__获准注册。

（11）A.“大堂” B.“大堂”与“大唐”都能
C.“大唐” D. 由甲、乙抽签结果确定谁能

试题（11）分析

我国商标注册采取“申请在先”的审查原则，当两个或两个以上申请人在同一种或者类似商品上申请注册相同或者近似商标时，商标主管机关根据申请时间的先后，决定商标权的归属，申请在先的人可以获得注册。对于同日申请的情况，使用在先的人可以获得注册。如果同日使用或均未使用，则采取申请人之间协商解决，协商不成的，由各申请人抽签决定。

类似商标是指在同一种或类似商品上用作商标的文字、图形、读音、含义或文字与图形的整体结构上等要素大体相同的商标，即易使消费者对商品的来源产生误认的商标。甲、乙两公司申请注册的商标，“大堂”与“大唐”读音相同、文字相近似，不能同时获准注册。在协商不成的情形下，由甲、乙公司抽签结果确定谁能获准注册。

参考答案

（11）D

试题（12）、（13）

以下媒体中，__（12）__是表示媒体，__（13）__是表现媒体。

（12）A. 声音 B. 声音编码 C. 超声波 D. 喇叭
（13）A. 声音 B. 声音编码 C. 超声波 D. 喇叭

试题（12）、（13）分析

本题考查多媒体基础知识。

传输媒体指传输表示媒体的物理介质，如电缆、光缆、电磁波等；表示媒体指传输感觉媒体如声音、图像等的中介媒体，即用于数据交换的编码，如文本编码、声音编码和图像编码等；表现媒体是指进行信息输入和输出的媒体，如键盘、鼠标、话筒以及显示器、打印机、喇叭等；存储媒体指用于存储表示媒体的物理介质，如硬盘、光盘等。

声音信号的两个基本参数是幅度和频率。幅度是指声波的振幅，通常用动态范围表示，一般用分贝（dB）为单位来计量。频率是指声波每秒钟变化的次数，用 Hz 表示。人们把频率小于 20Hz 声波信号称为亚音信号（也称次音信号）；频率范围为 20Hz～20kHz 的声波信号称为音频信号；高于 20kHz 的信号称为超音频信号（也称超声波）。

参考答案

（12）B　（13）D

试题（14）

显示深度、图像深度是图像显示的重要指标。当 <u>（14）</u> 时，显示器不能完全反映数字图像中使用的全部颜色。

（14）A. 显示深度=图像深度　　B. 显示深度>图像深度

C. 显示深度≥图像深度　　D. 显示深度<图像深度

试题（14）分析

本题考查多媒体基础知识。

图像深度是指存储每个像素所用的位数，它是用来度量图像的色彩分辨率的。即确定彩色图像的每个像素可能有的颜色数，或者确定灰度图像的每个像素可能有的灰度级数。显示深度是显示器上每个点用于显示颜色的二进制位数。使用显示器显示数字图像时，应当使显示器的显示深度大于或等于数字图像的深度，这样显示器就可以完全反映数字图像中使用的全部颜色。

参考答案

（14）D

试题（15）

模块 A、B 和 C 都包含相同的 5 个语句，这些语句之间没有联系。为了避免重复，把这 5 个语句抽取出来组成一个模块 D，则模块 D 的内聚类型为 <u>（15）</u> 内聚。

（15）A. 功能　　B. 通信　　C. 逻辑　　D. 巧合

试题（15）分析

本题考查软件设计的相关知识。

模块独立性是创建良好设计的一个重要原则，一般采用模块间的耦合和模块的内聚两个准则来进行度量。内聚是指模块内部各元素之间联系的紧密程度，内聚度越高，则模块的独立性越好。内聚性一般有以下几种：

① 巧合内聚，指一个模块内的个个处理元素之间没有任何联系。

② 逻辑内聚，指模块内执行几个逻辑上相似的功能，通过参数确定该模块完成哪

一个功能。

③ 时间内聚，把需要同时执行的动作组合在一起形成的模块。

④ 通信内聚，指模块内所有处理元素都在同一个数据结构上操作，或者指各处理使用相同的输入数据或者产生相同的输出数据。

⑤ 顺序内聚，指一个模块中各个处理元素都密切相关于同一功能且必须顺序执行，前一个功能元素的输出就是下一个功能元素的输入。

⑥ 功能内聚，是最强的内聚，指模块内所有元素共同完成一个功能，缺一不可。

参考答案

（15）D

试题（16）

某个项目在开发时采用了不成熟的前沿技术，由此而带来的风险属于__（16）__风险。

（16）A. 市场　　B. 技术　　C. 经济　　D. 商业

试题（16）分析

本题考查软件开发风险的基本概念。

风险是一种具有负面后果的、人们不希望发生的事件。从不同的角度可以对风险进行不同的分类。如从风险涉及的范围，风险可以分为项目风险、技术风险和商业风险等。技术风险涉及设计方案、实现、接口、验证以及维护等方面的问题。此外，包括需求规格说明的不确定性、技术的不确定性、技术的陈旧以及采用不成熟的前沿技术等可能会带来技术风险。技术风险威胁着开发产品的质量和交付产品的时间。

参考答案

（16）B

试题（17）

属于面向对象、解释型程序设计语言的是__（17）__。

（17）A. XML　　B. Python　　C. Prolog　　D. C++

试题（17）分析

本题考查程序语言基础知识。

XML（可扩展标记语言）是标准通用标记语言的子集，是一种用于标记电子文件使其具有结构性的标记语言。

Python 是一种面向对象、解释型计算机程序设计语言。

Prolog 是逻辑型程序设计语言。

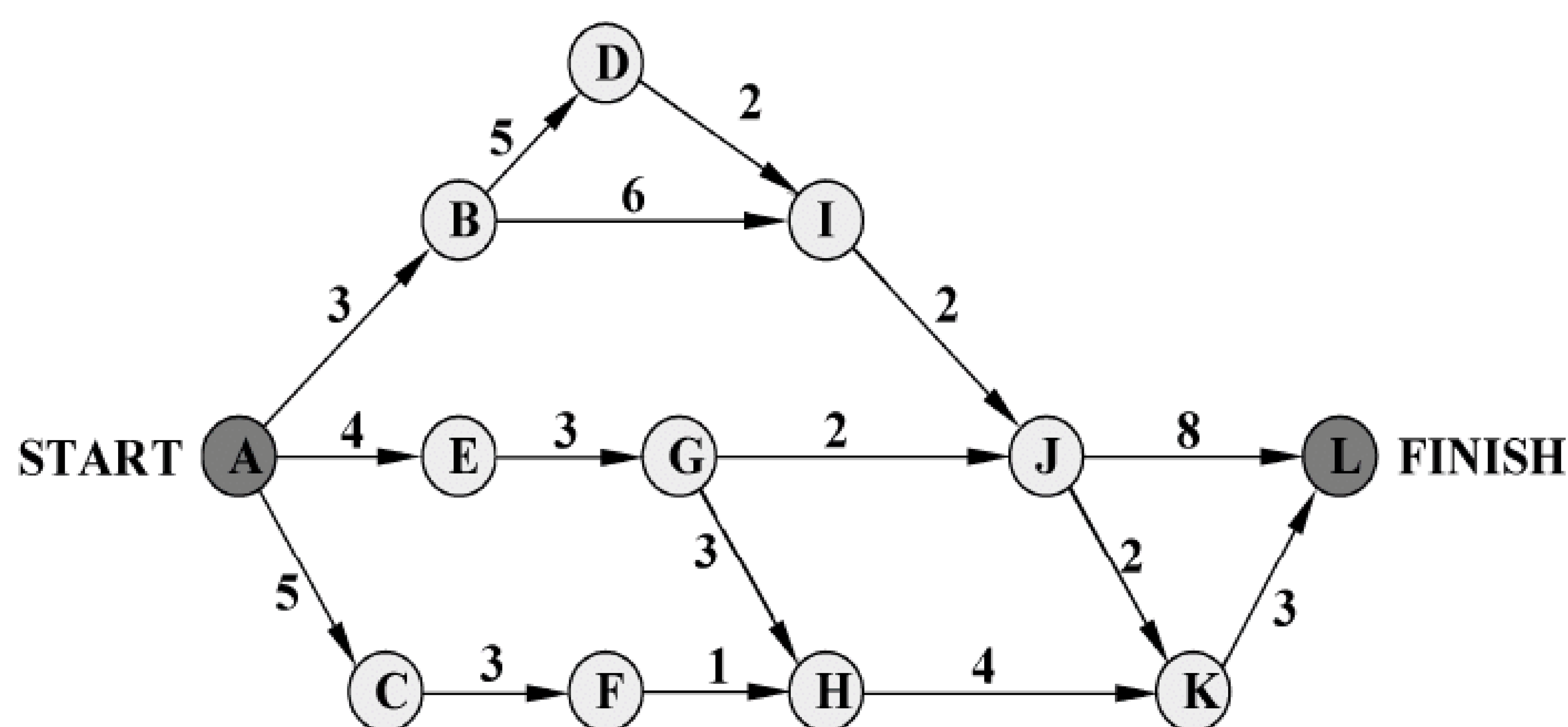
参考答案

（17）B

试题（18）、（19）

下图是一个软件项目的活动图，其中顶点表示项目里程碑，连接顶点的边表示活动，边的权重表示活动的持续时间，则里程碑__（18）__在关键路径上。活动 GH 的松弛时间

是＿（19）＿。



（18）A. B　　B. E　　C. C　　D. K

（19）A. 0　　B. 1　　C. 2　　D. 3

试题（18）、（19）分析

本题考查活动图的基础知识。

根据关键路径法，计算出关键路径为 A-B-D-I-J-L，其长度为 20。因此里程碑 B 在关键路径上，而里程碑 E、C 和 K 不在关键路径上。包含活动 GH 的最长路径是 A-E-G-H-K-L，长度为 17，因此该活动的松弛时间为 20−17=3。

参考答案

（18）A　（19）D

试题（20）

将高级语言源程序翻译成机器语言程序的过程中，常引入中间代码。以下关于中间代码的叙述中，不正确的是＿（20）＿。

（20）A. 中间代码不依赖于具体的机器

B. 使用中间代码可提高编译程序的可移植性

C. 中间代码可以用树或图表示

D. 中间代码可以用栈和队列表示

试题（20）分析

本题考查程序语言基础知识。

从原理上讲，对源程序进行语义分析之后就可以直接生成目标代码，但由于源程序与目标代码的逻辑结构往往差别很大，特别是考虑到具体机器指令系统的特点，要使翻译一次到位很困难，而且用语法制导方式机械生成的目标代码往往是烦琐和低效的，因此有必要设计一种中间代码，将源程序首先翻译成中间代码表示形式，以利于进行与机器无关的优化处理。由于中间代码实际上也起着编译器前端和后端分水岭的作用，所以使用中间代码也有助于提高编译程序的可移植性。常用的中间代码有后缀式、三元式、四元式和树（图）等形式。

参考答案

（20）D

试题（21）

假设系统采用 PV 操作实现进程同步与互斥。若 n 个进程共享两台打印机，那么信号量 S 的取值范围为<u>（21）</u>。

（21）A. –2～n　　B. –(n–1)～1　　C. –(n–1)～2　　D. –(n–2)～2

试题（21）分析

本题考查的是操作系统 PV 操作方面的基本知识。

系统采用 PV 操作实现进程同步与互斥，若有 n 个进程共享两台打印机，那么信号量 S 初值应为 2。当第 1 个进程执行 P(S)操作时，信号量 S 的值减去 1 等于 1；当第 2 个进程执行 P(S)操作时，信号量 S 的值减去 1 等于 0；当第 3 个进程执行 P(S)操作时，信号量 S 的值减去 1 等于–1；当第 4 个进程执行 P(S)操作时，信号量 S 的值减去 1 等于–2；……；当第 n 个进程执行 P(S)操作时，信号量 S 的值减去 1 等于–(n–2)。可见，信号量 S 的取值范围为–(n–2)～2。

参考答案

（21）D

试题（22）

假设段页式存储管理系统中的地址结构如下图所示，则系统<u>（22）</u>。

31　　　　　　22	21　　　　　　12	11　　　　　　0
段　号	页　号	页内地址

（22）A. 最多可有 2048 个段，每个段的大小均为 2048 个页，页的大小为 2K

B. 最多可有 2048 个段，每个段最大允许有 2048 个页，页的大小为 2K

C. 最多可有 1024 个段，每个段的大小均为 1024 个页，页的大小为 4K

D. 最多可有 1024 个段，每个段最大允许有 1024 个页，页的大小为 4K

试题（22）分析

本题考查操作系统页式存储管理方面的基础知识。

从图中可见，页内地址的长度是 12 位，2^{12}=4096，即 4K；页号部分的地址长度是 10 位，每个段最大允许有 2^{10}=1024 个页；段号部分的地址长度是 10 位，2^{10}=1024，最多可有 1024 个段。

参考答案

（22）D

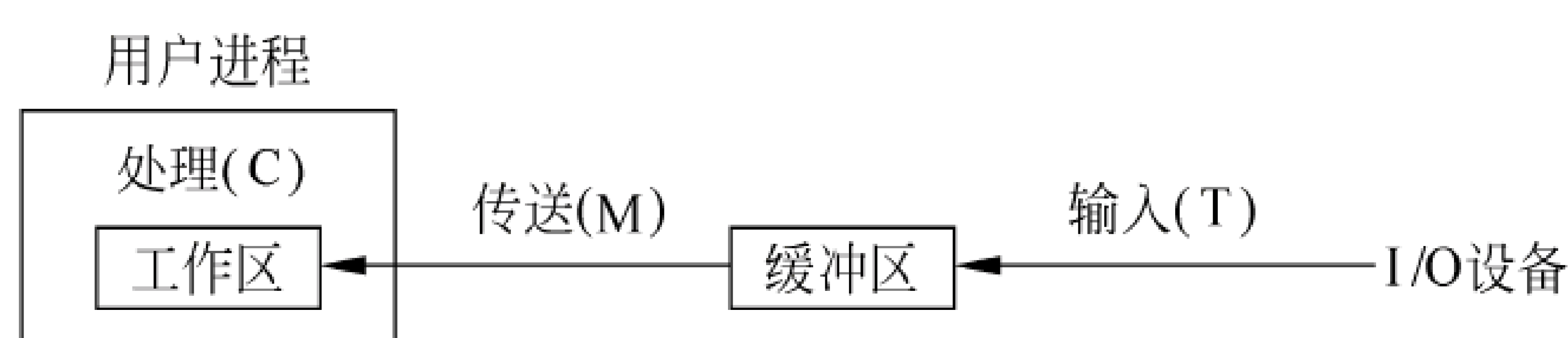
试题（23）

假设磁盘块与缓冲区大小相同，每个盘块读入缓冲区的时间为 10μs，由缓冲区送至用户区的时间是 5μs，系统对每个磁盘块数据的处理时间为 2μs。若用户需要将大小为 10 个磁盘块的 Doc1 文件逐块从磁盘读入缓冲区，并送至用户区进行处理，那么采用单缓冲区需要花费的时间为<u>（23）</u>μs。

（23）A. 100　　B. 107　　C. 152　　D. 170

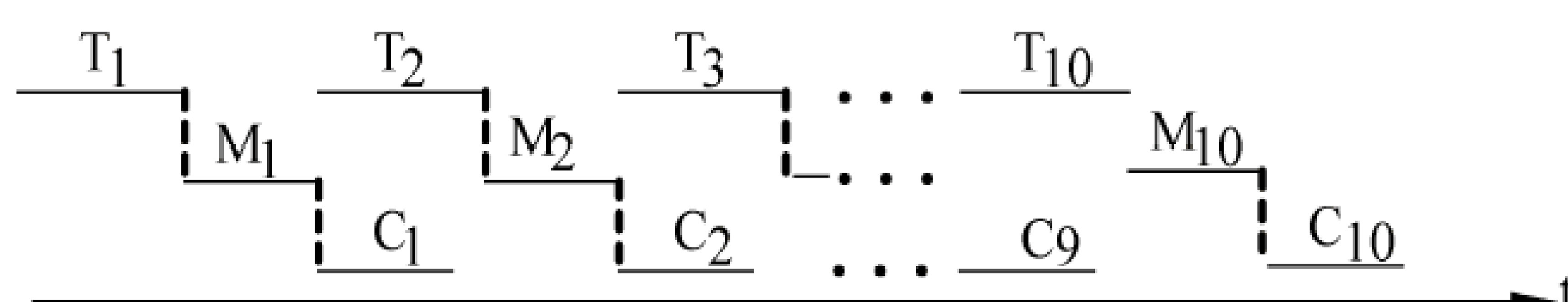
试题（23）分析

试题（23）的正确的答案为 C。在块设备输入时，假定从磁盘把一块数据输入到缓冲区的时间为 T，缓冲区中的数据传送到用户工作区的时间为 M，而系统处理（计算）的时间为 C，如图（a）所示。



图（a）　单缓冲工作过程图

当第一块数据送入用户工作区后，缓冲区是空闲的可以传送第二块数据。这样第一块数据的处理 C_1 与第二块数据的输入 T_2 是可以并行的，依次类推，如图（b）所示。系统对每一块数据的处理时间为：Max(C,T)+M。因为，当 T>C 时，处理时间为 M+T；当 T<C 时，处理时间为 M+C。本题每一块数据的处理时间为 10+5=15，Doc1 文件的处理时间为 15*10+2。



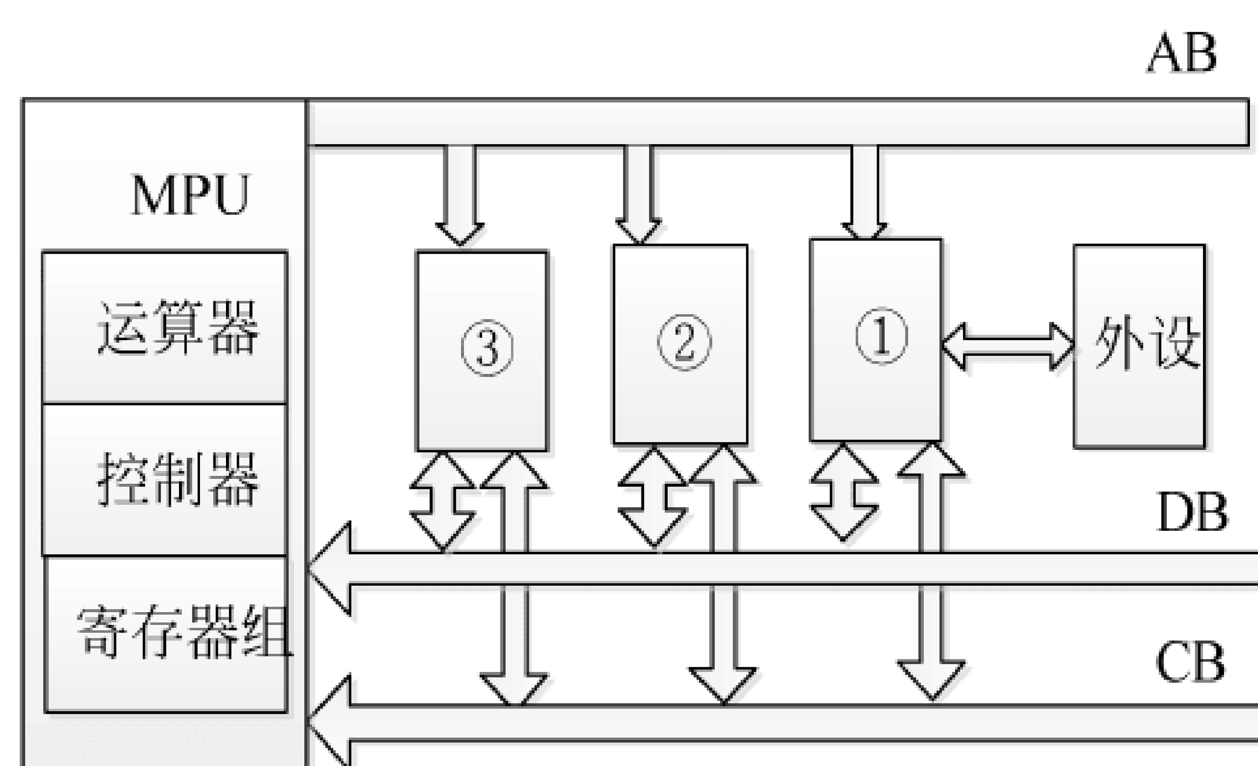
图（b）　单缓冲工作过程图

参考答案

（23）C

试题（24）

嵌入式微处理器 MPU 一般是通过地址总线（AB）、数据总线（DB）和控制总线（CB）三条总线同外围的 ROM 存储器、RAM 存储器及 I/O 接口电路相连进行工作，下图为其典型的基本结构，①应该是__（24）__。



（24）A. ROM 存储器　　B. RAM 存储器

C. I/O 接口电路　　D. ROM 存储器或者 RAM 存储器

试题（24）分析

本题考查嵌入式微处理器结构方面的基础知识。

嵌入式微处理器，也称之为 MPU（MicroProcessor Unit），由通用计算机中的 CPU 演变而来。它的特征是具有 32 位以上的处理器，具有较高的性能，当然其价格也相应较高。但与计算机处理器不同的是，在实际嵌入式应用中，只保留和嵌入式应用紧密相关的功能硬件，去除其他的冗余功能部分，这样就以最低的功耗和资源实现嵌入式应用的特殊要求。与工业控制计算机相比，嵌入式微处理器具有体积小、重量轻、成本低、可靠性高的优点。

嵌入式微处理器其内部一般包括了运算器、控制器和寄存器组，通过地址总线（Address Bus，AB）、数据总线（Data Bus，DB）、控制总线（Control Bus，CB）和外部设备相连接。外部设备一般包括存储器，比如 ROM 存储器和 RAM 存储器，分别用来存放代码和数据。外设的交互一般是通过 I/O 接口来进行关联和相接。

任何一种外设的交互一般都需要结合 AB 总线、DB 总线以及 CB 总线来联合完成访问控制，AB 用来进行地址传输，DB 用来进行数据传输，CB 用来进行控制。本题图示为外部外设相连接的电路，ROM 存储器、RAM 存储器只是一种存储控制管理。因此题目中询问的应该是 I/O 接口电路，是通过 I/O 接口电路和外设进行交互的。

参考答案

（24）C

试题（25）

嵌入式处理器是嵌入式系统的核心，一般可分为嵌入式微处理器（MPU）、微控制器（MCU）、数字信号处理器（DSP）和片上系统（SOC）。以下描述中，不正确的是__（25）__。

（25）A. MPU 在可靠性等方面做了各种增强，适用于运算量较大的智能系统设计

B. 微控制器俗称单片机，其品种数量非常丰富

C. DSP 处理器对系统结构和指令进行了特殊设计，适合数字信号处理

D. 片上系统设计的关键是 IP 核，IP 核一般分为硬核、软核和固核

试题（25）分析

本题考查嵌入式处理器的基本概念。

嵌入式处理器是嵌入式系统的整个核心，在不同的嵌入式系统设计中，会根据需求的不同选择不同类型的嵌入式处理器。一般嵌入式处理器可以分为嵌入式微处理器（MicroProcessor Unit，MPU）、微控制器（MicroController Unit，MCU）、数字信号处理器（Digital Signal Processor，DSP）和片上系统（System On Chip，SOC）。

MCU 的典型代表是单片机，从 70 年代末单片机出现至今，虽然已经经过了 40 多年的历史，但这种 8 位的电子器件在嵌入式设备中仍然有着极其广泛的应用。单片机芯片内部集成 ROM/EPROM、RAM、总线、总线逻辑、定时/计数器、看门狗、I/O、串行口、脉宽调制输出、A/D、D/A、Flash RAM、EEPROM 等各种必要功能和外设。和嵌入

式微处理器相比，微控制器的最大特点是单片化，体积大大减小，从而使功耗和成本下降、可靠性提高，其片上外设资源一般较丰富，适合于控制，是嵌入式系统工业的主流。

DSP 是专门用于信号处理方面的处理器，其在系统结构和指令算法方面进行了特殊设计，具有很高的编译效率和指令的执行速度。在数字滤波、FFT、谱分析等各种仪器上 DSP 获得了大规模的应用。

SoC 追求产品系统最大包容的集成器件，是嵌入式应用领域的热门话题之一。SoC 最大的特点是成功实现了软硬件无缝结合，直接在处理器片内嵌入操作系统的代码模块。而且 SoC 具有极高的综合性，在一个硅片内部运用 VHDL 等硬件描述语言，实现一个复杂的系统。用户不需要再像传统的系统设计一样，绘制庞大复杂的电路板，一点点的连接焊制，只需要使用精确的语言，综合时序设计直接在器件库中调用各种通用处理器的标准，然后通过仿真之后就可以直接交付芯片厂商进行生产。

参考答案

（25）A

试题（26）

下面关于实时操作系统（RTOS）的叙述中，不正确的是＿（26）＿。

（26）A. 实时操作系统中，首要任务是调度一切可利用的资源来完成实时控制任务
B. 实时计算中，系统的正确性仅依赖于计算结果，不考虑结果产生的时间
C. 实时操作系统就是系统启动后运行的一个后台程序
D. 实时操作系统可以根据应用环境的要求对内核进行裁减和重配

试题（26）分析

本题考查实时操作系统（RTOS）方面的基础知识。

实时操作系统（RTOS）的特点是，当外界事件或数据产生时，能够接受并以足够快的速度予以处理，其处理的结果又能在规定的时间之内来控制生产过程或对处理系统做出快速响应，并控制所有实时任务协调一致运行。因而，提供及时响应和高可靠性是其主要特点。实时操作系统有硬实时和软实时之分，硬实时要求在规定的时间内必须完成操作，这是在操作系统设计时保证的；软实时则只要按照任务的优先级，尽可能快地完成操作即可。

实时操作系统有以下的特征：

① 高精度计时系统

计时精度是影响实时性的一个重要因素。在实时应用系统中，经常需要精确确定实时地操作某个设备或执行某个任务，或精确的计算一个时间函数。这些不仅依赖于一些硬件提供的时钟精度，也依赖于实时操作系统实现的高精度计时功能。

② 多级中断机制

一个实时应用系统通常需要处理多种外部信息或事件，但处理的紧迫程度有轻重缓急之分。有的必须立即作出反应，有的则可以延后处理。因此，需要建立多级中断嵌套

处理机制，以确保对紧迫程度较高的实时事件进行及时响应和处理。

③ 实时调度机制

实时操作系统不仅要及时响应实时事件中断，同时也要及时调度运行实时任务。但是，处理机调度并不能随心所欲的进行，因为涉及到两个进程之间的切换，只能在确保“安全切换”的时间点上进行，实时调度机制包括两个方面，一是在调度策略和算法上保证优先调度实时任务；二是建立更多“安全切换”时间点，保证及时调度实时任务。

因此，实际上来看，实时操作系统如同操作系统一样，就是一个后台的支撑程序，可以按照实时性的要求进行配置、裁剪等。其关注的重点在于任务完成的时间是否能够满足要求。

参考答案

（26）B

试题（27）

任务调度是嵌入式操作系统的一个重要功能，嵌入式操作系统内核一般分为非抢占式和抢占式两种，以下叙述中，不正确的是__（27）__。

（27）A. 非抢占式内核要求每个任务要有自我放弃CPU的所有权

B. 非抢占式内核的任务级响应时间取决于最长的任务执行时间

C. 在抢占式内核中，最高优先级任务何时执行是可知的

D. 抢占式内核中，应用程序可以直接使用不可重入函数

试题（27）分析

本题考查嵌入式操作系统中内核实现的基础知识。

在嵌入式操作系统中，任务的管理与调度是一个非常重要的内核模块。任务管理在实现上是指使用对应的数据结构、方法进行任务状态，堆栈，环境的管理。而任务调度则会影响到任务的响应，任务的执行等。

在一般的嵌入式操作系统中，分为抢占式和非抢占式两种内核管理策略。

抢占式内核中，当有一个更高优先级的任务出现时，如果当前内核允许抢占，则可以将当前任务挂起，执行优先级更高的任务。

非抢占式内核中：高优先级的进程不能中止正在内核中运行的低优先级的任务而抢占CPU运行。任务一旦处于核心态，则除非任务自愿放弃CPU，否则该任务将一直运行下去，直至完成或退出内核。

从抢占式内核和非抢占式内核的概念来看，非抢占式内核要求每个任务要有自我放弃CPU的所有权，非抢占式内核的任务级响应时间取决于最长的任务执行时间，在抢占式内核中，最高优先级任务何时执行是可知的。抢占式内核中，应用程序不能直接使用不可重入函数，否则有可能因为抢占的原因而导致函数调用中间状态的不同，而导致结果的错误。

参考答案

（27）D

试题（28）

虚拟存储器的管理方式分为段式、页式和段页式三种，以下描述中，不正确的是<u>（28）</u>。

（28）A．页式虚拟存储器中，虚拟地址到实地址的变换是由主存中的页表来实现的
B．段式存储管理中，段是按照程序的逻辑结构划分的，各个段的长度一致
C．段页式存储管理中主存的调入和调出是按照页进行，但可按段来实现保护
D．在一般的大中型机中，都采用段页式的虚拟存储管理方式

试题（28）分析

本题考查虚拟存储器管理的基础知识。

虚拟存储器的工作原理是：在执行程序时，允许将程序的一部分调入主存，其他部分保留在辅存。即由操作系统的存储管理软件先将当前要执行的程序段（如主程序）从辅存调入主存，暂时不执行的程序段（如子程序）仍保留在辅存，当需要执行存放在辅存的某个程序段时，由 CPU 执行某种程序调度算法将它们调入主存。

虚拟存储器的调度方式有分页式、段式、段页式三种。页式调度是将逻辑和物理地址空间都分成固定大小的页。主存按页顺序编号，而每个独立编址的程序空间有自己的页号顺序，通过调度辅存中程序的各页可以离散装入主存中不同的页面位置，并可据表一一对应检索。页式调度的优点是页内零头小，页表对程序员来说是透明的，地址变换快，调入操作简单；缺点是各页不是程序的独立模块，不便于实现程序和数据的保护。段式调度是按程序的逻辑结构划分地址空间，段的长度是随意的，并且允许伸长，它的优点是消除了内存零头，易于实现存储保护，便于程序动态装配；缺点是调入操作复杂。将这两种方法结合起来便构成段页式调度。在段页式调度中把物理空间分成页，程序按模块分段，每个段再分成与物理空间页同样小的页面。段页式调度综合了段式和页式的优点。其缺点是增加了硬件成本，软件也较复杂。大型通用计算机系统多数采用段页式调度。

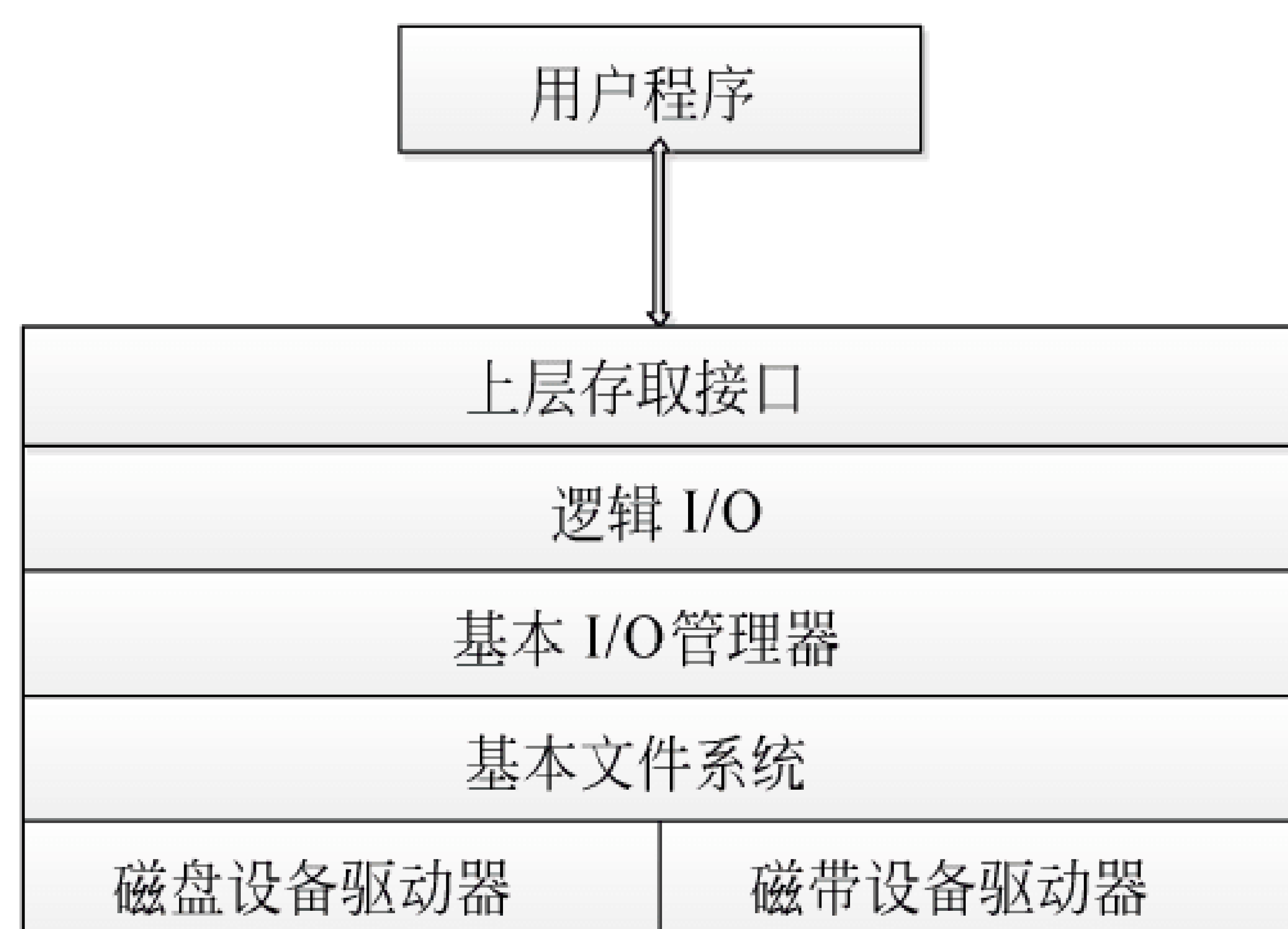
页式虚拟存储器中，虚拟地址到实地址的变换是由主存中的页表来实现的，段页式存储管理中主存的调入和调出是按照页进行，但可按段来实现保护，段式存储管理中，段是按照程序的逻辑结构划分的，各个段的长度可以按照其实际需要进行大小分配。

参考答案

（28）B

试题（29）

文件系统是嵌入式操作系统中的一个重要组成部分，下图给出了一个典型的文件系统软件的体系结构。以下描述中，不正确的是<u>（29）</u>。



（29）A. 设备驱动器直接和外围设备控制器进行通信，并对设备中断信号进行处理

B. 基本文件系统处理磁盘或磁带间交换的数据，关心数据的内容和文件结构

C. 基本 I/O 管理器负责进行文件逻辑块号到物理块号的转换

D. 上层存取接口是应用程序和文件系统之间的一个标准接口

试题（29）分析

本题考查嵌入式操作系统中文件系统的基础知识。

文件系统是嵌入式操作系统中的一个重要组成部分，文件系统是操作系统用于明确存储设备（常见的是磁盘，也有基于 NAND Flash 的固态硬盘）或分区上的文件的方法和数据结构，即在存储设备上组织文件的方法。操作系统中负责管理和存储文件信息的软件集合称为文件管理系统，简称文件系统。文件系统由三部分组成：文件系统的接口，对象操纵和管理的软件集合，对象及属性。从系统角度来看，文件系统是对文件存储设备的空间进行组织和分配，负责文件存储并对存入的文件进行保护和检索的系统。具体地说，它负责为用户建立文件，存入、读出、修改、转储文件，控制文件的存取，当用户不再使用时撤销文件等。

文件系一般按照其结构可以分为多层次，每个层次上关注的内容会有所不同。最底层是和具体的硬件存储设备进行交互的，需要按照设备的实际特性进行操作，而最上层是为了给用户程序提供一个标准的接口进行调用。设备驱动器直接和外围设备控制器进行通信，并对设备中断信号进行处理。基本文件系统处理磁盘或磁带间交换的数据，只关心文件结构，基本 I/O 管理器负责进行文件逻辑块号到物理块号的转换。

参考答案

（29）B

试题（30）

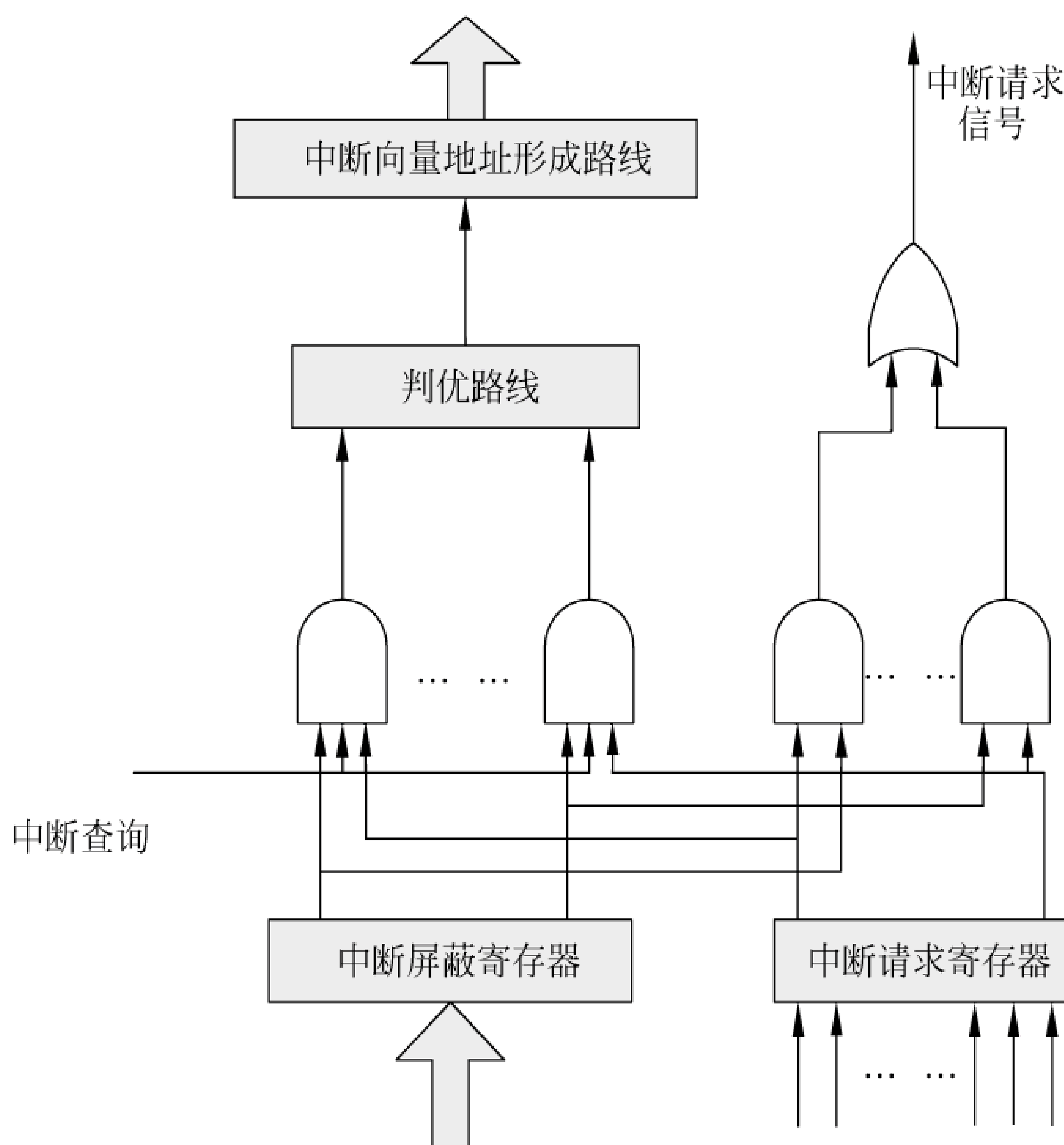
外部中断系统的基本结构如下图所示，由底层的中断请求到后续的 CPU 响应，关于该过程，以下描述中不正确的是＿（30）＿。

（30）A. 中断请求会记录在中断请求寄存器的对应位

B. 中断屏蔽寄存器用来配置是否进行对应位的中断屏蔽

C. 从中断请求信号中即可判别出是哪个外部中断源产生的中断

D. 判优线路根据每个中断的优先级，选择一个最高优先级的中断源进行响应



试题（30）分析

本题考查嵌入式系统中断处理过程的基础知识。

中断是指当出现需要时，CPU 暂时停止当前程序的执行转而执行处理新情况的程序和执行过程。即在程序运行过程中，系统出现了一个必须由 CPU 立即处理的情况，此时，CPU 暂时中止程序的执行转而处理这个新的情况的过程就叫做中断。

中断的处理会涉及到底层硬件的响应机制和上层软件的处理方法。在中断控制器中，一般会包含有中断配置寄存器、中断状态寄存器、中断请求寄存器等。并且可能存在多个外设共用一个中断线的情况。对于 CPU 来说，一个系统中会存在多个中断的同时产生，因此需要在中断控制器中按照优先级逻辑进行中断选择，通知 CPU 进行中断处理。在其处理过程中，中断请求会记录在中断请求寄存器的对应位，中断屏蔽寄存器用来配置是否进行对应位的中断屏蔽，通过控制其值来进行使能或者关闭的控制。判优线路根据每个中断的优先级，选择一个最高优先级的中断源进行响应。由于有可能是多个外部中断源共用一个中断线，因此，当中断产生时，需要借助状态寄存器来判定是哪个中断源产生的对应中断。

参考答案

（30）C

试题（31）

嵌入式软件开发不同于传统软件开发，其所使用的开发环境、工具都有特殊性，下

列对嵌入式软件开发相关描述不正确的是__(31)__。

(31) A. 嵌入式软件开发一般需要交叉开发环境

B. 目标机是嵌入式软件的实际运行环境或是能替代实际运行环境的仿真系统

C. 在线仿真器 ICE（In Circuit Emulator）是一种模拟 CPU 的设备

D. JTAG 仿真器能访问、控制处理器核，但是不能访问 I/O 系统

试题（31）分析

本题考查嵌入式软件开发的基础知识。

嵌入式软件开发不同于传统软件开发，其所使用的开发环境、工具都有特殊性，在嵌入式软件开发中，一般使用宿主机和目标机的模式进行系统开发，并且借助于开发工具进行目标开发。

宿主机是指普通 PC 机中构建的开发环境，一般需要配置交叉编译器，借助于宿主机的环境，使用交叉编译器进行目标编译，代码生成，同时借助仿真器或者是网络进行目标机的程序调式。

目标机可以是嵌入式系统的实际运行环境，也可以是能够替代实际运行环境的仿真系统。在线仿真器 ICE 是一种模拟 CPU 的设备，可以根据配置模拟实际 CPU 的寄存器环境。

JTAG（Joint Test Action Group，联合测试工作组）是一种国际标准测试协议（IEEE 1149.1 兼容），主要用于芯片内部测试。现在多数的高级器件都支持 JTAG 协议，如DSP、FPGA器件等。标准的 JTAG 接口是 4 线：TMS、TCK、TDI、TDO，分别为模式选择、时钟、数据输入和数据输出线。

JTAG 最初是用来对芯片进行测试的，JTAG 的基本原理是在器件内部定义一个 TAP（Test Access Port，测试访问口）通过专用的 JTAG 测试工具对内部节点进行测试。JTAG 测试允许多个器件通过 JTAG 接口串联在一起，形成一个 JTAG 链，能实现对各个器件分别测试。如今，JTAG 接口还常用于实现 ISP（In-System Programmer，在系统编程），对 FLASH 等器件进行编程。

通常所说的 JTAG 大致分两类：一类用于测试芯片的电气特性，检测芯片是否有问题；一类用于 Debug，一般支持 JTAG 的 CPU 内都包含了这两个模块。

一个含有 JTAG Debug 接口模块的 CPU，只要时钟正常，就可以通过 JTAG 接口访问 CPU 的内部寄存器和挂在 CPU 总线上的设备，如 FLASH、RAM、SOC 内置模块的寄存器，像 UART、Timers、GPIO 等等的寄存器。

参考答案

(31) D

试题（32）

如果 12 位 D/A 转换器的满量程为 10V，转换精度为±1/2LSB，则转换器的绝对精度为__(32)__。

（32）A. 1.22mV　　B. 2.44mV　　C. 1.25mV　　D. 2.5mV

试题（32）分析

本题考查 D/A 转换器的基础知识。

D/A 转换是按照总量程和转换的精度来进行计算的，12 位的 D/A 转换分辨率中每个 bit 对应的值是 10000(mV)/4096=2.44mv。那么如果转换精度为±1/2LSB，则对应的值为 2.44mV/2 = 1.22mV。

参考答案

（32）A

试题（33）

以下针对嵌入式系统高速 PCB 布线原则的叙述中，不正确的是＿（33）＿。

（33）A. 合理选择层数

B. 走线长度越长越好，两根平行线距离越短越好

C. 注意信号线近距离平行走线时所引入的交叉干扰

D. 减少高频电路器件管脚间引线的弯折

试题（33）分析

本题考查 PCB 设计的基础知识。

在 PCB 设计中，布线是完成产品设计的重要步骤，可以说前面的准备工作都是为它而做的，在整个 PCB 中，以布线的设计过程限定最高，技巧最细、工作量最大。PCB 布线有单面布线、双面布线及多层布线。布线的方式也有两种：自动布线和交互式布线。在自动布线之前，可以用交互式预先对要求比较严格的线进行布线，输入端与输出端的边线应避免相邻平行， 以免产生反射干扰。必要时应加地线隔离，两相邻层的布线要互相垂直，平行容易产生寄生耦合。

自动布线的布通率，依赖于良好的布局，布线规则可以预先设定，包括走线的弯曲次数、导通孔的数目、步进的数目等。一般先进行探索式布经线，快速地把短线连通， 然后进行迷宫式布线，先把要布的连线进行全局的布线路径优化，它可以根据需要断开已布的线。并试着重新再布线，以改进总体效果。

做 PCB 时是选用双面板还是多层板，要看最高工作频率和电路系统的复杂程度以及对组装密度的要求来决定。在时钟频率超过 200MHz 时最好选用多层板。对印制电路板的走线有如下原则要求：

① 所有平行信号线之间要尽量留有较大的间隔，以减少串扰。如果有两条相距较近的信号线，最好在两线之间走一条接地线，这样可以起到屏蔽作用。

② 设计信号传输线时要避免急拐弯，以防传输线特性阻抗的突变而产生反射，要尽量设计成具有一定尺寸的均匀的圆弧线。

③ 印制板的宽度可根据上述微带线和带状线的特性阻抗计算公式计算，印制电路板上的微带线的特性阻抗一般在 50～120Ω。

④ 对于双面板（或六层板中走四层线）。电路板两面的线要互相垂直，以防止互相感应产主串扰。

⑤ 印制板上若装有大电流器件，如继电器、指示灯、喇叭等，它们的地线最好要分开单独走，以减少地线上的噪声，这些大电流器件的地线应连到插件板和背板上的一个独立的地总线上去，而且这些独立的地线还应该与整个系统的接地点相连接。

⑥ 如果板上有小信号放大器，则放大前的弱信号线要远离强信号线，而且走线要尽可能地短，如有可能还要用地线对其进行屏蔽。

参考答案

（33）B

试题（34）

下列做法中不利于嵌入式应用软件移植的是__（34）__。

（34）A. 在软件设计上，采用层次化设计和模块化设计

B. 在软件体系结构上，在操作系统和应用软件之间引入一个中间件层

C. 将不可移植的部分局域化，集中在某几个特定的文件之中

D. 在数据类型上，尽量直接使用 C 语言的数据类型

试题（34）分析

本题考查嵌入式系统的基础知识。

嵌入式系统是指用于执行独立功能的专用计算机系统。它由包括微处理器、定时器、微控制器、存储器、传感器等一系列微电子芯片与器件，和嵌入在存储器中的微型操作系统、控制应用软件组成，共同实现诸如实时控制、监视、管理、移动计算、数据处理等各种自动化处理任务。嵌入式系统以应用为中心，以微电子技术、控制技术、计算机技术和通信技术为基础，强调硬件软件的协同性与整合性，软件与硬件可剪裁，以满足系统对功能、成本、体积和功耗等要求。

嵌入式软件通常分为嵌入式操作系统、嵌入式支撑软件和嵌入式应用软件。嵌入式操作系统负责嵌入系统的全部软、硬件资源的分配、调度工作，控制、协调并发活动；嵌入式支撑软件用于帮助和支持软件开发的软件，通常包括一些嵌入式中间件等；嵌入式应用软件是针对特定应用领域，基于某一固定的硬件平台，用来达到用户预期目标的计算机软件。由于用户任务可能有时间和精度上的要求，因此有些嵌入式应用软件需要特定嵌入式操作系统的支持。嵌入式应用软件和普通应用软件有一定的区别，它不仅要求其准确性、安全性和稳定性等方面能够满足实际应用的需要，而且还要尽可能地进行优化，以减少对系统资源的消耗，降低硬件成本。

嵌入式软件的特点有：

① 嵌入式软件具有独特的实用性。嵌入式软件是为嵌入式系统服务的，这就要求它与外部硬件和设备联系紧密。嵌入式系统以应用为中心，嵌入式软件是应用系统，根据应用需求定向开发，面向产业、面向市场，需要特定的行业经验。每种嵌入式软件都

有自己独特的应用环境和实用价值。

② 嵌入式软件应有灵活的适用性。嵌入式软件通常可以认为是一种模块化软件，它应该能非常方便灵活的运用到各种嵌入式系统中，而不能破坏或更改原有的系统特性和功能。首先它要小巧，不能占用大量资源；其次要使用灵活，应尽量优化配置，减小对系统的整体继承性，升级更换灵活方便。

综上所述，嵌入式软件和硬件平台密切相关，不同的硬件平台可能使用不同的编译器，直接使用 C 语言的数据类型，会引入硬件平台和软件平台带来的差异，不利于软件移植。

参考答案

（34）D

试题（35）

在嵌入式操作系统中，两个任务并发执行，一个任务要等待另外一个任务发来消息后再继续执行，这种制约性合作关系被称为任务的<u>（35）</u>。

（35）A. 同步　　B. 互斥　　C. 调度　　D. 等待

试题（35）分析

本题考查嵌入式操作系统的基础知识。

嵌入式操作系统是一种用途广泛的系统软件，通常包括与硬件相关的底层驱动软件、系统内核、设备驱动接口、通信协议、图形界面、标准化浏览器等。嵌入式操作系统负责嵌入式系统的全部软、硬件资源的分配、任务调度，控制、协调并发活动。目前在嵌入式领域广泛使用的操作系统有：嵌入式实时操作系统 μC/OS-II、嵌入式 Linux、Windows Embedded、VxWorks 等，以及应用在智能手机和平板电脑的 Android、iOS 等。

在所有嵌入式操作系统中，同步和互斥都是常用的任务间通信机制。互斥指的是两个或两个以上的任务，不能同时进入关于同一组共享变量的临界区域，否则可能发生与时间有关的错误，这种现象被称作互斥。也就是说，一个任务正在访问临界资源，另一个要访问该资源的进程必须等待。同步则是把异步环境下的一组并发任务因直接制约而互相发送消息、进行互相合作、互相等待，使得各任务按一定的速度执行的过程。具有同步关系的一组并发任务称为合作任务，合作任务间互相发送的信号称为消息或事件。用 P、V 原语操作实现同步的实例为：设任务 A 和 B 通过缓冲区队列传递数据。A 为发送任务、B 为接收任务、A 发送数据时调用发送过程，B 接收数据时调用过程，且数据的发送和接收过程满足如下条件：

① 在 A 至少送一块数据入一个缓冲区之前，B 不可能从缓冲区中取出数据；

② A 往缓冲队列发送数据时，至少有一个缓冲区是空的；

③ 由 A 发送的数据块在缓冲队列中按先进先出（FIFO）方式排列。

参考答案

（35）A

试题（36）

gdb 是一款 GNU 组织开发并发布的 Linux 程序调试工具，它使用户能在程序运行时观察程序的内部结构和内存的使用情况。以下不属于 gdb 功能的是__（36）__。

（36）A. 能监视程序中变量的值

B. 能设置断点以使程序在指定的代码行上停止执行

C. 能逐行的执行代码

D. 能发现代码中的语法错误

试题（36）分析

本题考查嵌入式软件开发工具方面的基础知识。

gdb 是 GNU 开源组织发布的一个强大的程序调试工具。一般来说，gdb 的主要功能包括：

① 执行程序。运行准备调试的程序，在命令后面可以跟随发给该程序的任何参数。

② 显示数据。检查各个变量的值，显示被调试的语言中任何有效的表达式。

③ 断点。用来在调试的程序中设置断点，该命令有如下四种形式：使程序恰好在执行给定行之前停止；使程序恰好在进入指定的函数之前停止；如果条件是真，程序到达指定行或函数时停止；在指定例程的入口处设置断点。

④ 断点管理。包括显示当前 gdb 的断点信息、删除指定的某个断点、禁止使用某个断点、允许使用某个断点、清除源文件中某一代码行上的所有断点等。

⑤ 变量检查赋值。识别数组或变量的类型，提供一个结构的定义，将值赋予变量。

⑥ 单步执行。包括不进入的单步执行、进入的单步执行。如果已经进入了某函数，退出该函数返回到它的调用函数中。

⑦ 函数调用。调用和执行一个函数。结束执行当前函数，显示其返回值。

⑧ 机器语言工具。有一组专用的 gdb 变量可以用来检查和修改计算机的通用寄存器。

⑨ 信号。gdb 通常可以捕捉到发送给它的大多数信号，通过捕捉信号，它就可决定对于正在运行的进程要做些什么工作。

代码中的语法错误，可在编译阶段由编译器检查出来，不属于调试器的功能。

参考答案

（36）D

试题（37）

在单总线结构的 CPU 中，连接在总线上的多个部件某时刻__（37）__。

（37）A. 只有一个可以向总线发送数据，并且只有一个可以从总线接收数据

B. 只有一个可以向总线发送数据，但可以有多个同时从总线接收数据

C. 可以有多个同时向总线发送数据，并且可以有多个同时从总线接收数据

D. 可以有多个同时向总线发送数据，但只有一个可以从总线接收数据

试题（37）分析

本题考查计算机总线结构的基础知识。

总线（Bus）是计算机各种功能部件之间传送信息的公共通信干线，它是由导线组成的传输线束，按照计算机所传输的信息种类，计算机的总线可以划分为数据总线、地址总线和控制总线，分别用来传输数据、数据地址和控制信号。总线是一种内部结构，它是 CPU、内存、输入、输出设备传递信息的公用通道，主机的各个部件通过总线相连接，外部设备通过相应的接口电路再与总线相连接，从而形成了计算机硬件系统。在计算机系统中，各个部件之间传送信息的公共通路叫总线，微型计算机是以总线结构来连接各个功能部件的。

总线的一个操作过程是完成两个模块之间传送信息，启动操作过程的是主模块，另外一个是从模块。某一时刻总线上只能有一个主模块占用总线。总线的操作步骤：主模块申请总线控制权，总线控制器进行裁决，主模块得到总线控制权后寻址从模块，从模块确认后进行数据传送，从模块可以是多个设备。

参考答案

（37）B

试题（38）

共享内存通信机制的缺点是＿（38）＿。

（38）A. 需要花费额外的内存空间

B. 需要使用额外的同步机制

C. 需要额外硬件支持

D. 通信过程中需要反复读取内存，时间开销大

试题（38）分析

本题考查任务间通信方面的基础知识。

共享内存指在多处理器的计算机系统中，可以被不同中央处理器（CPU）访问的大容量内存。共享内存也可以是一个操作系统中的多进程之间的通信方法，这种方法通常用于一个程序的多进程间通信，实际上多个程序间也可以通过共享内存来传递信息。如下图所示。共享内存相比其他通信方式有着更方便的数据控制能力，数据在读写过程中会更透明。当成功导入一块共享内存后，它只是相当于一个字符串指针来指向一块内存，在当前进程下用户可以随意的访问。

共享内存的一个缺点是：由于多个 CPU 需要快速访问存储器，这样就要对存储器进行缓存（Cache）。任何一个缓存的数据被更新后，由于其他处理器也可能要存取，共享内存就需要立即更新，否则不同的处理器可能用到不同的数据。另一个缺点是，数据写入进程或数据读出进程中，需要附加的数据结构控制。

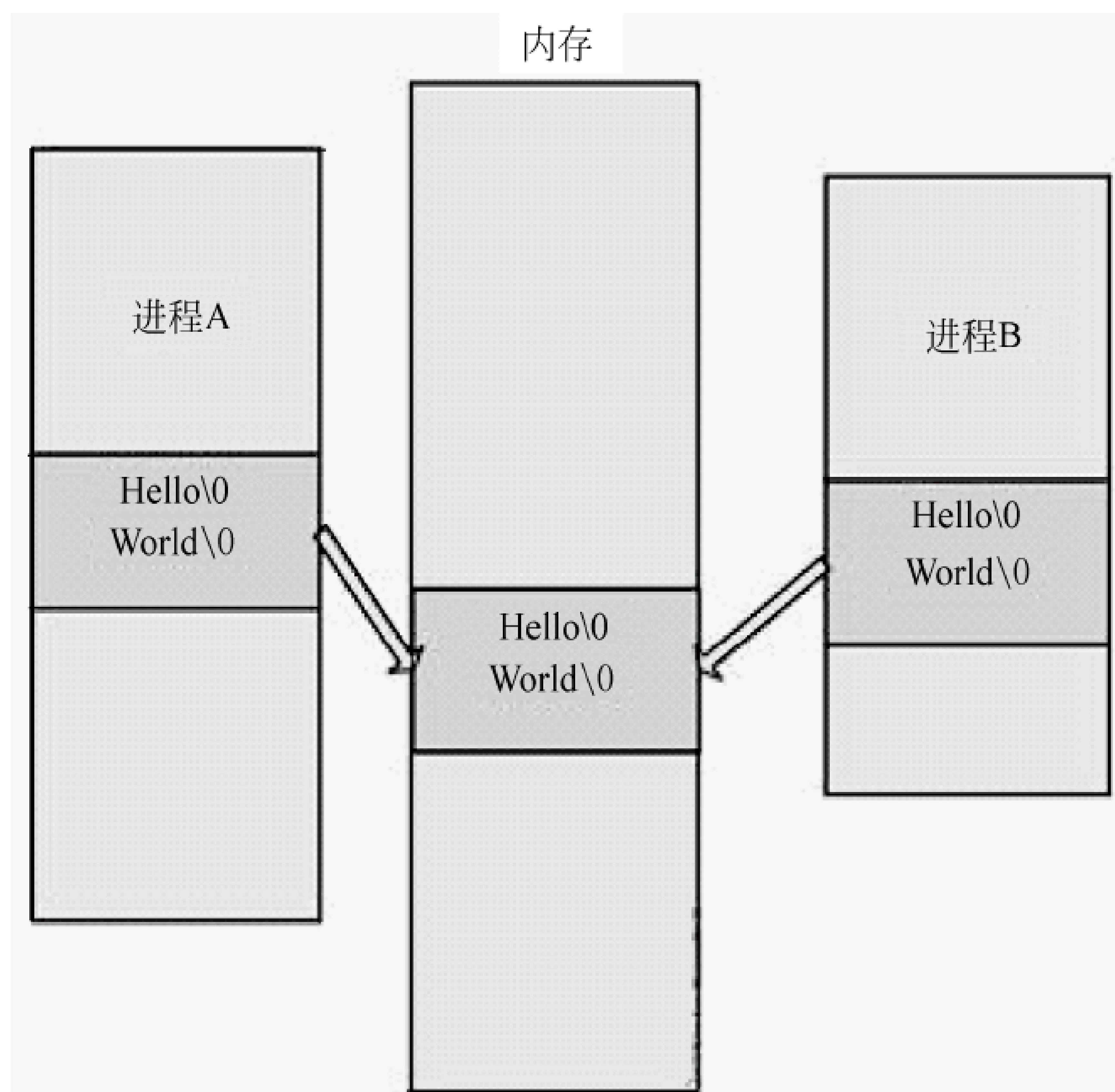


图　共享内存示意图

参考答案

（38）B

试题（39）

操作系统使用设备管理的方式管理外部设备，当驱动程序利用系统调用打开外部设备时，通常使用的标识是__（39）__。

（39）A. 物理地址　　B. 逻辑地址
C. 逻辑设备名　　D. 物理设备名

试题（39）分析

本题考查设备管理方面的基础知识。

设备管理是操作系统的重要组成部分之一。在计算机系统中，除了CPU和内存之外，其他的大部分硬件设备称为外部设备，包括常用的输入输出设备、存储设备以及终端设备等。设备管理是对计算机输入输出系统的管理，是操作系统中最具多样性和复杂性的部分，其主要任务是：

① 选择和分配输入输出设备以进行数据传输操作；

② 控制输入输出设备和CPU（或内存）之间交换数据；

③ 为用户提供有好的透明接口，把用户和设备硬件特性分开，使得用户在编制应用程序时不必涉及具体设备，系统按照用户要求控制设备工作；

④ 提供设备和设备之间、CPU 和设备之间，以及进程和进程之间的并行操作度，已使操作系统获得最佳效率。

参考答案

（39）C

试题（40）、（41）

某幅图像具有 1024×768 个像素点，若每个像素具有 8 位的颜色深度，则可以表示<u>（40）</u>种不同的颜色，经 4:1 压缩后，其图像数据需占用<u>（41）</u>（KByte）的存储空间。

（40）A. 8　　B. 256　　C. 512　　D. 1024

（41）A. 24　　B. 96　　C. 192　　D. 768

试题（40）、（41）分析

本题考查图像处理方面的基础知识。

像素是构成数码影像的基本单元，一个像素所能表达的不同颜色数取决于每个像素的比特数（bpp）。颜色最大数可以通过取二的色彩深度次幂来得到。例如，常见的取值有：

（a）8 bpp [2^8=256；（256 色）]；

（b）16 bpp [2^{16}=65536；（65 536 色，称为高彩色）]；

（c）24 bpp [2^{24}=16777216；（16 777 216 色，称为真彩色）]；

（d）48 bpp [2^{48}=281474976710656；（281474 976 710 656 色，用于很多专业的扫描仪）]。

像素可以用一对数字表示，例如“1024×768”，它表示横向 1024 像素和纵向 768 像素，因此其总数为 1024×768 像素。若采用 8bpp 存储，即每个像素占用 1Byte，1024×768 像素占用 1024×768Byte 的存储空间。

图像压缩是为了减少表示数字图像时需要的数据量。图像数据之所以能被压缩，就是因为数据中存在着冗余。图像数据的冗余主要表现为：图像中相邻像素间的相关性引起的空间冗余；图像序列中不同帧之间存在相关性引起的时间冗余；不同彩色平面或频谱带的相关性引起的频谱冗余。数据压缩的目的就是通过去除这些数据冗余来减少表示数据所需的比特数。由于图像数据量的庞大，在存储、传输、处理时非常困难，因此图像数据的压缩就显得非常重要。一幅 1024×768 像素的图像，经过 4:1 压缩后，占用的存储空间为 1024×768÷4＝196608 Byte，即 192Kbyte。

参考答案

（40）B　（41）C

试题（42）

存储一个 32 位数 0x12345678 到 2000H～2003H 四个字节单元中，若以大端模式存储，则 2000H 存储单元的内容为<u>（42）</u>。

（42）A. 0x12　　B. 0x21　　C. 0x78　　D. 0x87

试题（42）分析

本题考查计算机存储系统的基础知识。

大端模式是指数据的高位保存在内存的低地址中，而数据的低位，保存在内存的高

地址中，地址由小向大增加，而数据从高位往低位放。

小端模式是指数据的高位保存在内存的高地址中，而数据的低位，保存在内存的低地址中，这种存储模式将地址的高低和数据位权有效地结合起来，高地址部分权值高，低地址部分权值低，与用户的逻辑方法一致。

大小端模式之分源于在计算机系统中，是以字节为单位编址的，每个地址单元都对应着一个字节（8bit）。但是在 C 语言中除了 8bit 的 char 之外，还有 16bit 的 short 型，32bit 的 long 型（要看具体的编译器）。另外，对于位数大于 8 位的处理器，例如 16 位或者 32 位的处理器，由于寄存器宽度大于一个字节，那么必然存在着一个如何将多个字节进行安排的问题，因此就导致了大端存储模式和小端存储模式。

例如一个 16bit 的 short 型 x，在内存中的地址为 0x0010，x 的值为 0x1122，那么 0x11 为高字节，0x22 为低字节。对于大端模式，就将 0x11 放在低地址中，即 0x0010 中；0x22 放在高地址中，即 0x0011 中。小端模式，刚好相反。

我们常用的 X86 结构是小端模式，而 KEIL C51 则为大端模式。很多的 ARM，DSP 都为小端模式。有些 ARM 处理器还可以由硬件来选择是大端模式还是小端模式。

参考答案

（42）A

试题（43）

下面的程序使用了函数指针，其运行结果是__（43）__。

```
#include<stdio.h>
#include<math.h>
int f1(int a) {return a*a;}
int f2(int a) {return a*a*a;}
void main()
{
   int x=3,y1,y2,y3,y4;
   f=f1; y1=(*f)(x);
   y2=f1(x);
   f=f2; y3=f(x);
   y4=f2(x);
   printf("y1=%d,y2=%d,y3=%d,y4=%d\n",y1,y2,y3,y4);
}
```

（43）A. y1=27, y2=9, y3=9, y4=27　　B. y1=9,y2=9,y3=27,y4=27
　　　C. y1=9,y2=27,y3=9,y4=27　　D. y1=27,y2=27,y3=9,y4=9

试题（43）分析

本题考查 C 语言函数指针的基础知识。

仔细阅读程序，正确理解函数指针并将参数正确代入函数，可得到 y1=9，y2=9，

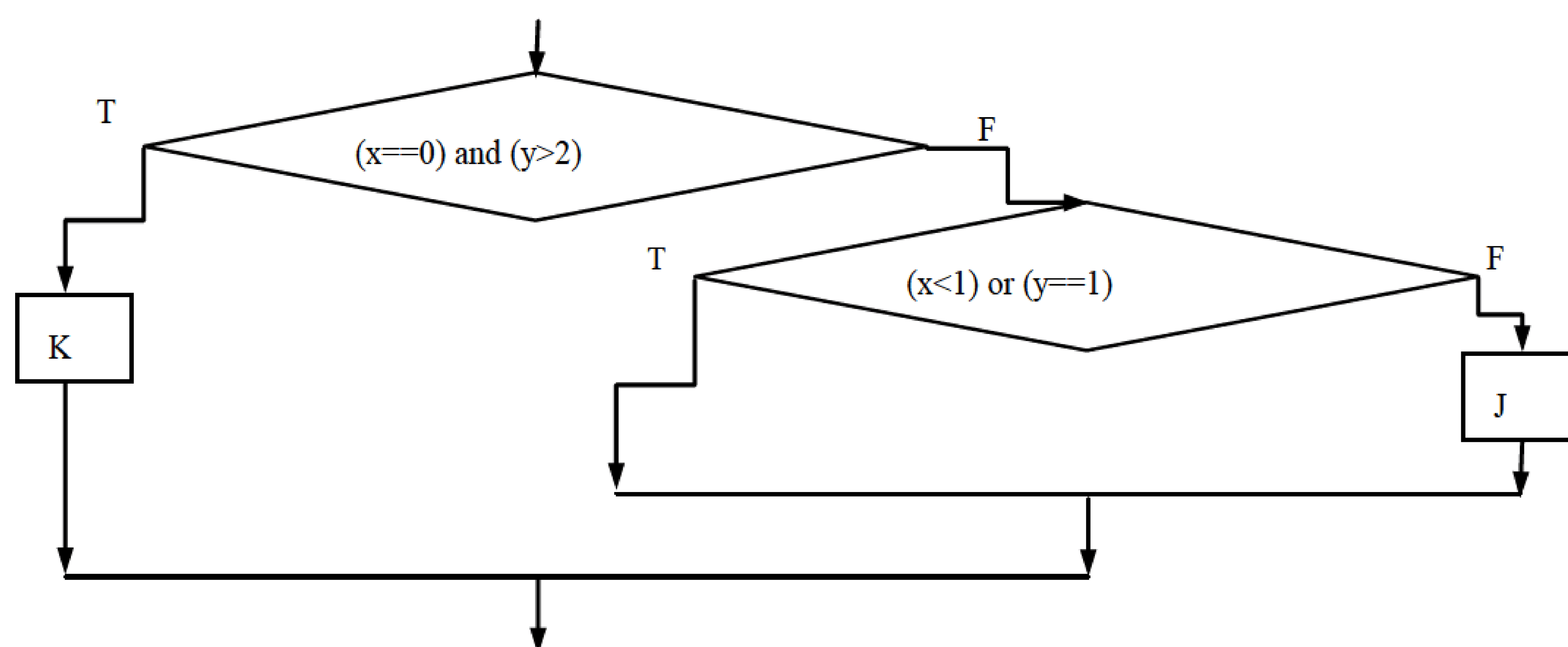
y3=27，y4=27 的结果。

参考答案

（43）B

试题（44）

为了对下图所示的程序段进行覆盖测试，必须适当地选择测试用例组。若 x,y 是两个变量，可选择的用例组共有 I、II、III、IV 四组（如下表所示），则实现判定覆盖至少应采用的测试用例组是__（44）__。



	X	y
测试用例组 I	0	3
测试用例组 II	1	2
测试用例组 III	−1	2
测试用例组 IV	3	1

（44）A. I、II、III 或 I、II、IV　　B. I、II、III 或 II、III、IV
C. I、III、IV 或 II、III、IV　　D. I、III、IV 或 I、II、IV

试题（44）分析

本题考查软件结构测试方面的基础知识。

在结构测试中，根据覆盖目标的不同，可分为语句覆盖、条件覆盖、判定覆盖、路径覆盖等。判定覆盖的含义是涉及若干测试用例，运行被测程序，使得程序中每个判定的取真值分支和取假值分支至少执行一次。

本题中，为判定覆盖选取测试用例情形：对第一个判定选取测试用例组 I 和 II，当用 I 覆盖判定的 T 分支时，不会走到第二个分支；当用 II 覆盖判定的 F 分支时，第二个判定需要另取一个测试用例组覆盖 T 分支，此时，取测试用例组 III 或 IV 即可。

参考答案

（44）A

试题（45）

近年来具有健壮分区功能的嵌入式实时操作系统（例如 VxWorks653）在嵌入式领

域得到了广泛应用，以下不属于分区操作系统特点的是__（45）__。

（45）A. 具有分区级，进程级两级调度功能
B. 应用软件和操作系统软件处于同一特权态和同一地址空间
C. 具有健康监控功能，阻止故障蔓延
D. 具有时间分区和空间分区

试题（45）分析

本题考查关于嵌入式实时操作系统方面的基础知识。

为了满足高度综合化、模块化航空电子系统实时性安全性等方面的要求，近年来，具有健壮分区功能的嵌入式实时操作系统（例如 VxWorks653）在嵌入式领域得到广泛应用。这种操作系统，满足 ARINC653 规范，具有时间分区、空间分区功能，应用软件运行在用户态，操作系统运行在系统态，且分处在不同的地址空间。系统调度分为两级，即：分区级、进程级，分区级采取主时间框架轮转调度，进程级采取优先级抢占调度等。为了制止故障在分区间蔓延，该类操作系统具有三级故障管理的健康监控功能，实现故障接管。

参考答案

（45）B

试题（46）

以下关于文件系统的叙述中，不正确的是__（46）__。

（46）A. 文件控制块是文件系统中最重要的数据结构，但不是文件存在的唯一标志
B. 文件控制块主要包括文件的标识、位置和访问权限等信息
C. 文件目录将系统中所有的文件控制块按照某种规律组织起来以便于检索
D. 文件目录也是一种文件

试题（46）分析

本题考查计算机文件系统方面的基础知识。

文件控制块是文件系统中最重要的数据结构，是文件存在的唯一标志，它存放文件的一些基本信息。主要包括三大部分：文件的标识信息，包括文件名、所有者名、文件类型、文件最近修改时间等；文件的位置信息，包括文件的长度、文件存放位置等；文件的访问权限信息，例如口令、保存时限、保护类别等。

文件目录是文件控制块的有序集合，将系统中所有的文件控制块按照某种规律组织起来以便于检索，就形成了文件目录，文件目录也由文件组成。

参考答案

（46）A

试题（47）

平均故障间隔时间 MTBF 用以表示系统平均无故障可正常运行的时间，下列与

MTBF 有关的叙述不正确的是__（47）__。

（47）A. MTBF 是所选时段多次故障间隔时间平均值，MTBF 越大，系统越可靠

B. 系统运行一段时间 t，在 t 时间内的故障次数为 $N(t)$，则系统的 MTBF 为：

$$\text{MTBF}=\frac{1}{N(t)+1}$$

C. 如果系统失效率为 λ，则系统的平均故障间隔时间 MTBF 为：

$$\text{MTBF}=\frac{1}{\lambda}$$

D. 若用 MTTR 表示计算机平均修复时间，计算机的平均利用率 A 可表示为：

$$A=\frac{\text{MTTR}}{\text{MTBF}}$$

试题（47）分析

本题考查与计算机平均故障间隔时间 MTBF 相关的基础知识。

故障间隔时间是指计算机运行中，两次相邻故障间的时间。平均故障间隔时间 MTBF 是多次故障间隔时间的平均值。它是衡量计算机系统可靠性的一个重要指标，MTBF 的值越大，表示系统越可靠。

平均故障间隔时间表示系统平均无故障时间，如果系统运行一段较长的时间 t，系统在这段时间内的故障次数为 $N(t)$，则系统的平均故障间隔时间：

$$\text{MTBF}=\frac{1}{N(t)+1}$$

如果系统失效率是 λ，是包括各部件失效率之总和。失效率可以通过各部件、元件的寿命实验获得，如果参见运行的元件总数是 N，元件失效前正常运行的时间是 T，失效元件个数是 n，则其平均失效率：

$$\bar{\lambda}=\frac{n}{NT}$$

系统平均故障间隔时间 MTBF 与系统失效率之间的关系表示如下：

$$\text{MTBF}=\frac{1}{\lambda}$$

计算机可用性反映了计算机系统在规定条件下正常工作的概率，一般用平均利用率

表示。计算机的平均利用率 A 可用系统平均故障间隔时间（即系统无故障时间）MTBF 和系统平均修复时间（系统故障时间）MTTR 表示为：

$$A = \frac{\text{MTBF}}{\text{MTBF+MTTR}}$$

即：

$$A = \frac{\text{正常运行时间}}{\text{正常运行时间+故障时间}}$$

参考答案

（47）D

试题（48）

以下关于设备管理及虚设备技术的叙述中，不正确的是＿（48）＿。

（48）A. 设备管理主要有分配设备、回收设备、输入、输出等
B. 虚设备技术主要是为了提高设备的利用率以及使独立设备共享化
C. 虚设备技术是指用一类设备来模拟另一类设备的技术
D. 设备与计算机之间数据交换的控制方式主要有两种：程序控制和 I/O 中断

试题（48）分析

本题考查设备管理方面的基础知识。

设备管理主要有分配设备、回收设备、输入、输出等，系统引入虚设备技术主要是为了提高设备的利用率以及使独立设备共享化，虚设备技术是指用一类设备（通常是高速设备）来模拟另一类设备（通常是低速设备）的技术，被模拟的设备称为虚设备。多窗口技术就是显示器模拟自身的例子，是一个屏幕可以同时监控多个进程的进行情况。设备与计算机之间数据交换的控制方式主要有三种：程序控制、I/O 中断和 DMA（直接存储访问）。

参考答案

（48）D

试题（49）

在嵌入式实时系统中，通常用 BIT 完成对故障的检测和定位。以下叙述中，不正确的是＿（49）＿。

（49）A. 上电 BIT 拥有 100%CPU 控制权，可对系统中所有硬件进行完整测试
B. 周期 BIT 是在系统运行时对硬件进行的周期性检测
C. 维护 BIT 必须采取非破坏性算法，不影响系统维护状态下的正常运行
D. 嵌入式系统会在不同状态选择相应 BIT，以保证故障被及时发现与定位

试题（49）分析

本题考查计算机自检测方面的基础知识。

在嵌入式实时系统中，通常用 BIT 完成对故障的检测和定位。BIT 一般包括四种：上电 BIT、维护 BIT、周期 BIT、启动 BIT 等。

上电 BIT 是在系统上电时对所有硬件资源进行自检测的程序，它拥有 100%CPU 控制权，可对系统中所有硬件进行完整测试。

周期 BIT 是在系统运行的空闲时间，周期性对硬件进行检测，由于系统处于正常运行状态，测试程序必须采取非破坏性测试算法，对部分可测部件进行测试。

维护 BIT 是在地面维护状态下，对系统硬件的部分或全部进行维护性测试，测试软件拥有 100%的 CPU 控制权，可以对系统中所有硬件进行完整的测试。因此 C 是错误的。

嵌入式系统会在不同的状态或运行阶段选择进行相应的 BIT，以保证系统故障的及时发现与定位。

参考答案

（49）C

试题（50）

以下关于死锁的叙述中，不正确的是＿（50）＿。

（50）A. 死锁涉及的资源必须遵循申请、分配、使用和释放的管理模式

B. 发生死锁时，系统中一定至少存在一个资源等待的回路

C. 死锁是用户之间循环等待资源而引起的僵局

D. 死锁只可能在单个进程中发生，不可能在多个进程中发生

试题（50）分析

本题考查计算机死锁方面的基础知识。

死锁是涉及操作系统全局的问题，出现死锁的主要原因是在资源共享的情况下，由于分配算法不当，在动态运行时多个用户之间出现循环等待，而且系统将无法自动摆脱这种现象。发生死锁时，系统中一定至少存在一个资源等待的回路。死锁的形成必须有若干必要的条件。首先，死锁涉及的资源必须是独占资源，对它的管理必须实行用户申请、系统分配、用户使用、用户释放的模式。死锁不可能在某个单个进程中发生，但却可能只在某些进程中产生。

参考答案

（50）D

试题（51）

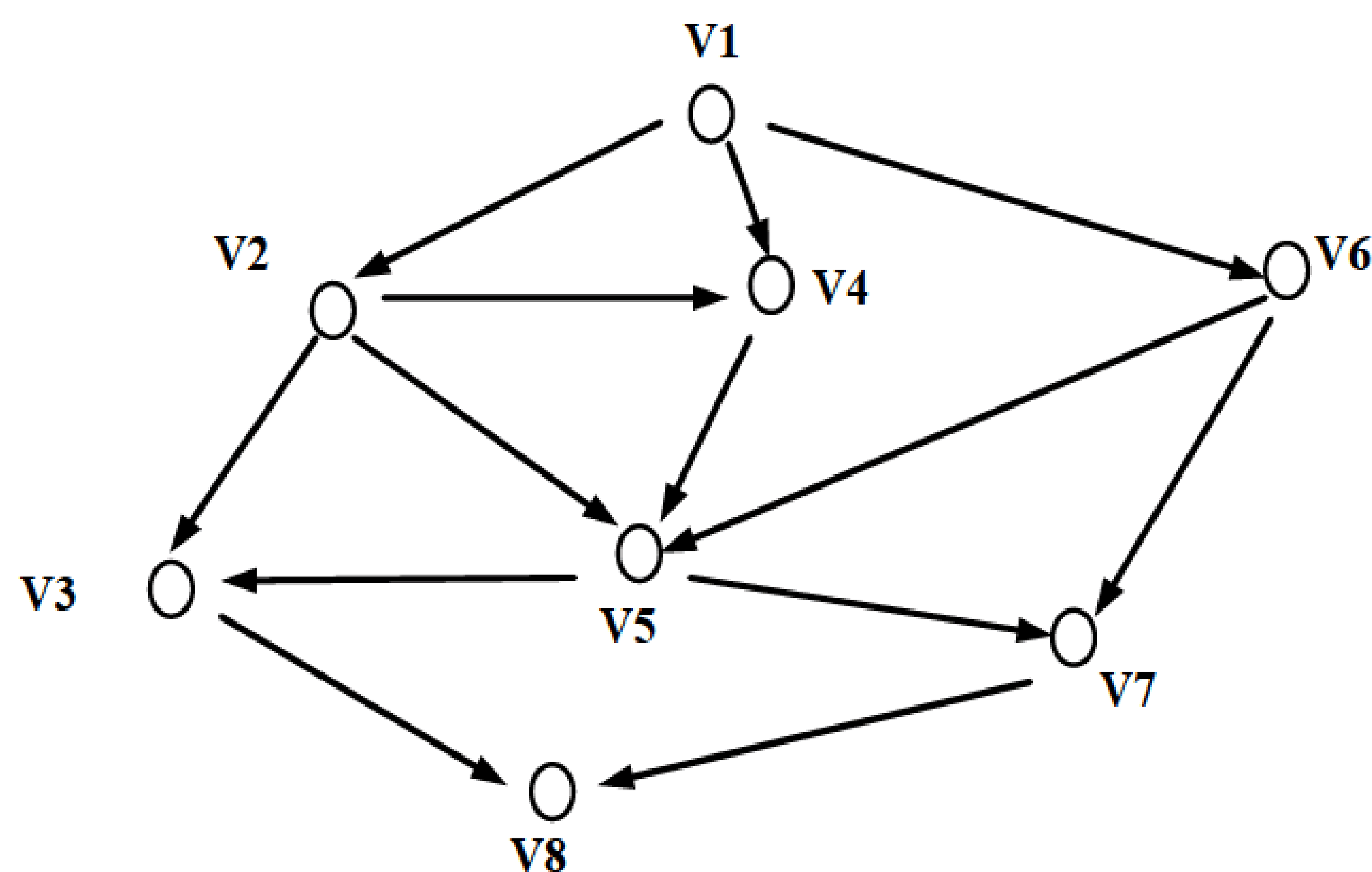
针对下图所示的有向图,从结点 V_1 出发广度遍历所得结点序列和深度遍历所得结点序列分别是＿（51）＿。

（51）A. $V_1, V_2, V_3, V_4, V_5, V_6, V_7, V_8$ 和 $V_1, V_2, V_3, V_8, V_5, V_7, V_4, V_6$

B. $V_1, V_2, V_4, V_6, V_3, V_5, V_7, V_8$ 和 $V_1, V_2, V_3, V_8, V_5, V_7, V_4, V_6$

C. $V_1, V_2, V_4, V_6, V_3, V_5, V_7, V_8$ 和 $V_1, V_2, V_3, V_8, V_4, V_5, V_6, V_7$

D. $V_1, V_2, V_4, V_6, V_7, V_3, V_5, V_8$ 和 $V_1, V_2, V_3, V_8, V_5, V_7, V_4, V_6$



试题（51）分析

本题考查遍历方面的基础知识。

图的广度优先遍历是先访问顶点 V_1，然后访问 V_1 邻接到的所有未被访问过的顶点 $V_2, V_3, \cdots, V_t$ 邻接到的所有未被访问的顶点。如此进行下去，直到访问遍所有顶点，因此，本题中图的广度优先遍历是 $V_1, V_2, V_4, V_6, V_3, V_5, V_7, V_8$。

深度优先遍历是从图中某个结点，例如 V_1 出发，访问此结点，然后依次从 V_1 的未被访问的邻接顶点出发进行深度优先遍历，直至图中所有和 V_1 有路径想通的结点都被访问到。若此时图中尚有顶点未被访问，则另选图中一个未被访问过的顶点作起始顶点，重复上述过程，直至图中所有顶点都被访问到为止。因此，本题中图的深度优先遍历是 $V_1, V_2, V_3, V_8, V_5, V_7, V_4, V_6$。

参考答案

（51）B

试题（52）

算法是为解决某个问题而设计的步骤和方法。以下关于算法的叙述中，不正确的是 （52） 。

（52）A. 解决同一个问题，不同的人（甚至是同一个人）可能会写出几种不同的算法

B. 常用算法主要有迭代法、穷举搜索法、递推法、递归法、贪婪法、回溯法等

C. 递推法是利用所解问题本身所具有的递推关系来求得问题解的一种算法

D. 任何可以用递推法解决的问题，亦可用递归法解决，反之亦然

试题（52）分析

本题考查关于算法方面的基础知识。

算法是为解决某个问题而设计的步骤和方法，有了算法，就可以据此编写程序。常用算法主要有迭代法、穷举搜索法、递推法、递归法、贪婪法、回溯法等。

解决同一个问题，不同的人（甚至是同一个人）可能会写出几种不同的算法，但算法有优劣之分。

递推法是利用所解问题本身所具有的递推关系来求得问题解的一种算法。递推法与递归法的关系是，任何可以用递推法解决的问题，可以很方便的用递归法写出程序解决。反之，许多用递归法解决的问题不能用递推法解决。这是因为递归法利用递归时的压栈，可以有任意长度和顺序的前效相关性，这是递推法所不具备的。

参考答案

（52）D

试题（53）

以下关于数据库系统特点的叙述中，不正确的是＿（53）＿。

（53）A. 数据库减少了数据冗余

B. 用户数据按所对应的子模式使用数据库中的数据

C. 数据库系统的存储模式如有变化，概念模式无须改动

D. 数据一致性是指数据库中的数据类型一致

试题（53）分析

本题考查数据库方面的基础知识。

数据库的特征有：实现数据共享，减少数据冗余，保持数据的一致性、独立性、安全保密性，并发控制，故障恢复等。可见，减少数据冗余是数据库重要特征之一。因此 A 是正确的。

关系模型遵循数据库的三级体系结构：关系模式、关系子模式和存储模式。关系模式是数据库的概念模式，定义为关系模式的集合；存储模式是对数据库物理存储结构的描述。关系子模式是用户所用到的数据的描述，是用户与数据库的接口，也称为用户对数据库的视图。用户对数据库的操作，实际上就是对子模式的记录进行操作。因此 B 是正确的。

概念模式相对于存储模式是独立的，概念模式的改变不会影响存储模式，同样，存储模式的改变也不会影响概念模式。

数据一致性是指表示同一数据的多个副本之间没有矛盾，完全一致，并不是指数据库中的数据类型一致。

参考答案

（53）D

试题（54）

以下测试中，属于动态分析的是＿（54）＿。

（54）A. 代码覆盖率测试　　B. 模块功能检查

C. 系统压力测试　　D. 程序数据流分析

试题（54）分析

本题考查软件测试方面的基础知识。

软件测试按照不同的划分方法，有不同的分类。按照程序是否执行，可以分为静态测试和动态测试；按照测试用例的设计方法，可以分为白盒测试和黑盒测试；按照开发阶段划分，可以分为单元测试、集成测试、确认测试、系统测试和验收测试等等。

静态测试也称静态分析，主要特征是在用计算机测试源程序时，计算机并不真正运行被测试的程序。静态测试包括代码检查、静态结构分析、代码质量度量等。它可以由人工进行，也可以借助软件工具自动进行。

动态测试也称动态分析，主要特征是计算机必须真正运行被测试的程序，通过输入测试用例，对其运行情况进行分析，判断期望结果和实际结果是否一致。动态测试包括功能确认与接口测试、覆盖率分析、性能分析、内存分析等。在动态分析中，通过最大资源条件进行系统的压力测试，以判断系统的实际承受能力，尤其是在通讯比较复杂的系统中尤为重要。

参考答案

（54）C

试题（55）

下列关于任务上下文切换的描述中，不正确的是__（55）__。

（55）A. 任务上下文是任务控制块（TCB）的组成部分

B. 上下文切换是由一个特殊的任务完成

C. 上下文切换时间是影响RTOS性能的重要指标

D. 上下文切换由RTOS内部完成

试题（55）分析

本题考查嵌入式操作系统的基础知识。

在多任务系统中，上下文切换指的是当处理器的控制权由运行任务转移到另外一个就绪任务时所执行的操作。任务的上下文是任务控制块（TCB）的组成部分，记录着任务的寄存器、状态等信息。当运行的任务转为就绪、挂起或删除时，另外一个被选定的就绪任务就成为当前任务。上下文切换包括保存当前任务的状态，决定哪一个任务运行，恢复将要运行的任务的状态。保护和恢复上下文的操作是依赖特定的处理器的。上下文切换时间是影响嵌入式实时操作系统RTOS性能的一个重要指标。

上下文切换是在RTOS内部完成的，上下文切换由一个特殊的任务完成的说法是错误的，故本题应选择B。

参考答案

（55）B

试题（56）

x是整型变量，pb是整型指针变量，如果将pb指向x，则正确的表达式是__（56）__。

（56）A. pb=&x　　B. pb=x　　C. *pb=&x　　D. *pb=*x

试题（56）分析

本题考查 C 语言方面的基础知识。

选项 A 将变量 x 的地址赋给指针变量 pb，使 pb 指向 x；选项 B 将 x 的值当作地址赋给指针 pb；选项 C 将 x 的地址赋给指针 pb 指向的地址等于 x 的内存单元；选项 D 使 pb 指向一个地址等于 x 值的内存单元。

根据题意，如果将 pb 指向 x，则正确的表达式是 pb=&x。因此正确答案为 A。

参考答案

（56）A

试题（57）

以下关于 RapidIO 的说法中，错误的是＿（57）＿。

（57）A. RapidIO 是一种高速串行总线，传输速率可达 Gbps 量级

B. RapidIO 协议采用由物理层、逻辑层和传输层构成的三层体系结构

C. RapidIO 技术多采用基于交换机的互连拓扑结构

D. RapidIO 已取代了其他互连技术，成为解决嵌入式互连问题的最佳选择

试题（57）分析

本题考查高速互连总线的基础知识。

在当代互连拓扑结构的发展下，相继涌现了 RapidIO、Starfabric、PCI Express、InfiniBand 等高性能的串行互连技术，它们均采用交换式互连架构，代表了当今互连技术的发展趋势，各协议的性能特点和应用领域相互重合却又各有侧重。

RapidIO 技术是一种高性能、低引脚数、基于数据包交换的交叉开关互连技术，其被定义为三级分层体系结构,分别为逻辑层、传输层和物理层，可以实现从 1Gbps 到 60Gbps 的通信速率。从应用角度来看，主要面向高性能嵌入式系统互连市场，多应用于系统内部器件紧耦合的互连，但选择 RapidIO 还是其他互连技术作为可行的解决方案要视具体的应用需求而定。

参考答案

（57）D

试题（58）

基线是一组经过正式验证或确认，并作为后续工作开展依据的一个或一组工作产品，软件项目至少应形成功能基线、分配基线和产品基线三类基线。功能基线形成的时机是＿（58）＿。

（58）A. 在系统分析与软件定义阶段结束时

B. 在需求分析阶段结束时

C. 在软件设计阶段结束时

D. 在综合测试阶段结束时

试题（58）分析

本题考查软件工程的基础知识。

在配置项目生存周期的某一特定时间内，一个和一组正式指定或固定下来的配置标准文件。基线加上根据这些基线批准同意的改动构成了当前配置标识，对于配置管理有以下三个基线。

① 功能基线：是指在系统分析与软件定义阶段结束时，经过正式批准、签字的系统规格说明书、项目任务书、合同书或协议书中所规定的对待开发软件系统的规格说明。

② 分配基线：是指在需求分析阶段结束时，经过正式评审和批准的需求规格说明。分配基线是最初批准的分配配置标识。

③ 产品基线：是指在综合测试阶段结束时，经过正式评审和批准的有关所开发的软件产品的全部配置项的规格说明。产品基线是最终批准产品配置标识。

综上所述，功能基线是在系统分析与软件定义阶段结束时形成，故本题应选择 A。

参考答案

（58）A

试题（59）

以下描述不是软件配置管理功能的是__（59）__。

（59）A. 配置标识　　B. 版本控制　　C. 审计和审查　　D. 程序设计

试题（59）分析

本题考查软件工程方面的基础知识。

配置管理是指以技术和管理的手段来监督和指导开展如下工作的规程：

① 识别和记录配置项的物理特性和功能特性；

② 管理和控制上述特性的变更；

③ 记录和报告变更过程和相应的配置项状态；

④ 验证配置项是否于需求一致。

其中配置项是在配置管理当中作为单独实体进行管理和控制的工作产品的集合。

按照上述 CMMI 给出的定义，配置标识、版本控制、审计和审查都属于配置管理功能范围，而程序设计则不属于配置管理功能范围，故本题应选择 D。

参考答案

（59）D

试题（60）

算法的时间复杂度是指__（60）__。

（60）A. 执行算法程序所需要的时间

B. 算法程序的长度

C. 算法执行过程中所需要的基本运算次数

D. 算法程序中的指令条数

试题（60）分析

本题考查计算机程序设计方面的基础知识。

算法复杂度分为时间复杂度和空间复杂度。时间复杂度是指执行算法所需要的计算工作量；而空间复杂度是指执行这个算法所需要的内存空间。

在计算机科学中，算法的时间复杂度是一个函数，它定量描述了该算法的运行时间。这是一个关于代表算法输入值的字符串的长度的函数。一般情况下，算法的基本操作重复执行的次数是模块 n 的某一个函数 $f(n)$，因此，算法的时间复杂度记做：$T(n)=O(f(n))$。

算法的时间复杂度是一个执行时间数量级的表示，并不是执行算法程序所需要的时间值，也与算法程序的长度无必然联系，也不能简单的认为就是算法程序中的指令条数。而是算法执行过程中在所需要的基本运算次数，与模块 n（规模）相关，随着 n 的增大，算法执行的时间的增长率和 $f(n)$的增长率成正比。

参考答案

（60）C

试题（61）

如果 I/O 设备与存储设备进行数据交换不经过 CPU 来完成，这种数据交换方式是＿（61）＿。

（61）A. 程序查询　　B. 中断方式
　　C. DMA 方式　　D. 无条件存取方式

试题（61）分析

本题考查计算机设备管理方面的基础知识。

在计算机设备管理中，常用的输入/输出控制方式有程序直接控制方式、中断控制方式、DMA 控制方式和通道控制方式。

程序直接控制方式：在早期的计算机系统中使用，由于没有中断机构，处理机对 I/O 设备的控制采用程序直接控制方式，该方法工作过程非常简单，但 CPU 的利用率相当低，因为 CPU 执行指令的速度高出 I/O 设备几个数量级，所以在循环测试中 CPU 浪费了大量的时间。

中断控制方式：为了减少程序直接控制方式中的 CPU 等待时间，提高 CPU 与设备的并行工作程度，现代计算机系统中广泛采用中断控制方式对 I/O 设备进行控制。

DMA 控制方式的基本思想是在外围设备和内存之间开辟直接的数据交换通路，在 DMA 控制方式中，设备控制器（DMA 控制器）具有更强的功能，在它的控制下，设备和内存之间可以成批地进行数据交换，而不用 CPU 干预，这种方式一般用于块设备的数据传输。

通道控制方式：与 DMA 控制方式类似，也是一种以内存为中心，实现设备与内存直接交换数据的控制方式。与 DMA 控制方式相比，通道所需要的 CPU 干预更少，而且可以做到一个通道控制多台设备，从而更进一步减轻了 CPU 的负担。

依据本题的题意，本题的正确答案应选择 C。

参考答案

（61）C

试题（62）

执行下面的一段 C 程序后，输出结果变量应为__（62）__。

```
sub(int x, int y, int *z)
{
    *z=y-x;
}

main()
{
    int a, b, c;
    sub(10, 5, &a);
    sub(7, a, &b);
    sub(a, b, &c);
    printf("%d, %d, %d\n", a, b, c);
}
```

（62）A. 5, 2, 3　　B. –5, –12, –7　　C. –5, –12, –17　　D. 5, –2, –7

试题（62）分析

本题考查 C 语言方面的基础知识。

sub()函数的作用是将形参 y 和 x 的差值存入 z 指向的那个内存地址，所以在 sub(10, 5, &a)中，10 和 5 属于值传递，a 是属于地址传递，也就是 a 与 z 指向了同一个存储单元。在执行函数后，a 的值随*z 变化，所以，此次函数被调用后 a 的值为以 y–x=–5。同理可知，执行 sub(7, a, &b)后，b 的值发生变化，其值为–5–7=–12。执行 sub(a, b, &c)后，c 的值发生变化，其值为–12–(–5)=–7。

参考答案

（62）B

试题（63）

软件测试的目的是__（63）__。

（63）A. 评价软件的质量　　B. 发现软件的错误

C. 证明软件是正确的　　D. 找出软件中的所有错误

试题（63）分析

本题考查软件测试方面的基础知识。

软件测试的目的是尽可能多地发现程序中的错误，而不是改正程序中的错误或证明程序是正确的。可将测试方法分为白盒测试和黑盒测试两种。使用白盒测试方法时，确定测试数据应根据程序的内部逻辑和指定的覆盖标准，可以不考虑程序的功能，而黑盒测试则根据软件规格说明来设计测试用例。

软件测试最根本的目的是发现软件的错误，不能评价软件的质量。当然，软件测试过程中发现的问题越多，问题严重程度越大，也能间接地说明软件质量差。软件测试也不能证明软件的正确性，更不可能找出软件中的所有错误。

参考答案

（63）B

试题（64）、（65）

软件能力成熟度模型 CMM（Capability Maturity Model）将软件能力成熟度自低到高依次划分为__（64）__。需求管理关键过程域属于__（65）__。

（64）A. 初始级、已定义级、可重复级、已管理级、优化级
B. 初始级、已定义级、已管理级、可重复级、优化级
C. 初始级、可重复级、已管理级、已定义级、优化级
D. 初始级、可重复级、已定义级、已管理级、优化级

（65）A. 可重复级　B. 已定义级　C. 已管理级　D. 优化级

试题（64）、（65）分析

本题考查软件工程的基础知识。

CMM 即软件能力成熟度模型，是目前国际上最流行、最实用的软件生产过程标准和软件企业成熟度的等级认证标准。CMM 是美国卡内-梅隆大学软件工程研究所与企业、政府合作的基础上开发的模型，主要用于评价软件企业的质量保证能力。目前，国内外的很多大型企业采用这一模型，如国内的鼎新、浪潮通软、用友、金蝶、创智、亚信、华为等公司都一起动了 CMM 软件过程改进计划。国军标 GJB 500—2003《军用软件能力成熟度模型》就是以 CMM 为参考蓝本而制定的。

CMM 把软件开发过程的成熟度由低到高分为初始级、可重复级、已定义级、已管理级和优化级共 5 个级别，每个成熟度等级被分解成几个关键过程域，共 18 个关键过程区域，其中初始级无关键过程区域。

可重复级包括 6 个关键过程区域，为软件配置管理、软件质量保证、软件子合同管理、软件项目跟踪与监督、软件项目策划、软件需求管理；

已定义级包括 7 个关键过程区域，为同行评审、组间协调、软件产品工程、集成软件管理、培训大纲、组织过程定义、组织过程集点；

已管理级包括两个关键过程区域，为软件质量管理和定量过程管理；

优化级包括 3 个关键过程区域，为过程更改管理、技术改革管理和缺陷预防。

参考答案

（64）D　（65）A

试题（66）

PPP 中的安全认证协议是__（66）__，它使用三次握手的会话过程传送密文。

（66）A. MD5　　B. PAP　　C. CHAP　　D. HASH

试题（66）分析

PPP 认证是可选的。PPP 扩展认证协议（Extensible Authentication Protocol，EAP）可支持多种认证机制，并且允许使用后端服务器来实现复杂的认证过程。例如通过 Radius 服务器进行 Web 认证时，远程访问服务器（RAS）只是作为认证服务器的代理传递请求和应答报文，并且当识别出认证成功/失败标志后结束认证过程。通常 PPP 支持的两个认证协议是：

① 口令验证协议（Password Authentication Protocol，PAP）：提供了一种简单的两次握手认证方法，由终端发送用户标识和口令字，等待服务器的应答，如果认证不成功，则终止连接。这种方法不安全，因为采用文本方式发送密码，可能会被第三方窃取；

② 质询握手认证协议（Challenge Handshake Authentication Protocol，CHAP）：采用三次握手方式周期地验证对方的身份。首先是逻辑链路建立后认证服务器就要发送一个挑战报文（随机数），终端计算该报文的 Hash 值并把结果返回服务器，然后认证服务器把收到的 Hash 值与自己计算的 Hash 值进行比较，如果匹配，则认证通过，连接得以建立，否则连接被终止。计算 Hash 值的过程有一个双方共享的密钥参与，而密钥是不通过网络传送的，所以 CHAP 是更安全的认证机制。在后续的通信过程中，每经过一个随机的间隔，这个认证过程都可能被重复，以缩短入侵者进行持续攻击的时间。值得注意的是，这种方法可以进行双向身份认证，终端也可以向服务器进行挑战，使得双方都能确认对方身份的合法性。

参考答案

（66）C

试题（67）、（68）

ICMP 协议属于因特网中的__（67）__协议，ICMP 协议数据单元封装在__（68）__中传送。

（67）A. 数据链路层　　B. 网络层　　C. 传输层　　D. 会话层

（68）A. 以太帧　　B. TCP 段　　C. UDP 数据报　　D. IP 数据报

试题（67）、（68）分析

ICMP（Internet control Message Protocol）与 IP 协议同属于网络层，用于传送有关通信问题的消息。例如数据报不能到达目标站，路由器没有足够的缓存空间，或者路由器向发送主机提供最短通路信息等。ICMP 报文封装在 IP 数据报中传送，因而不保证可靠

的提交。

参考答案

（67）B　（68）D

试题（69）

DHCP 客户端可从 DHCP 服务器获得＿（69）＿。

（69）A．DHCP 服务器的地址和 Web 服务器的地址
　　B．DNS 服务器的地址和 DHCP 服务器的地址
　　C．客户端地址和邮件服务器地址
　　D．默认网关的地址和邮件服务器地址

试题（69）分析

本题考查 DHCP 协议的工作原理。

DHCP 客户端可从 DHCP 服务器获得本机 IP 地址，DNS 服务器的地址，DHCP 服务器的地址，默认网关的地址等，但没有 Web 服务器、邮件服务器地址。

参考答案

（69）B

试题（70）

分配给某公司网络的地址块是 210.115.192.0/20，该网络可以被划分为＿（70）＿个 C 类子网。

（70）A. 4　　B. 8　　C. 16　　D. 32

试题（70）分析

由于分配给公司网络的地址块是 210.115.192.0/20，留给子网掩码的比特数只有 4 位，所以只能划分为 16 个 C 类子网，这 16 个 C 类子网的子网号为 11000000～11001111，即 192～207，所以 210.115. 210. 0 不属于该公司的网络地址。

参考答案

（70）C

试题（71）

In computing, a device driver (commonly referred to as simply a driver) is acomputer program that operates or controls a particular type of device that is attached to a computer. A driver provides ＿（71）＿ to hardware devices, enabling operating systems and other computer programs to access hardware functions without needing to know precise details of the hardware being used。

（71）A. a software interface　　B. a programming language
　　C. a function　　D. an　Internal Bus

参考译文

在计算机中，驱动程序是指操作或者控制一种特定外设的程序。驱动程序提供一种硬件设备的软件操作接口，使得操作系统或者其他程序在不了解硬件的具体情况下可以访问该硬件设备。

参考答案

（71）A

试题（72）

（72） occurs when a series of synchronization objects are held in a preemptive system in such a way that no process can move forward。

（72）A. Spin Lock　　B. Mutex
　　C. Deadlock　　D. Schedule

参考译文

死锁发生在当一系列同步操作发生时，但并没有任何进程可以向前执行的时候。

参考答案

（72）C

试题（73）

Hardware interrupts are triggered by （73） outside the microcontroller.

（73）A. user instructions　　B. programs
　　C. kernels　　D. peripheral devices

参考译文

硬件中断是由微控制器的外部设备触发而产生的。

参考答案

（73）D

试题（74）

An embedded device is a （74） that has been devised to perform some certain functions. It is dedicated to execute a particular task that might require processors that are powerful.

（74）A. peripheral　　B. computer system
　　C. kernel　　D. user design

参考译文

一个嵌入式设备是一种用来实现特定功能的系统，可以使得执行某些特定功能的效率更加高效。

参考答案

（74）B

试题（75）

The TCP/IP stack is a complete set of networking protocols. The OSI Model was meant to be a standardized way of connecting devices together, and most protocols have some direct correlation to the OSI Model. The OSI Model has 7 layers, the fourth layer is called（75）.

（75）A. physical layer　　B. data link layer

C. application layer　　D. transport layer

参考译文

TCP/IP 协议栈是一种网络协议实现。OSI 模型是用来进行设备间连接标准化的一种模型。OSI 模型包含 7 层，第四层是传输层。

参考答案

（75）D

第 6 章　2014 下半年嵌入式系统设计师下午试题分析与解答

试题一（共 15 分）

阅读下列说明和图，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

ATM 自动取款机系统是一个由终端机、ATM 系统、数据库组成的应用系统，具有提取现金、查询账户余额、修改密码及转账等功能。ATM 自动取款机系统用例图如图 1-1 所示。

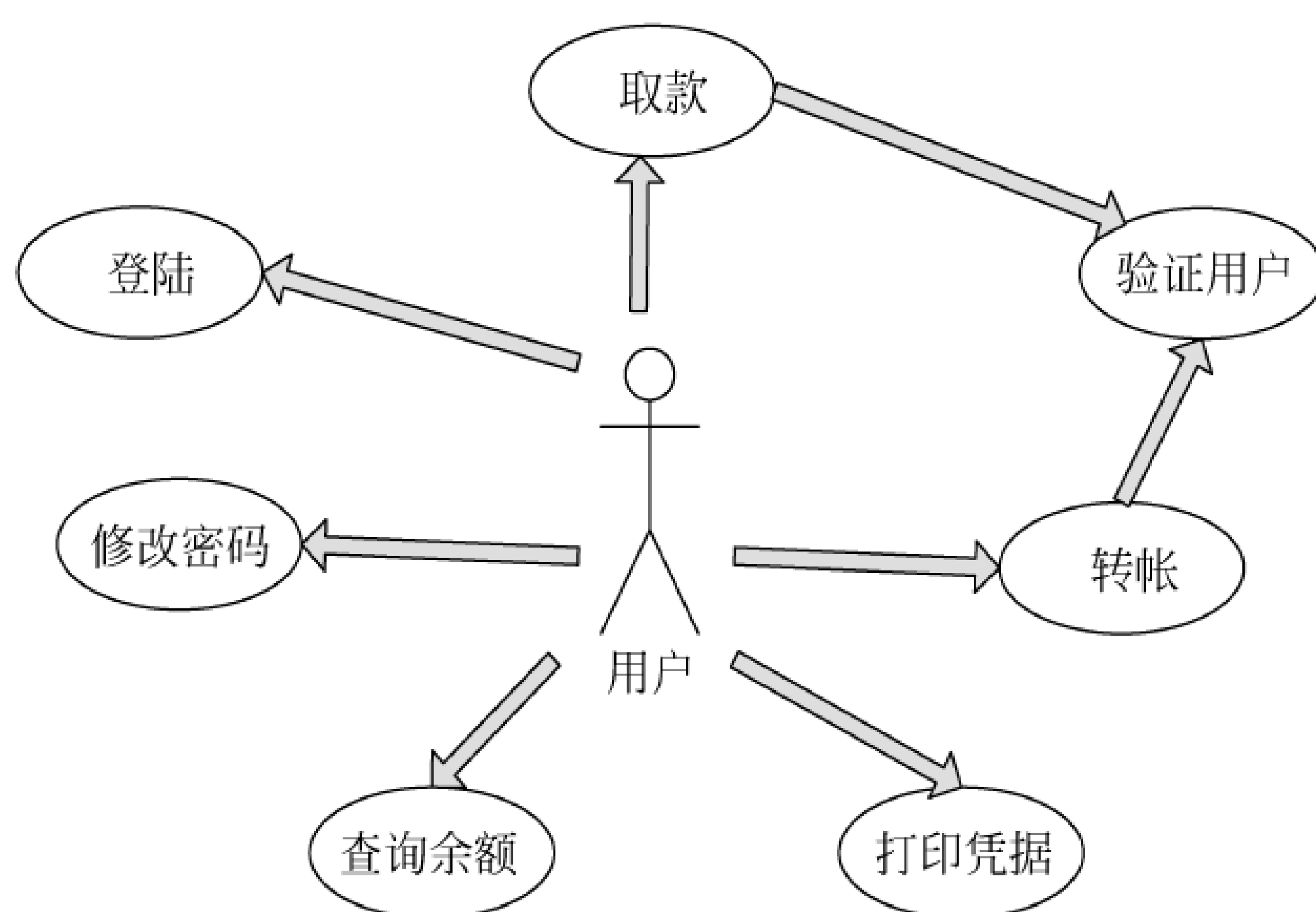


图 1-1　ATM 自动取款机系统用例图

ATM 自动取款机系统功能组成如图 1-2 所示。

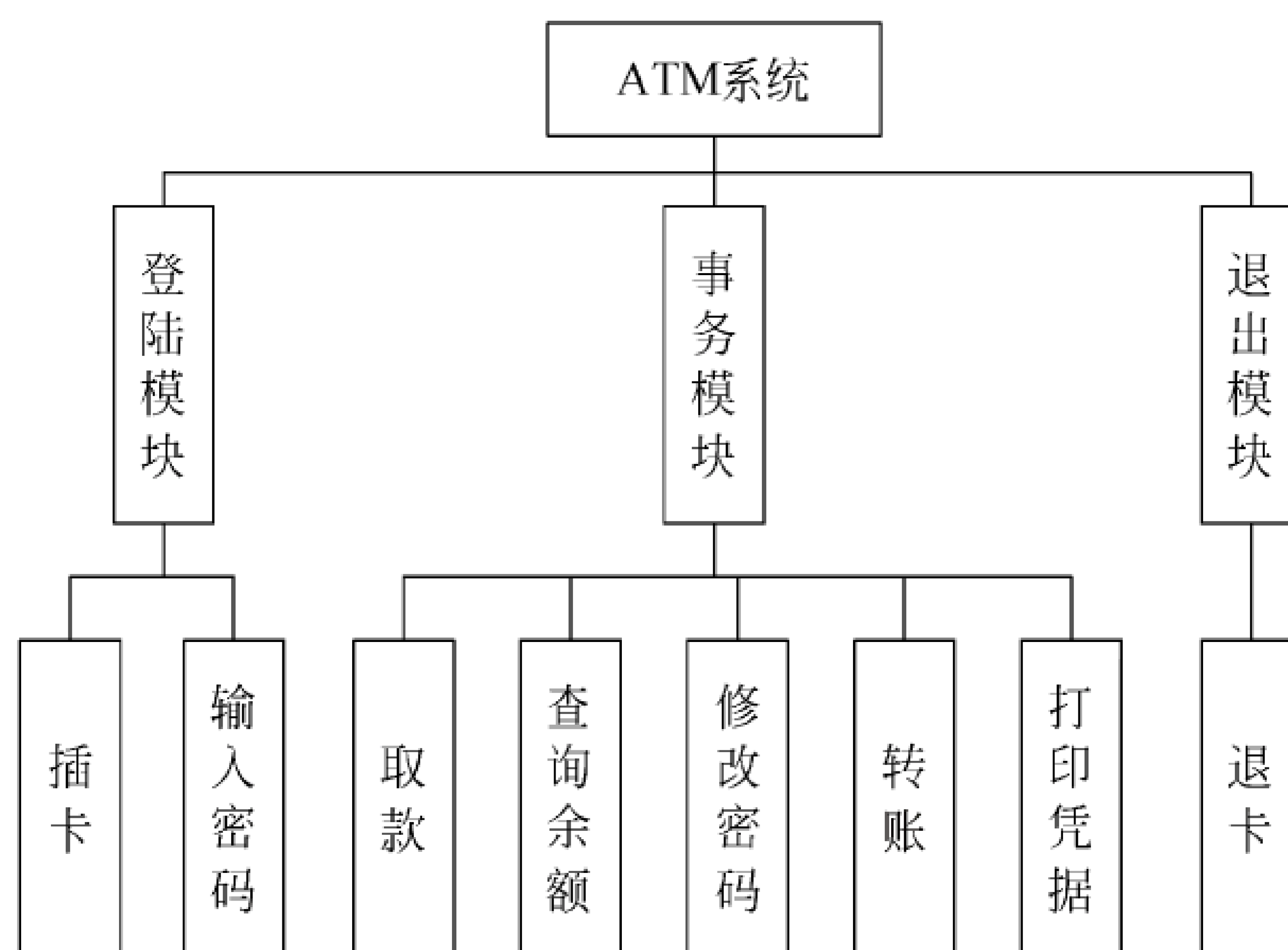


图 1-2　ATM 自动取款机系统功能图

【问题 1】（6 分）

根据 ATM 自动取款机系统功能和系统用例图，完成图 1-3 所示的 ATM 自动取款机系统的系统状态图，将系统状态图中的（1）～（6）答案填写在答题纸的对应栏中。

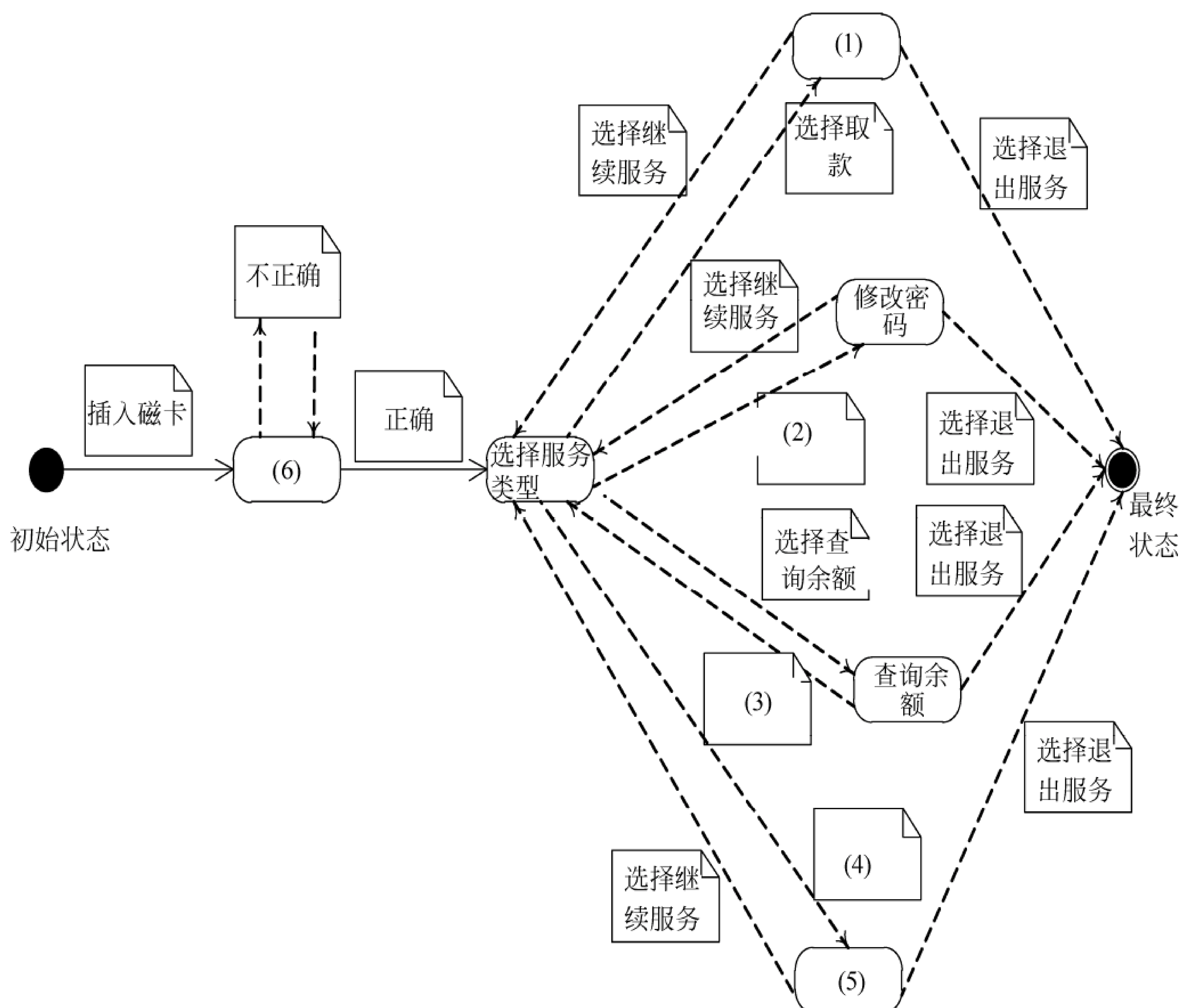


图 1-3　ATM 自动取款机系统的系统状态图

【问题 2】（5 分）

ATM 自动取款机系统取款用例描述用户取款的过程。其事件流如下：

（1）基本流

a. 用户输入取款金额；

b. 系统验证输入金额是否符合输入要求；

c. 系统验证用户账户余额；

d. 系统显示用户账户余额；

e. 用户确认取款金额；

f. 系统要求点钞机出钞；

g. 系统更新并保存账户信息。

（2）备选流

a. 如果输入金额不符合输入数字格式要求，给出提示，退出；

b. 如果输入金额超出最大取款金额，给出提示，退出；

c. 如果用户没有确认，给出提示，退出。

根据上述 ATM 自动取款机系统取款用例描述，请完成取款功能的流程图，将答案填写在答题纸的对应栏中。

【问题 3】（4 分）

ATM 自动取款机系统是与银行服务器联网的网络系统，由于系统涉及个人和企事业单位的财产安全，要求网络通信安全可靠，因此通信过程要采取消息加解密、身份认证、消息鉴别和访问控制等信息安全措施。

（1）请简要解释下列术语的基本概念，将答案填写在答题纸的对应栏中。

a．对称密钥

b．公开密钥

c．访问控制

d．消息鉴别

（2）以下几种常见的加密算法哪些属于对称加密算法？哪些属于非对称加密算法？请将答案填写在答题纸的对应栏中。

a．DES

b．RSA

c．AES

d．IDEA

e．PGP

f．DSA

g．椭圆曲线 DSA

试题一分析

本题考查软件设计中的状态图、流程图以及信息安全方面概念和基本知识。

本题要求考生认真阅读题目的描述，根据 ATM 自动取款机系统用例图和 ATM 自动取款机系统功能图了解 ATM 自动取款机系统工作过程，结合软件设计中的状态图和流程图的绘制要求，完成相关问题。

【问题 1】

由 ATM 自动取款机系统用例图和 ATM 自动取款机系统功能图可知，其工作过程如下：

当客户将银行卡插入 ATM 机后，ATM 机会要求输入密码，如果密码不正确，则需要重新输入；如果密码正确，则进入主菜单，选择不同的服务类型。服务类型有取款、修改密码、查询余额、转账等功能。完整的 ATM 自动取款机系统的系统状态图如图 1-4 所示。

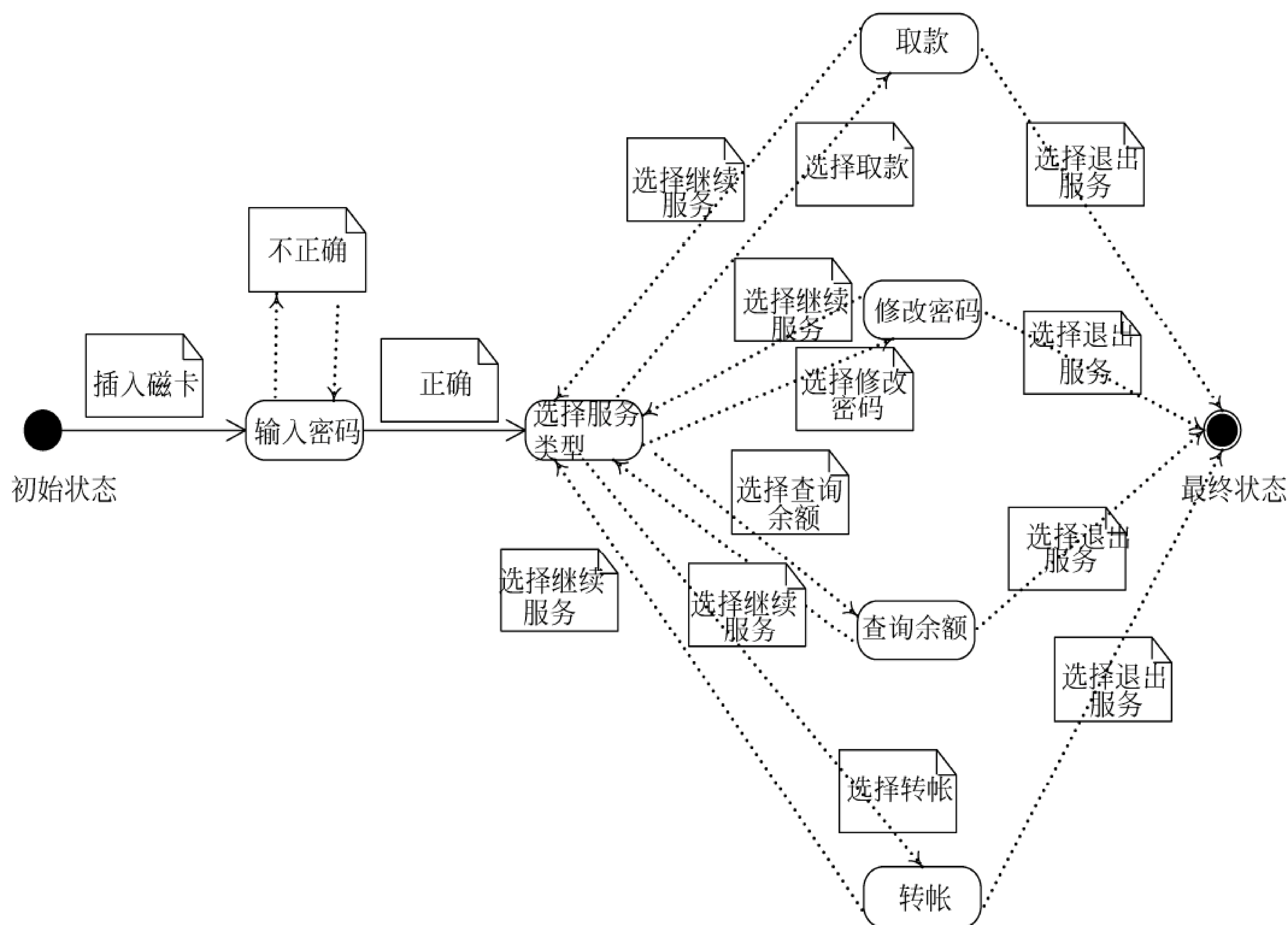


图 1-4　ATM 自动取款机系统完整的系统状态图

【问题 2】

该问题的描述部分已经给出了 ATM 自动取款机系统的取款过程的事件，流程图只需要根据实际取款的工作次序排序即可。正确的流程如下：

a）用户输入取款金额；

b）系统验证输入金额是否符合输入要求；

c）判断格式要求，如果满足要求，则继续；否则，转结束；

d）系统验证用户账户余额；

e）系统显示用户账户余额；

f）判断实际取款金额是否超出最大取款金额，若不大于，则继续；否则，给出超出最大金额提示后，转结束；

g）用户确认取款金额；

h）如果用户没有确认，时间超时，则给出超时提示，转结束；

i）系统要求点钞机出钞；

j）系统更新并保存账户信息；

k）结束。

【问题 3】

在信息安全领域，密码技术是解决信息系统安全问题的主要手段，包括加密技术、解密技术、密钥、认证等。按照密钥或者加密算法的不同，密码分为两大类：对称密钥或对称加密算法以及非对称密钥或非对称加密算法。

对称密钥（或称单密钥）或对称加密算法：编码和解码时使用同一密钥，主要用于通信和存储数据的加密。消息的发送者和接收者事先需要通过某种方法约定密钥，不让别人知道。对称密钥的优点是加密和解密速度快，容易实现；缺点是随着网络规模的扩大，密钥的管理困难，无法解决消息确认问题，缺乏自动检测密钥泄漏的能力。

非对称密钥（或称双钥）或非对称加密算法：加密和解密的密钥不同，公开密钥的加密算法，把密钥分为私钥和公钥，两者成对使用，加密用公钥，解密用私钥。非对称密钥管理简单，还具有数字签名功能，但算法比较复杂，加/解密速度慢。

DES 算法是对称加密算法。1997 年 1 月，美国政府采纳 IBM 公司设计的密码算法，作为正式的数据加密标准（Data Encryption Standard，DES），简称 DES。

RSA 是非对称加密算法。由 Rivest、Shamir、Adleman 于 1977 年提出的，RSA 是第一个使用公开密钥的加密算法，也是第一个既能用于数据加密，也能用于数字签名的算法。RSA 现在广泛用于电子商务。

AES 是先进加密标准（Advanced Encryption Standard，AES）的简称，1997 年 NIST 公开征集新的数据加密标准，以取代 DES，2002 年 5 月 26 日正式生效，到了 2006 年，AES 成为应用广泛的对称加密算法。

IDEA 是国际数据加密算法（International Data Encryption Algorithm，IDEA）的简称，是由我国科学家来学嘉和其同事 James Massey 设计的，于 1991 年发表，目的是取代 DES。

PGP（Pretty Good Privacy）密码算法用于签名、电子邮件加密和解密，是 MIT 的 Philip Zimmermann 于 1991 年提出的。PGP 使用公开密钥加密，包括一个把公钥和用户名或电子邮箱地址捆绑起来的系统，他在第二版中使用 IDEA 加密算法。

DSA 数字签名算法（Digital Signature Algorithm，DSA）是美国 NIST 在 1991 年 8 月提出的，作为数字签名标准（Digital Signature Standard，DSS）。1993 年 DSA 被 FIPS 所采用。DSA 属于非对称加密算法，其安全性于 RSA 相似。

椭圆曲线 DSA（Elliptic Curve DSA，ECDSA）是 DSA 的变种，是 Scott Vanstone 于 1992 年提出的，椭圆曲线加密是公开密钥加密的一种方法，基于有限域的椭圆曲线的代数结构。椭圆曲线 DSA 于 1998 年被 ISO 接受为标准（ISO 14888-3），1999 年被 NIST 接受为标准（ANSI X9.62），2000 年被 IEEE 和 FIPS 接受为标准（IEEE 1363-2000 和 FIPS 186-2）。

因此，对称加密算法有 DES、 AES 、IDEA。非对称加密算法有 RSA 、PGP、 DSA、椭圆曲线 DSA。

参考答案

【问题 1】

（1）取款

（2）选择修改密码

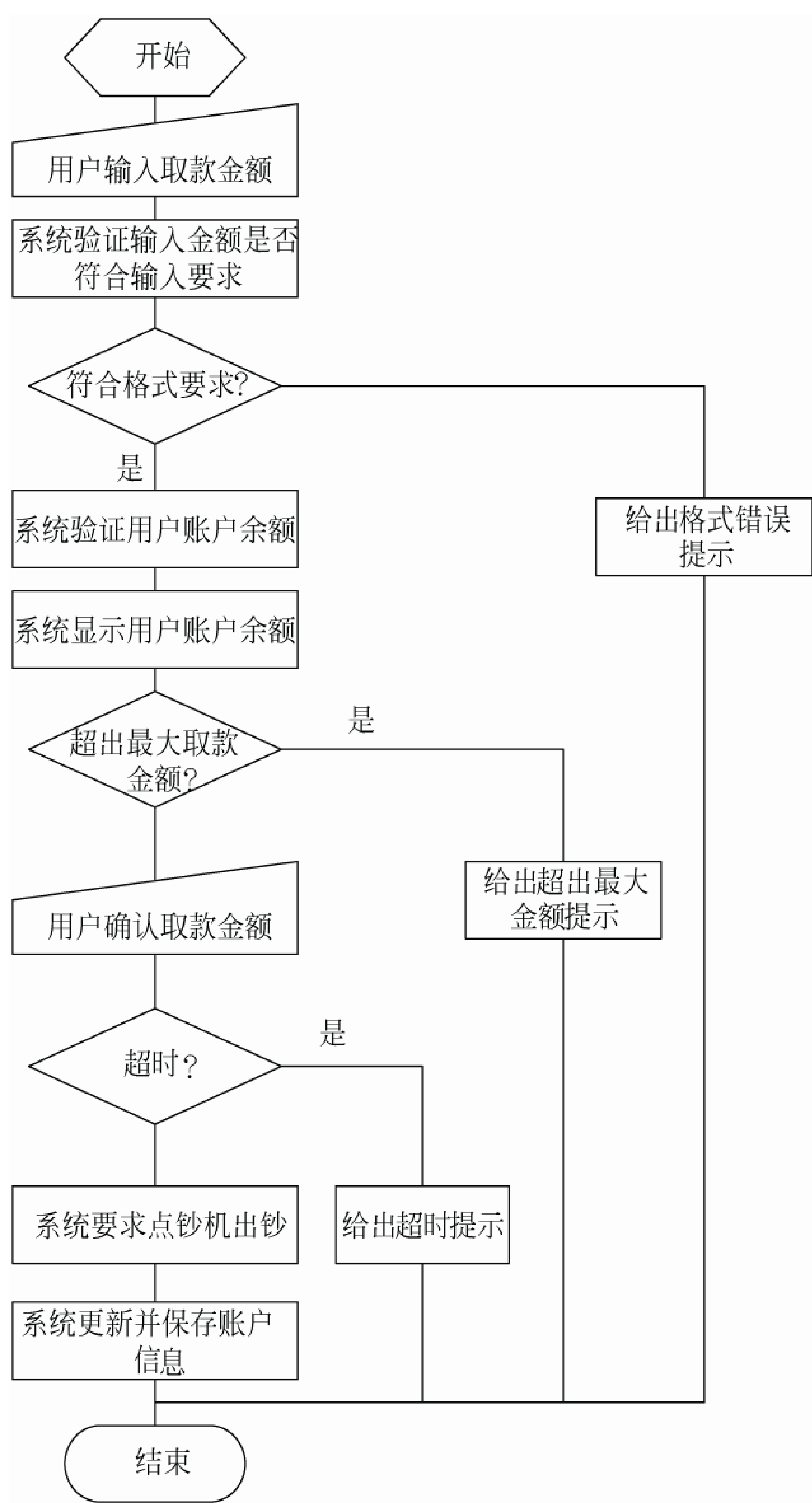
（3）选择继续服务

（4）选择转账

（5）转账

（6）输入密码

【问题 2】



【问题 3】

（1）

a．对称密钥：对称密钥加密又叫专用密钥加密，即发送和接收数据的双方必须使用相同的密钥对明文进行加密和解密运算。

b．公开密钥：公开密钥也称为非对称密钥，每个人都有一对唯一对应的密钥：公开密钥（简称公钥）和私人密钥（私钥），公钥对外公开，私钥由个人秘密保存；用其中一把密钥加密，就只能用另一把密钥解密。

c. 访问控制：按用户身份及其所归属的某项定义组来限制用户对某些信息项的访问，或限制对某些控制功能的使用的一种技术。

d．消息鉴别：利用鉴别函数产生一个鉴别符，接收者通过鉴别符能够检验和证实消息的合法性、真实性和完整性。这是一个证实收到的消息来自可信的原点且未被篡改的过程。

（2）

对称加密算法：DES、 AES 、IDEA

非对称加密算法：RSA 、PGP、 DSA、椭圆曲线 DSA

试题二（共 15 分）

阅读下列说明和图，回答问题 1 和问题 2，将解答填入答题纸的对应栏内。

【说明】

在嵌入式系统设计中，李工使用某嵌入式处理器和对应的以太网芯进行带有网络功能的单板实现，该电路中还包含 DDR、Flash 等存储芯片和相应的外围控制芯片。图 2-1 为所选用嵌入式处理器的存储模块存储地址总线变换示意图，图 2-2 为以太网芯片外围设计的相关原理示意图，图 2-3 为用户在该嵌入式单板系统上实现内部嵌入式 Web 服务器的流程示意图。

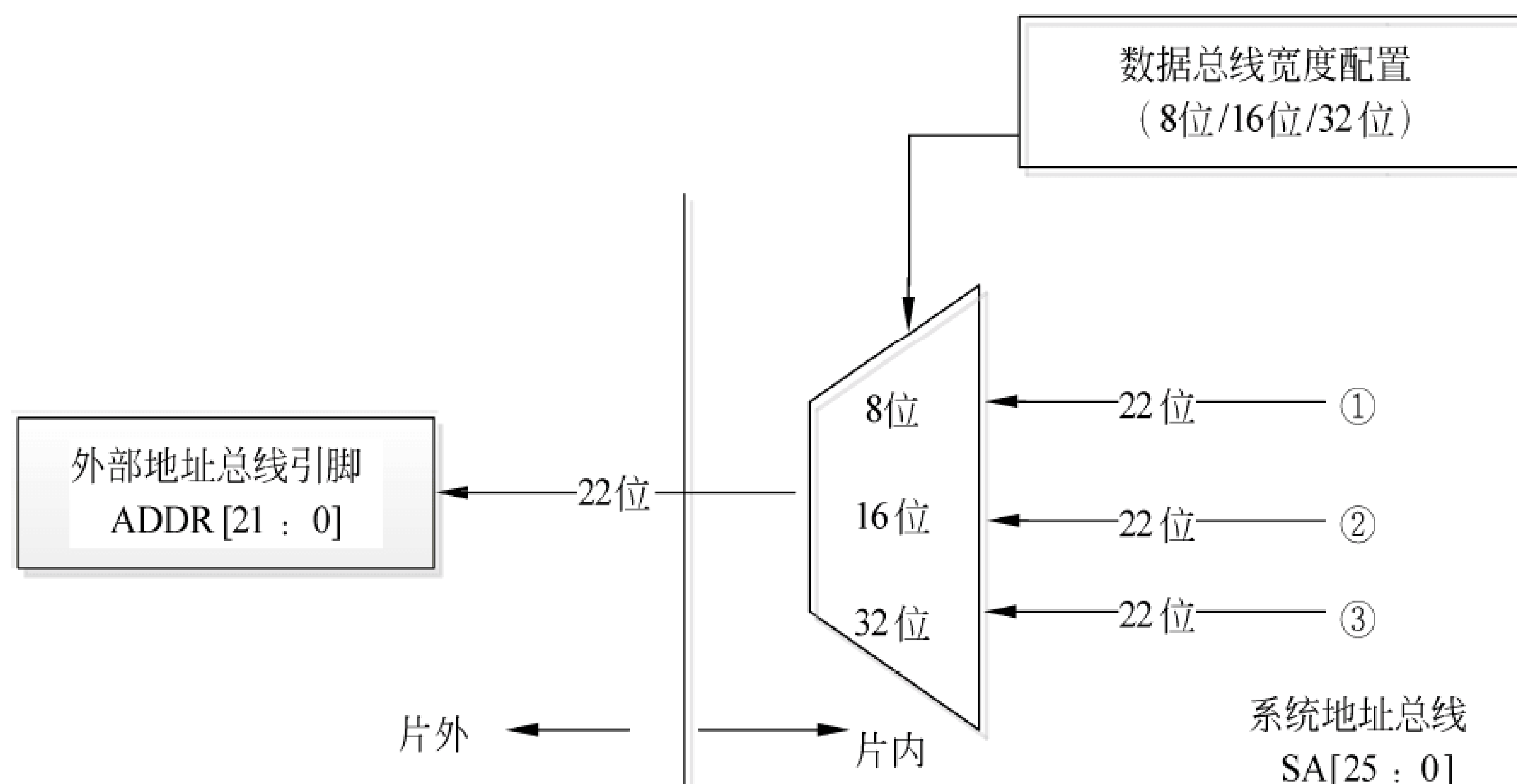


图 2-1 存储地址总线变换示意图

图 2-2　以太网芯片外设设计原理示意图

信号处理（屏蔽、报警设置）

用socket ( )创建套接字

(1)

(2)

(3)

阻塞、转入操作系统其他进程、等待客户数据

并发进程

用户子程序

调用

返回采样值

(4)

HTTP 请求

HTTP 应答

Close ()

图 2-3　嵌入式 WEB 服务器流程示意图

在该嵌入式处理器的存储系统设计中，嵌入式处理器内部包含 SA[25:0]（从高到低）共 26 根系统地址总线，外部使用 22 根数据线和外部存储设备进行连接。

嵌入式处理器和以太网芯片之间的交互接口为 MII（Media Independent Interface）接口，包含数据线和控制线。数据线分为收发两个方向：其中 RXD[3:0]为并行数据接收线，RXCLK 为对应的时钟线；TXD[3:0]为并行数据发送线，TXCLK 为对应的时钟线。MDIO 和 MDC 为控制线，通过其进行以太网芯片的配置。以太网芯片的最大通信频率由其外围的晶振频率和收发数据线的并行数目决定。

在嵌入式系统设计中，嵌入式处理器和以太网芯片之间可以设计为一对多的方式，每个以太网控制器都有一个 PHYID，该 PHYID 依赖于以太网芯片周边的电路设计。在图 2-2 的设计中，该以太网芯片的 PHYID 由图中的 PHYID[4:0]五个管脚来定。对于该以太网芯片而言，PHYID[4:0]在启动时是作为 PHYID 选择控制使用，在启动后是作为其他指示功能使用。PHYID 的最大值是 31（五位），最小是 0，由 PHYID[4:0]从高位到低位决定，对应管脚为高电平时对应的值为 1，低电平时对应的值为 0。

【问题 1】（9 分）

如图 2-1 所示，用户可以通过寄存器将存储总线变换方式配置为字节模式（8 位模式），半字模式（16 位模式）或者字模式（32 位模式）中的任何一种，不同模式下，所使用到的地址线不同。

在图 2-1 中的，①、②、和③分别对应的地址线连接应该依次是__（1）__。

A. SA2-SA23, SA1-SA22 ,SA0-SA21

B. SA0-SA21, SA2-SA23 ,SA1-SA22

C. SA1-SA22, SA2-SA23 ,SA0-SA21

D. SA0-SA21, SA1-SA22, SA2-SA23

根据图 2-2 的网络部分相关电路设计，可以知道该嵌入式处理器的网络通信中，最大通信频率是__（2）__Mbps。

A．10000　　B．1000　　C．100　　D．10

如果该网络芯片工作在 100Mbps，那么在图 2-2 的设计中，RXCLK 的工作频率应该是__（3）__Mbps.

根据图 2-2 的电路和题目说明，在该电路中，以太网芯片的 PHYID 应该是__（4）__。

【问题 2】（6 分，每空 1.5 分）

在图 2-3 中，为了实现嵌入式 Web 服务器和对应的请求流程，李工设计了该流程示意图，根据网络通信的过程，从下面选项中选择合适的处理过程，填充图 2-3 中的空（1）～（4）。

空（1）～（4）备选答案：

A．创建 TCP socket 套接字

B．关闭 socket 套接字
C．accept 尝试建立 TCP 连接
D．HTTP 服务
E．数据发送处理
F．数据接收处理
G．bind 绑定套接字
H．本地其他服务处理
I．listen 侦听客户套接字
J．创建 UDP socket 套接字

试题二分析

本题考查嵌入式处理器的硬件原理及连线设计和相关软件中网络程序的设计。

此类题目要求考生认真阅读题目对题目进行分析，仔细查看所提供的硬件原理设计，根据设计开发经验，进行问题回答。

【问题 1】

在该嵌入式处理器的存储系统设计中，嵌入式处理器内部包含 SA[25:0]（从高到低）共 26 根系统地址总线，外部使用 22 根数据线和外部存储设备进行连接。由原理图中可以看出，该存储器设计可以实现 8 位，16 位，32 位的不同控制，在不同控制方式下，连线的方式也会不同。在 8 位模式下，最低位使用的肯定是 SA0；在 16 位模式下，也就是无论最低位是 0 是 1 都不影响地址选择，即此时最低位应该是 SA1；在 32 位模式下，即最低位是 0，1，2，3 时候都不影响寻址，即此时最低位应该是 SA2。由此即可知，在不同模式选择下所连接的地址位是不同的。

目前典型的嵌入式处理器支持 10M、100M、1000M 的不同速率设计，在不同模式下，网络芯片和外部接口有所不同，尤其表现在 RJ45 连线的差分线的数目上，以及表现在 PHY 芯片和 CPU 之间的 MDIO 数据线和 PHY 芯片的时钟上。由原理图可以看出，该 PHY 芯片的时钟为 25M，同时 MDIO 中收发数据线各是 4 根，因此其最大速率应该是 100Mbps。

当网络工作在 100Mbps 情况下，PHY 和 CPU 之间的收发都是依靠四根并行线来实现的。因此 100M/4=25M，也就是说 CLK 应该工作在 25M。由原理图及题目中所给出 PHYID 的计算方法，由高位到低位，依据上电状态下的高低电平可以非常容易计算出 PHYID 的数值。

【问题 2】

在网络设计过程中，一般服务器和客户端的通信可以采用 TCP，也可以采用 UDP 的形式进行。

TCP 是面向连接的通信方式，可以保证数据的准确性和一致性，UDP 是不保证连接，

但是其速度快，负荷较小。

在TCP连接过程中，需要服务器，客户端按照固定的流程进行软件实现。服务器首先绑定端口和IP，然后侦听，等待客户端连接。客户端在创建对应的套接字后即可按照IP，端口来连接服务器，待连接成功后，服务器客户端即可开始通信。

在UDP的通信实现中，客户端不用连接服务器，只是向固定的IP和端口进行数据报文的发送，服务器端只是不断的接收对应IP和端口的数据，然后依据数据内容进行有效性判断，进而进行数据处理。

参考答案

【问题1】

（1）D

（2）C

（3）25

（4）1或者0x01

【问题2】

（1）G

（2）I

（3）C

（4）D

试题三（共15分）

阅读下列说明，回答问题1至问题3，将解答填入答题纸的对应栏内。

【说明】

某嵌入式刹车控制软件，应用于汽车刹车控制器，该软件需求如下：

1. 模式选择：采集模式控制离散量信号In_D1并通过模式识别信号灯显示软件当前工作模式。在信号In_D1为低电平时进入正常工作模式（模式识别信号灯为绿色），为高电平时进入维护模式（模式识别信号灯为红色）。软件在正常工作模式下仅进行刹车控制和记录刹车次数，在维护模式下仅进行中央控制器指令响应；

2. 刹车控制：采用定时中断机制，以5ms为周期采集来自驻车器发出的模拟量信号In_A1以及来自刹车踏板发出的模拟量信号In_A2，并向刹车执行组件发送模拟量信号Out_A1进行刹车控制；

3. 记录刹车次数：在Out_A1大于4V时，读出非易失存储器NVRAM中保存的刹车次数记录进行加1操作，然后保存至非易失存储器NVRAM中；

4. 响应中央控制器指令：接收来自中央控制器的串行口指令字In_S1，回送串行口响应字Out_S1。当接收的指令字错误时，软件直接丢弃该命令字，不进行任何响应。

指令字及响应字说明如表3-1所示。

表 3-1　指令字和响应字

序号	指令	指令字 In_S1 格式				响应字 Out_S1 格式				
		帧头	指令码	帧长	帧尾	帧头	响应码	帧长	数据	帧尾
1	读取刹车次数指令	0x5A	0x01	0x04	0xA5	0x5A	0x01	0x06	刹车次数（2 字节）	0xA5
2	清除刹车次数指令	0x5A	0x02	0x04	0xA5	0x5A	0x02	0x06	0x0000	0xA5

【问题 1】（7 分）

请简述本软件串行输入接口测试的测试策略及测试内容。针对表 3-1 中“读取刹车次数指令”进行鲁棒性测试时应考虑哪些情况？

【问题 2】（6 分）

某测试人员设计了表 3-2 所示的操作步骤对模式选择功能进行测试（表中 END 表示用例到此结束）。

表 3-2

前提条件	上电前置 In_D1 为低电平，给测试环境上电后，模式识别信号灯为绿色	
顺序号	**In_D1 输入**	**模式识别信号灯预期输出**
1	高电平	红色
2	低电平	绿色
3	高电平	红色
4	END	
5		

为进一步提高刹车控制软件的安全性，在需求中增加了设计约束：软件在单次运行过程中，若进入正常工作模式，则不得再进入维护模式。请参照表 3-2 的测试用例完成表 3-3，用于测试该设计约束。

表 3-3

前提条件		
顺序号	**In_D1 输入**	**模式识别信号灯预期输出**
1		
2		
3		
4		
5		

【问题 3】（2 分）

本项目在开发过程中通过测试发现了 17 个错误，后期独立测试发现了 31 个软件错误，在实际使用中用户反馈了 2 个错误。请计算缺陷探测率（DDP）。

试题三分析

本题考查软件测试的一些基本概念及依据需求进行测试用例设计的能力。

此题目要求考生认真阅读题目所给的说明，了解刹车控制软件的工作流程，结合软件测试的一些基本概念，在刹车控制软件中进行实际应用。

【问题 1】

本问题主要考查测试的基本概念，对所有的测试而言，都必须进行正常测试和异常测试，在本题中对测试对象实例化为串行输入接口。串行输入接口在本题的需求描述中，根据表 3-1 内容，负责接收读取刹车次数和清除刹车次数两种指令，故测试内容为此两种指令。对“读取刹车次数指令”进行鲁棒性测试时应考虑的情况，其实也是接口鲁棒性测试概念的一个实例化，对接口的数据包而言，至少应该包括帧头错误、数据长度错误、数据错误、校验和错误、校验码错误以、帧尾错误以及其他防止指令错误手段的错误等。对本题的实例化而言，具体包括帧头错误、指令码错误、帧长错误、帧尾错误以及整个指令长度超过 4 字节的情况。

【问题 2】

如果不考虑约束，软件工作状态从组合的角度来说，表 3-2 的测试顺序完全符合要求。但是许多软件在实际使用中，由于真实情况的限制，不能从理论的情况进行组合，对一些条件必须要进行约束。比如本题中，在单次进入正常工作模式后，就不能进入维护模式，因为维护模式是一种检修模式，不能在正常工作中进行检修，所以必须保证在正常工作模式下，对维护模式命令不响应。所以此题的前提条件应该为“上电前置 In_D1 为高电平，给测试环境上电，模式识别信号灯为红色”，即在上电后首先让工作模式为维护模式；然后再发送进入正常工作模式命令，灯变绿，进入工作模式；最后在正常工作模式下，发送进入维护模式命令，此时软件应该不响应，灯继续为绿色，表示在工作模式，完成带约束条件的状态转换测试。如果继续表 3-2 的测试前提条件，不管发送什么命令，灯一直不会变化，就无法判断是软件问题还是测试设备问题，无法完成测试。

【问题 3】

此题是一个简单的测试概念，缺陷探测率（DDP）=测试发现的软件问题/软件总的发现问题，对本题而言，缺陷探测率（DDP）=(17+31)/(17+31+2)= 96%。

参考答案

【问题 1】

测试策略包括测试正常和异常指令的响应。

测试内容包括读取刹车次数和清除刹车次数两种指令。

对“读取刹车次数指令”鲁棒性测试时应考虑输入接口帧头错误、指令码错误、帧长错误、帧尾错误以及整个指令长度超过 4 字节的情况。

【问题 2】

前提条件	**上电前置 In_D1 为高电平，给测试环境上电，模式识别信号灯为红色**	
顺序号	**In_D1 输入**	**模式识别信号灯预期输出**
1	低电平	绿色
2	高电平	绿色
3	END	
4		
5		

【问题 3】

DDP = (17+31)/(17+31+2) = 96%

试题四（共 15 分）

阅读下列说明、图和表，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

某公司承接了一个控制系统的项目，由王工负责系统的方案设计。王工的设计方案如图 4-1 所示。该方案是基于 VME 总线的多机并行处理系统，由主控制模块作为 VME 总线的主设备，即总线控制器，负责整个系统的控制与管理；3 个数据处理模块作为从设备，负责数据处理与计算；1 个 I/O 模块也作为从设备，负责系统与外部接口之间的高速数据通信。同时，为了简化设计，该系统 5 个模块均采用同一款 VME 协议芯片，实现内总线和 VME 总线的连接。

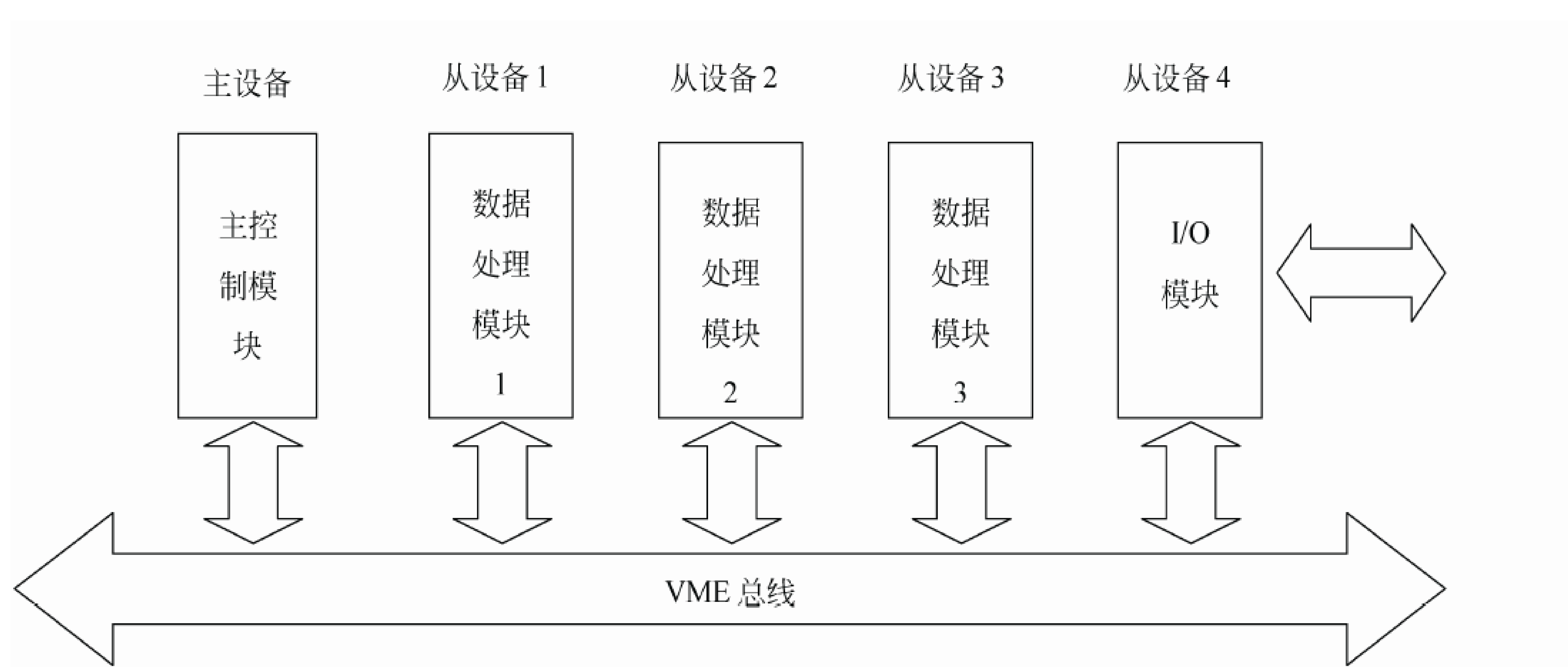


图 4-1　某嵌入式系统结构图

该系统中每个模块的相关信息见表 4-1 所示。

表 4-1　模块信息表

序　号	模　　块	处 理 器	工 作 模 式	厂　　商
1	主控制模块	PowerPC7447	大端	Freescale
2	数据处理模块 1	PowerPC750	大端	Freescale
3	数据处理模块 2	PowerPC750	大端	Freescale
4	数据处理模块 3	PowerPC750	大端	Freescale
5	I/O 模块	DM648	小端	TI

【问题 1】（6 分）

王工设计采用共享存储器方式，进行多机之间的通信。VME 共享存储器的地址空间映射，分为输出窗口和输入窗口两部分。输出窗口实现处理器本地地址空间到 VME 总线地址空间的映射，输入窗口实现 VME 总线地址空间到处理器本地地址空间的映射。

输出窗口空间设置说明：为了每个模块能访问到其他 4 个模块，在每个模块的处理器本地地址空间中开辟 5M 空间，映射到 VME 总线上的 5M 地址空间。映射关系见表 4-2。

表 4-2　输出窗口地址空间映射表

序号	模块	处理器本地总线地址空间	VME 总线地址空间
1	主控制模块	0xD000’0000~0xD04F’FFFF	0x0000’0000~0x004F’FFFF
2	数据处理模块 1	0xD000’0000~0xD04F’FFFF	0x0000’0000~0x004F’FFFF
3	数据处理模块 2	0xD000’0000~0xD04F’FFFF	0x0000’0000~0x004F’FFFF
4	数据处理模块 3	0xD000’0000~0xD04F’FFFF	0x0000’0000~0x004F’FFFF
5	I/O 模块	0xD000’0000~0xD04F’FFFF	0x0000’0000~0x004F’FFFF

输入窗口空间设置说明：每个模块分配 1M 的 VME 地址空间，并将这 1M 空间映射到处理器本地 RAM 区域中，专门用于 VME 通信数据缓冲区。映射关系见表 4-3。

表 4-3　输入窗口地址空间映射表

序号	模块	VME 总线地址空间	RAM 数据缓冲区
1	主控制模块	0x0000’0000~0x000F’FFFF	0x00F0’0000~0x00FF’FFFF
2	数据处理模块 1	0x0010’0000~0x001F’FFFF	0x00F0’0000~0x00FF’FFFF
3	数据处理模块 2	0x0020’0000~0x002F’FFFF	0x00F0’0000~0x00FF’FFFF
4	数据处理模块 3	0x0030’0000~0x003F’FFFF	0x00F0’0000~0x00FF’FFFF
5	I/O 模块	0x0040’0000~0x004F’FFFF	0x00F0’0000~0x00FF’FFFF

VME 总线驱动中，按照上述方式对寄存器进行设置，实现了 VME 总线共享存储器工作方式，将对其他模块的操作转化为对处理器本地地址空间访问操作相似的读写操作，并且都采用总线远程写，总线本地读的方式。

数据处理模块 1 发送消息到数据处理模块 2，它们之间采用 1M 数据缓冲区的第一个 32 位作为握手标志。则数据处理模块 1 访问标志区的总线地址为__（1）__，数据处理模块 2 访问标志区的总线地址为__（2）__。

I/O 模块向主控制模块发送控制命令，它们之间采用 1M 数据缓冲区偏移 0x100 处作为命令缓冲区。则 I/O 模块访问命令区的总线地址为__（3）__，主控制模块访问命令区的总线地址为__（4）__。

【问题 2】（3 分）

如表 4-1 所示，该系统中采用的处理器有大端和小端两种工作模式。王工设计 VME 总线上传输的数据全部采用小端方式，那么当处理器通过 VME 总线发送数据时，需要根据自己的工作模式，对数据进行必要的转换，以符合协议要求。

当 I/O 模块向主控制模块发送控制命令 0xAABBCCDD，那么它写入 VME 总线的实际数据是__（1）__，当主控制模块向数据处理模块 3 和 I/O 模块发送控制命令 0x12345678，那么它写入 VME 总线的实际数据是__（2）__和__（3）__。

【问题 3】（6 分）

为了提高数据通信的性能，在进行大数据量通信时，王工设计采用 DMA 的方式。DMA 通信方式能够满足高速 VME 设备的需求，也有利于发挥 CPU 效率。该 VME 协议芯片有两种 DMA 工作方式：一种是直接方式（Direct mode），一种是链方式（Linked_list mode）。在直接方式下，在每次数据传输前，需要驱动程序对 DMA 控制寄存器进行设置，然后进行 DMA 传输，并等待传输完成，或者异常错误。直接方式是一种软件和硬件同步工作方式。在链方式下，驱动程序只需要设置命令包。在通信过程中，硬件根据命令包的内容完成传输，并根据链中的下一个命令包，继续传输，直到所有命令包完成或者异常错误。链方式是一种软件和硬件异步工作的方式。

图 4-2 是 DMA 直接方式的流程图，请补全流程图，并将答案填写在答题纸的对应栏中。

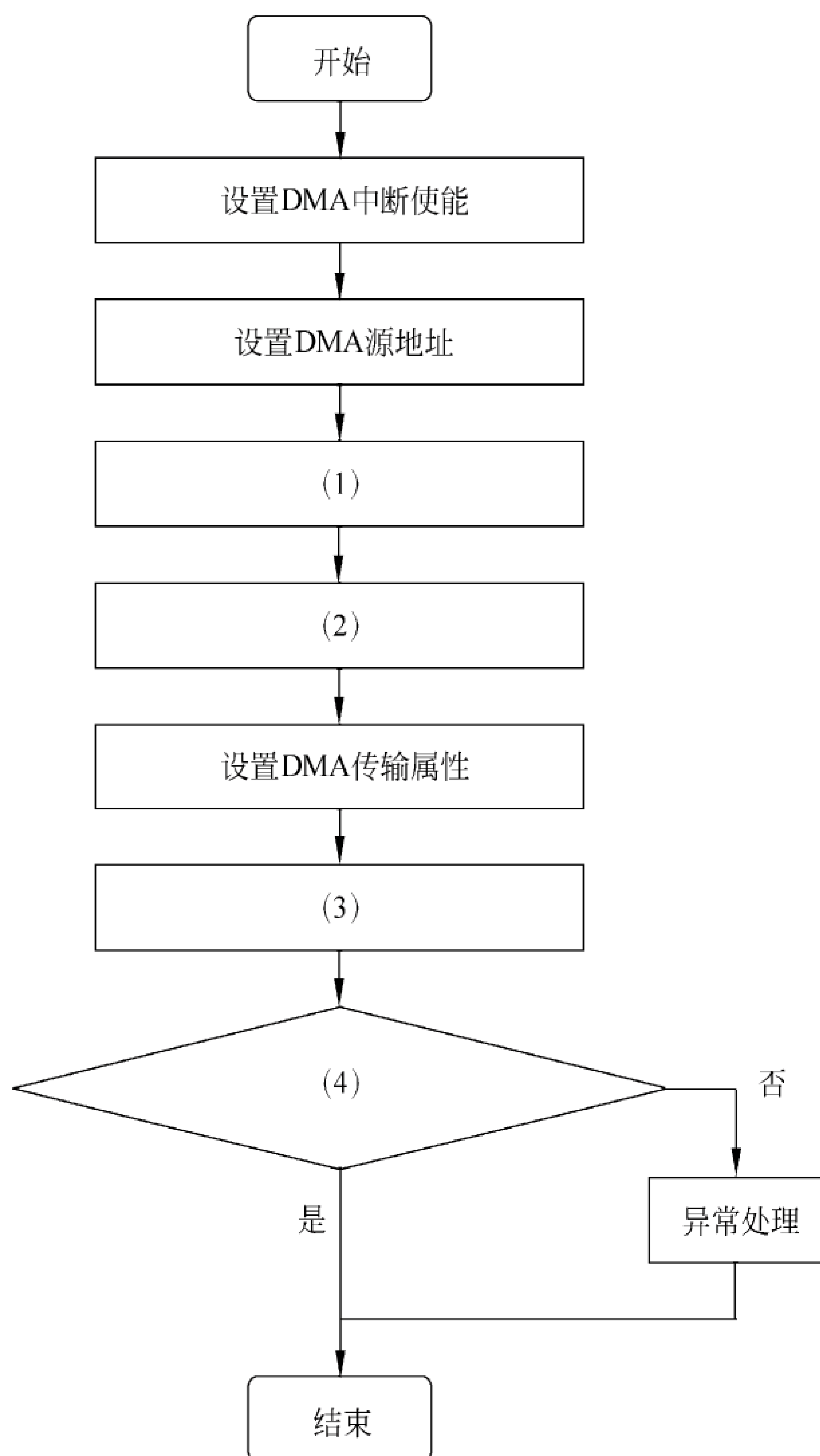


图 4-2　DMA 直接方式流程图

试题四分析

本题考查嵌入式系统中计算机总线、存储、DMA 等相关知识及应用。

【问题 1】

该系统是基于 VME 总线的多机并行处理系统，采用共享存储器方式进行多机之间的通信，定义了 5MB 的 VME 空间，用于主控制模块等 5 个模块之间的 VME 通信。

VME 总线的共享存储器方式，通过地址空间映射来实现，分为输出窗口和输入窗口两部分。输出窗口实现处理器本地地址空间到 VME 总线地址空间的映射，本系统中每个模块配置了相同的 5MB 的处理器输出窗口地址空间（0xD000’0000～0xD04F’FFFF），用于映射到 VME 总线上的 5MB 地址空间（0x0000’0000～0x004F’FFFF）。输入窗口实现 VME 总线地址空间到处理器本地地址空间的映射。本系统中按照模块顺序，每个模块将 1M 的 VME 地址空间，映射到处理器本地 RAM 区域中（0x00F0’0000～0x00FF’FFFF），专门用于 VME 通信数据缓冲区。整个系统的映射关系图 4-3 所示。

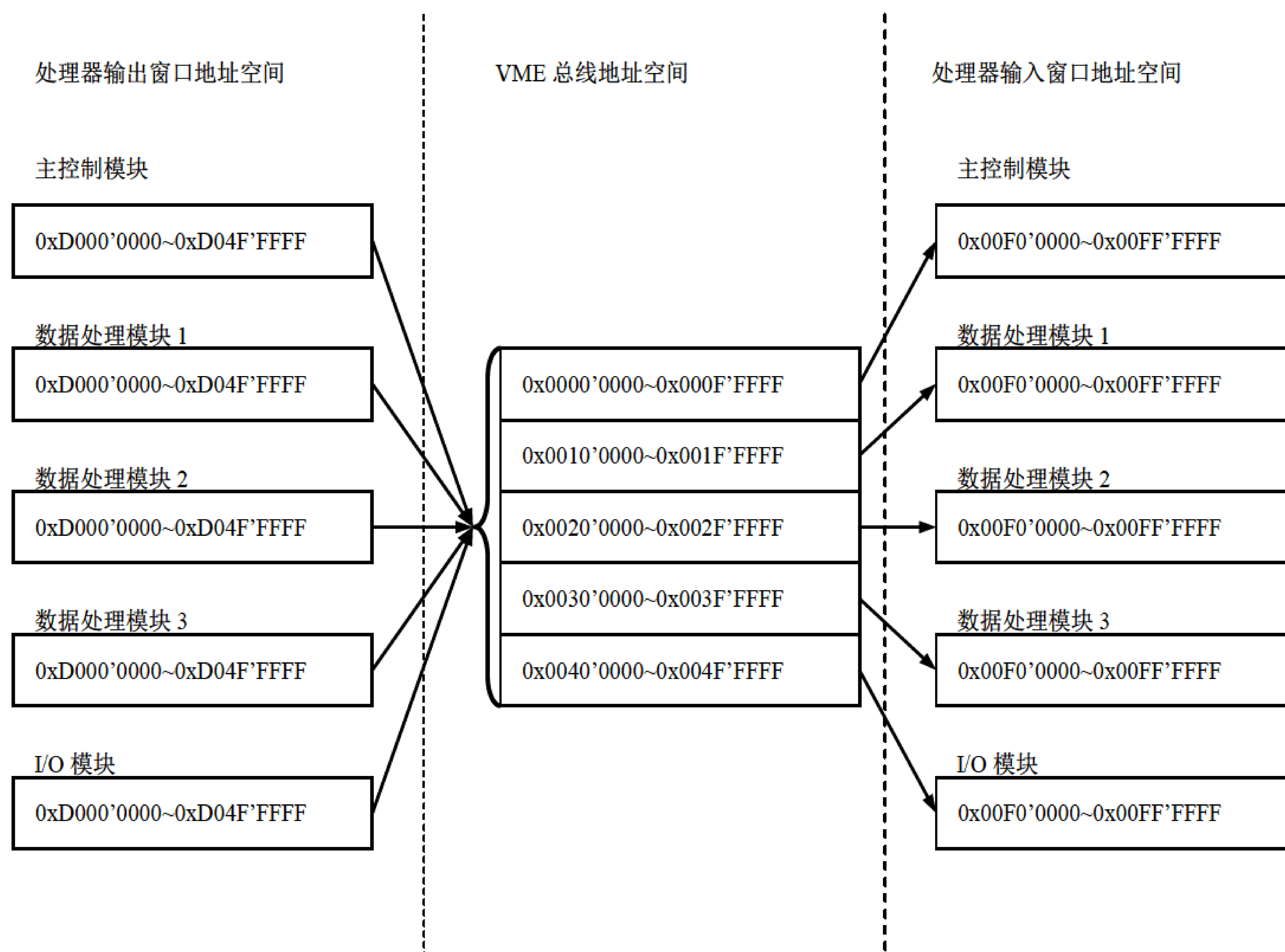


图 4-3　VME 总线地址映射关系

由于所有驱动都采用总线远程写方式，数据处理模块 1 要访问数据处理模块 2 的通信缓冲区，访问的基地址就是数据处理模块 2 内存缓存区对应的 VME 总线地址，即 VME 总线 0x0020’0000，该地址对应数据处理模块 1 的本地地址，则为 0xD020’0000。由

于所有驱动都采用总线本地读的方式，所以数据处理模块 2 访问的基地址为本地存储器地址，即 0x00F0’0000 。具体的地址空间再由基地址加上指定的偏移即可。

同理，I/O 模块要访问主控制模块的通信缓存区，访问的基地址就是主控制模块内存缓存区对应的 VME 总线地址，即 VME 总线 0x0000’0000，该地址对应 I/O 模块的本地地址，则为 0xD000’0000。主控制模块访问的基地址为本地存储器地址，即 0x00F0’0000。具体的地址空间再由基地址加上指定的偏移即可。

【问题 2】

数据在计算机中表示时，有大端和小端两种格式。大端模式是指数据的高位保存在内存的低地址中，而数据的低位保存在内存的高地址中，这样的存储模式有点儿类似于把数据当作字符串顺序处理，地址由小向大增加，而数据从高位往低位放。小端模式是指数据的高位保存在内存的高地址中，而数据的低位保存在内存的低地址中，这种存储模式将地址的高低和数据位权有效地结合起来，高地址部分权值高，低地址部分权值低，与用户的逻辑方法一致。

例如，数字 0x12345678 在内存中的表示形式为：

1. 大端模式：低地址 ------> 高地址 0x12 | 0x34 | 0x56 | 0x78
2. 小端模式：低地址 ------> 高地址 0x78 | 0x56 | 0x34 | 0x12

从软件处理的角度上，不同端模式的处理器进行数据传递时必须要考虑端模式的不同。如进行网络数据传递时，必须要考虑端模式的转换。其中互联网使用的网络字节顺序采用大端模式进行编址，而主机字节顺序则根据处理器的不同而不同，如 PowerPC 处理器使用大端模式，而 Pentium 处理器使用小端模式。大端模式处理器的字节序到网络字节序不需要转换；而小端模式处理器的字节序到网络字节必须要进行转换。

在该系统中，VME 总线上传输的数据全部采用小端方式，但主控制模块、数据处理模块 1、数据处理模块 2、数据处理模块 3 均采用大端方式处理器，因此发送到 VME 总线上的数据要进行大端到小端模式的转换，而从 VME 总线上接收的数据，要进行小端到大端模式的转换，但 I/O 模块由于采用的是小端模式的处理器，则不需要进行转换。

【问题 3】

DMA（Direct Memory Access，直接内存存取）是所有计算机的重要特色，它允许不同速度的硬件装置来传输数据，而不需要依赖于 CPU 的大量负载。DMA 传输将数据从一个地址空间复制到另外一个地址空间。当 CPU 初始化这个传输动作，传输过程则由 DMA 控制器来实行和完成，如图 4-4 所示。典型的例子就是移动一个外部内存的区块到芯片内部更快的内存区。这样的操作并没有让处理器工作拖延，反而可以被重新安排去处理其他的工作。DMA 传输对于高效能嵌入式系统是很重要的。

在实现 DMA 传输时，由 DMA 控制器直接掌控总线，因此，存在着一个总线控制权转移问题。即 DMA 传输前，CPU 要把总线控制权交给 DMA 控制器，而在结束 DMA

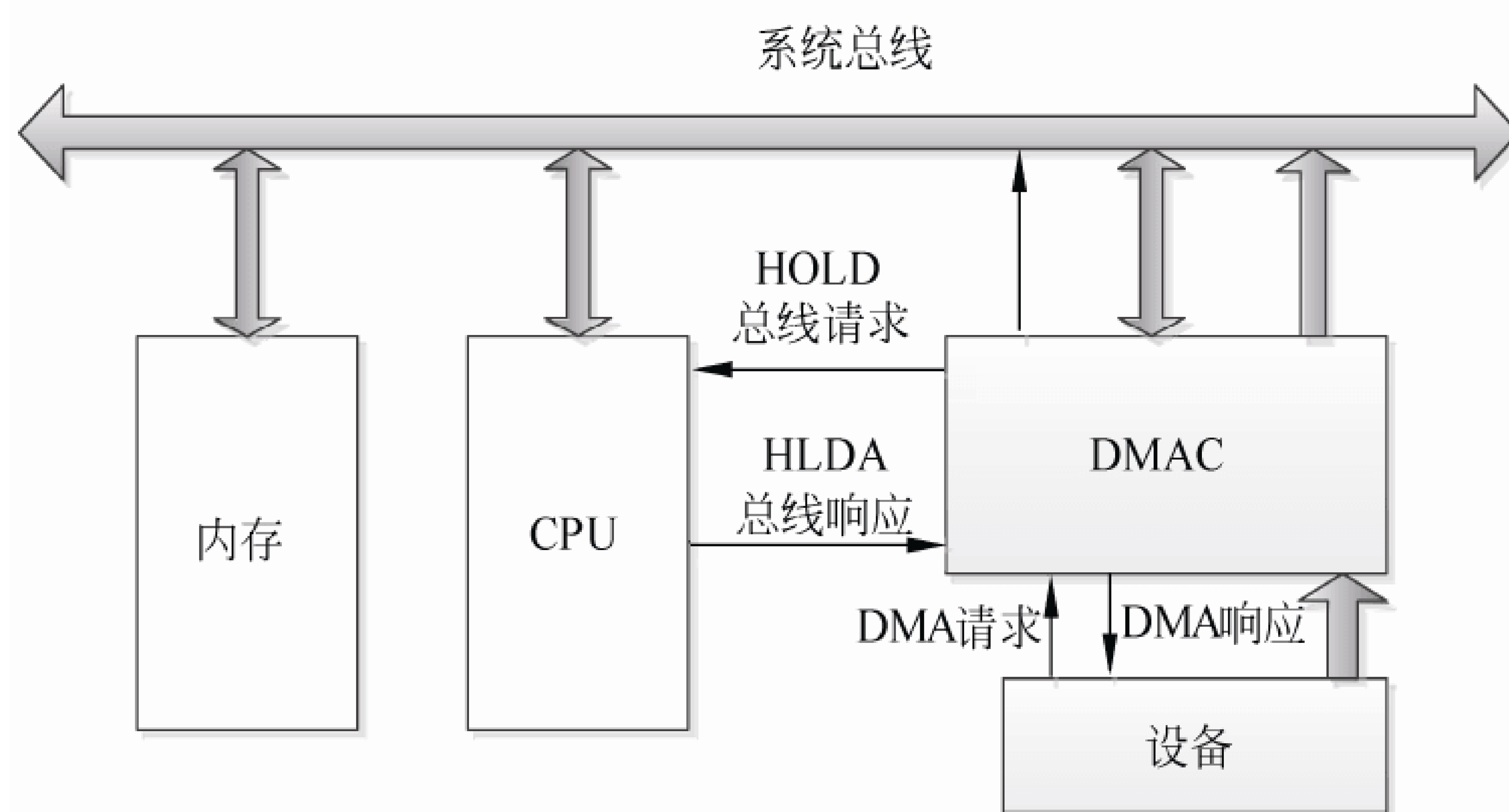


图 4-4

传输后，DMA 控制器应立即把总线控制权再交回给 CPU。一个完整的 DMA 传输过程必须经过 DMA 请求、DMA 响应、DMA 传输、DMA 结束 4 个步骤。

（1）DMA 请求

CPU 对 DMA 控制器初始化，并提供要传送的数据的起始位置、目的地址和数据长度。并向 I/O 设备发出启动操作命令，I/O 设备提出 DMA 请求。

（2）DMA 响应

DMA 控制器对 DMA 请求判别优先级及屏蔽，向总线裁决逻辑提出总线请求。当 CPU 执行完当前总线周期即可释放总线控制权。此时，总线裁决逻辑输出总线应答，表示 DMA 已经响应，通过 DMA 控制器通知 I/O 设备开始 DMA 传输。

（3）DMA 传输

DMA 控制器获得总线控制权后，CPU 即刻挂起或只执行内部操作，由 DMA 控制器输出读写命令，直接控制 RAM 与 I/O 设备进行 DMA 传输。

在 DMA 控制器的控制下，在存储器和外部设备之间直接进行数据传送，在传送过程中不需要中央处理器的参与。

（4）DMA 结束

当完成规定的成批数据传送后，DMA 控制器即释放总线控制权，并向 I/O 设备发出结束信号。当 I/O 设备收到结束信号后，一方面停止 I/O 设备的工作，另一方面向 CPU 提出中断请求，使 CPU 从不介入的状态解脱，并执行一段检查本次 DMA 传输操作正确性的代码。最后带着本次操作结果及状态继续执行原来的程序。

由此可见，DMA 传输方式无需 CPU 直接控制传输，也没有中断处理方式那样保留现场和恢复现场的过程，通过硬件为 RAM 与 I/O 设备开辟一条直接传送数据的通路，使 CPU 的效率大为提高。

参考答案

【问题 1】

（1）0xD020’0000

（2）0x00F0’0000

（3）0xD000’0100

（4）0x00F0’0100

【问题 2】

（1）0xAABBCCDD

（2）0x78563412

（3）0x78563412

【问题 3】

（1）设置 DMA 目的地址　或（2）

（2）设置传输长度　或（1）

（3）设置 DMA 传输启动位

（4）DMA 是否正常终止

试题五（共 15 分）

阅读下列说明和程序，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

在开发某嵌入式系统时，设计人员根据系统要求，分别编写了如下程序，其中：

程序 1：实现两个变量的值的互换；

程序 2：完成某功能的 C 语言程序；

程序 3 和程序 4：是 P、V 操作的形式化定义，设 S 为信号量。在多道程序系统中，进程是并发执行的。这些进程间存在着不同的相互制约关系，主要表现为同步和互斥两个方面。信号量是解决进程间同步与互斥的有效方法。

【程序 1】

```
void swap(int n1, int n2)
{
    int tmp=n1;
    n1=n2;
    n2=tmp;
}
```

【程序 2】

```
#include<stdio.h>
int fun(int n)
{
```

```
    int f0=0, f1=1, f, i;
    if(n==0)return 0;
    if(n==1)return 1;
    for(i=2;i<=n;i++)
    {
        f=f0+f1;
        f0=f1;
        f1=f;
    }
    return f;
}
void main()
{ int n=5;
      printf("fun(%d)=%d\n", n, fun(n));
      n=7;
      printf("fun(%d)=%d\n", n, fun(n));
      n=9;
      printf("fun(%d)=%d\n", n, fun(n));
}
```

【程序 3】

P 操作的形式化定义：

```
P(S)
{
    ___(1)___;
    if (___(2)___) {
        阻塞该进程;
        将该进程插入信号量 S 的等待队列;
    }
}
```

【程序 4】

V 操作的形式化定义：

```
V(S)
{
    ___(3)___;
    if (___(4)___) {
        从信号量 S 的等待队列中取出队首进程;
        将其插入就绪队列;
    }
}
```

【问题 1】（6 分）

执行程序 1 后，没有能够实现两个变量值的交换，为什么？请修改上述函数，实现两个变量值的交换，要求函数无返回值，形式为：void swap(…)。请将答案填写在答题纸中对应的栏目。

【问题 2】（3 分）

请问程序 2 运行结果是什么？

【问题 3】（6 分）

请简述什么是临界资源？什么是临界区？

请完成程序 3 和程序 4 的形式化定义，将应填入（n）处的内容写在答题纸的对应栏中。

试题五分析

本题考查嵌入式 C/C++语言编程基础知识。

【问题 1】

函数 swap 采用值传递，虽然将形参 n1 和 n2 交换了，但是并不影响到实参，所以执行程序 1 后，实参变量并没有完成数据交换。将值传递改成指针传递就可以了。

对应的 swap 函数应修改如下：

```
swap(int *pn1,int*pn2)
{
    int tmp;
    tmp=*pn1;
    *pn1=*pn2;
    *pn2=tmp;
}
```

【问题 2】

当 n=5 时，初始：f0=0,　f1=1;

for 循环计算如下：

i=2:　f=0+1=1;　f0=1;　f1=1;

i=3:　f=1+1=2;　f0=1;　f1=2;

i=4:　f=1+2=3;　f0=2;　f1=3;

i=5:　f=2+3=5;　f0=3;　f1=5;

所以，调用 fun (5)，得到返回值 5；

同理，可计算出 fun (7)=13;　fun(9)=34。

【问题 3】

在多道程序系统中，进程是并发执行的，这些进程之间存在着不同的相互制约关系。进程之间的这种制约关系来源于并发进程的合作以及对资源的共享。

进程在运行过程中，一般会与其他进程共享资源，而有些资源的使用具有排他性。系统中的多个进程可以共享系统的各种资源，然而其中许多资源一次只能为一个进程所使用，通常把一次仅允许一个进程使用的资源称为临界资源。许多物理设备都属于临界资源，如打印机、绘图机等。除物理设备外，还有许多变量、数据等都可由若干进程所共享，它们也属于临界资源。

进程中访问临界资源的那段代码称为临界区，也称为临界段。

访问临界资源应遵循如下原则：

① 空闲让进（或有空即进）：当没有进程处于临界区时，可以允许一个请求进入临界区的进程立即进入自己的临界区；

② 忙则等待（或无空则等）：当已有进程进入其临界区时，其他试图进入临界区的进程必须等待；

③ 有限等待：对要求访问临界资源的进程，应保证能在有限时间内进入自己的临界区；

④ 让权等待：当进程不能进入自己的临界区时，应释放处理机。

信号量是荷兰著名的计算机科学家 Dijkstra 于 1965 年提出的一个同步机制，其基本思想是在多个相互合作的进程之间使用简单的信号来同步。

在操作系统中，信号量是表示资源的实体，除信号量的初值外，信号量的值仅能由 P 操作（又称 Wait 操作）和 V 操作（又称 Signal 操作）改变。

设 S 为一个信号量，P(S)执行时主要完成：先执行 $S = S-1$；若 $S\geqslant 0$ 则进程继续运行；若 $S<0$ 则阻塞改进程，并将它插入该信号量的等待队列中。

V(S)执行时主要完成：先执行 $S = S+1$；若 $S > 0$ 则进程继续执行；若 $S\leqslant 0$ 则从该信号量等待队列中移出第一个进程，使其变为就绪状态并插入就绪队列，然后再返回原进程继续执行。

P、V 操作的形式化描述如下：

```
P(S)
{
    S --;
    IF( S<0 )  {
       阻塞该进程;
       将该进程插入信号量 S 的等待队列;
    }
}

V(S)
{
    S++;
    IF( S <= 0 ) {
```

```
            从信号量 S 的等待队列中取出队首进程;
            将其插入就绪队列;
        }
    }
```

参考答案

【问题 1】

两个变量不能交换值的原因:

因为函数是传值的，函数形参值的交换，并不影响到实参的值的变化。

正确的函数编写如下（**下面只是范例，变量名称不作要求**）:

```
void swap(int *pn1,int*pn2)
{
    int tmp=*pn1;
    *pn1=*pn2;
    *pn2=tmp;
}
```

【问题 2】

第一次输出：fun(5)=5

第二次输出：fun(7)=13

第三次输出：fun(9)=34

【问题 3】

临界资源：一次只能使一个进程访问的资源称为临界资源。

临界区：进程中访问临界资源的那段代码称为临界区。

（1）　S--

（2）　S<0

（3）　S++

（4）　S<=0

第 7 章　2015 下半年嵌入式系统设计师上午试题分析与解答

试题（1）

CPU 是在__（1）__结束时响应 DMA 请求的。

（1）A．一条指令执行　　B．一段程序　　C．一个时钟周期　D．一个总线周期

试题（1）分析

本题考查计算机组成基础知识。

DMA 控制器在需要的时候代替 CPU 作为总线主设备，在不受 CPU 干预的情况下，控制 I/O 设备与系统主存之间的直接数据传输。DMA 操作占用的资源是系统总线，而 CPU 并非在整个指令执行期间即指令周期内都会使用总线，故 DMA 请求的检测点设置在每个机器周期也即总线周期结束时执行，这样使得总线利用率最高。

参考答案

（1）D

试题（2）

虚拟存储体系由__（2）__两级存储器构成。

（2）A．主存-辅存　　B．寄存器-Cache　C．寄存器-主存　D．Cache-主存

试题（2）分析

本题考查计算机组成原理的基础知识。

计算机中不同容量、不同速度、不同访问形式、不同用途的各种存储器形成的是一种层次结构的存储系统。所有的存储器设备按照一定的层次逻辑关系通过软硬件连接起来，并进行有效的管理，就形成了存储体系。不同层次上的存储器发挥着不同的作用。一般计算机系统中主要有两种存储体系：Cache 存储体系由 Cache 和主存储器构成，主要目的是提高存储器速度，对系统程序员以上均透明；虚拟存储体系由主存储器和在线磁盘存储器等辅存构成，主要目的是扩大存储器容量，对应用程序员透明。

参考答案

（2）A

试题（3）

浮点数能够表示的数的范围是由其__（3）__的位数决定的。

（3）A．尾数　　B．阶码　　C．数符　　D．阶符

试题（3）分析

本题考查计算机组成原理的基础知识。

在计算机中使用了类似于十进制科学计数法的方法来表示二进制实数，因其表示不同的数时小数点位置的浮动不固定而取名浮点数表示法。浮点数编码由两部分组成：阶码（即指数，为带符号定点整数，常用移码表示，也有用补码的）和尾数（是定点纯小数，常用补码表示，或原码表示）。因此可以知道，浮点数的精度由尾数的位数决定，表示范围的大小则主要由阶码的位数决定。

参考答案

（3）B

试题（4）

在机器指令的地址字段中，直接指出操作数本身的寻址方式称为__（4）__。

（4）A．隐含寻址　　B．寄存器寻址　　C．立即寻址　　D．直接寻址

试题（4）分析

本题考查计算机组成基础知识。

随着主存增加，指令本身很难保证直接反映操作数的值或其地址，必须通过某种映射方式实现对所需操作数的获取。指令系统中将这种映射方式称为寻址方式，即指令按什么方式寻找（或访问）到所需的操作数或信息（例如转移地址信息等）。可以被指令访问到的数据和信息包括通用寄存器、主存、堆栈及外设端口寄存器等。

指令中地址码字段直接给出操作数本身，而不是其访存地址，不需要访问任何地址的寻址方式被称为立即寻址。

参考答案

（4）C

试题（5）

内存按字节编址从 B3000H 到 DABFFH 的区域其存储容量为__（5）__。

（5）A．123kB　　B．159kB　　C．163kB　　D．194kB

试题（5）分析

本题考查计算机组成基础知识。

直接计算 16 进制地址包含的存储单元个数即可。

DABFFH – B3000H + 1 = 27C00H = 162816 = 159k，按字节编址，故此区域的存储容量为 159kB。

参考答案

（5）B

试题（6）

CISC 是__（6）__的简称。

（6）A．复杂指令系统计算机　　B．超大规模集成电路

C．精简指令系统计算机　　D．超长指令字

试题（6）分析

本题考查计算机组成基础知识。

计算机技术发展使得机器性能提高，随着高级语言的发展，程序员需要更强大的命

令，指令集往往结合应用需要不断扩展，推动了指令集越来越复杂，形成了 CISC，即 Complex Instruction Set Computer，就是使用复杂指令集系统的计算机。与其对应的是 RISC，即 Reduced Instruction Set Computer，精简指令集系统的计算机。

参考答案

（6）A

试题（7）

（7）不属于主动攻击。

（7）A．流量分析 B．重放 C．IP 地址欺骗 D．拒绝服务

试题（7）分析

本题考查网络攻击的基础知识。

网络攻击有主动攻击和被动攻击两类。其中主动攻击是指通过一系列的方法，主动地向被攻击对象实施破坏的一种攻击方式，例如重放攻击、IP 地址欺骗、拒绝服务攻击等均属于攻击者主动向攻击对象发起破坏性攻击的方式。流量分析攻击是通过持续检测现有网络中的流量变化或者变化趋势，从而得到相应信息的一种被动攻击方式。

参考答案

（7）A

试题（8）

防火墙不具备（8）功能。

（8）A．记录访问过程 B．查毒 C．包过滤 D．代理

试题（8）分析

本题考查防火墙基础知识。

防火墙是一种放置在网络边界上，用于保护内部网络安全的网络设备。它通过对流经的数据流进行分析和检查，可实现对数据包的过滤、保存用户访问网络的记录和服务器代理功能。防火墙不具备检查病毒的功能。

参考答案

（8）B

试题（9）

根据下图所示的输出信息，可以确定的是：（9）。

```
C:\> netstat -n

Active Connections

  Proto  Local Address          Foreign Address        State
  TCP    192.168.0.200:2011     202.100.112.12:443     ESTABLISHED
  TCP    192.168.0.200:2038     100.29.200.110:110     TIME_WAIT
  TCP    192.168.0.200:2052     128.105.129.30:80      ESTABLISHED
```

（9）A．本地主机正在使用的端口号是公共端口号

B．192.168.0.200 正在与 128.105.129.30 建立连接

C．本地主机与 202.100.112.12 建立了安全连接

D．本地主机正在与 100.29.200.110 建立连接

试题（9）分析

本题考查网管命令 netstat -n 的含义。

从 netstat -n 的输出信息中可以看出，本地主机 192.168.0.200 使用的端口号 2011、2038、2052 都不是公共端口号。根据状态提示信息，其中已经与主机 128.105.129.30 建立了连接，与主机 100.29.200.110 正在等待建立连接，与主机 202.100.112.12 已经建立了安全连接。

参考答案

（9）C

试题（10）

以下著作权权利中，__（10）__的保护期受时间限制。

（10）A．署名权　B．修改权　C．发表权　D．保护作品完整权

试题（10）分析

我国著作权法在第十条对权利内容作了较为详尽而具体的规定，指明著作权的内容包括人身权利和财产权利。著作人身权是指作者享有的与其作品有关的以人格利益为内容的权利，也称为精神权利，包括发表权、署名权、修改权和保护作品完整权。著作人身权与作者的身份紧密联系，永远属于作者本人，即使作者死亡，其他任何人不能再拥有它。所以，我国著作权法第二十条规定“作者的署名权、修改权、保护作品完整权的保护期不受限制。”

发表权是属于人身权利，但发表权是一次性权利，即发表权行使一次后，不再享有发表权。发表权是指决定作品是否公之于众的权利，作品一经发表，就处于公知状态，对处于公知状态的作品，作者不再享有发表权，以后再次使用作品与发表权无关，而是行使作品的使用权。

参考答案

（10）C

试题（11）

软件设计师王某在其公司的某一综合信息管理系统软件开发工作中承担了大部分程序设计工作。该系统交付用户，投入试运行后，王某辞职离开公司，并带走了该综合信息管理系统的源程序，拒不交还公司。王某认为，综合信息管理系统源程序是他独立完成的，他是综合信息管理系统源程序的软件著作权人。王某的行为__（11）__。

（11）A．侵犯了公司的软件著作权　B．未侵犯公司的软件著作权

C．侵犯了公司的商业秘密权　D．不涉及侵犯公司的软件著作权

试题（11）分析

王某的行为侵犯了公司的软件著作权。因为王某作为公司的职员，完成的某一综合信息管理系统软件是针对其本职工作中明确指定的开发目标而开发的软件。该软件应为职务作品，并属于特殊职务作品。公司对该软件享有除署名权外的软件著作权的其他权利，而王某只享有署名权。王某持有该软件源程序不归还公司的行为，妨碍了公司正常行使软件著作权，构成对公司软件著作权的侵犯，应承担停止侵权法律责任，交还软件源程序。

参考答案

（11）A

试题（12）

声音（音频）信号的一个基本参数是频率，它是指声波每秒钟变化的次数，用 Hz 表示。人耳能听到的音频信号的频率范围是__（12）__。

（12）A．0Hz～20 kHz　　B．0Hz～200 kHz
C．20Hz～20 kHz　　D．20Hz～200 kHz

试题（12）分析

声音是通过空气传播的一种连续的波，称为声波。声波在时间和幅度上都是连续的模拟信号，通常称为模拟声音（音频）信号。人们对声音的感觉主要有音量、音调和音色。音量又称音强或响度，取决于声音波形的幅度，也就是说，振幅的大小表明声音的响亮程度或强弱程度。音调与声音的频率有关，频率高则声音高昂，频率低则声音低沉。而音色是由混入基音的泛音所决定的，每个基音都有其固有的频率和不同音强的泛音，从而使得声音具有其特殊的音色效果。人耳能听得到的音频信号的频率范围是 20Hz～20kHz，包括：话音（300Hz～3400Hz）、音乐（20Hz～20kHz）、其他声音（如风声、雨声、鸟叫声、汽车鸣笛声等，其带宽范围也是 20Hz～20kHz），频率小于 20Hz 声波信号称为亚音信号（次音信号），高于 20kHz 的信号称为超音频信号（超声波）。

参考答案

（12）C

试题（13）

颜色深度是表达图像中单个像素的颜色或灰度所占的位数（bit）。若每个像素具有 8 位的颜色深度，则可表示__（13）__种不同的颜色。

（13）A．8　　B．64　　C．256　　D．512

试题（13）分析

颜色深度是表达图像中单个像素的颜色或灰度所占的位数（bit），它决定了彩色图像中可出现的最多颜色数，或者灰度图像中的最大灰度等级数。8 位的颜色深度，表示每个像素有 8 位颜色位，可表示 2^8=256 种不同的颜色或灰度等级。表示一个像素颜色的位数越多，它能表达的颜色数或灰度等级就越多，其深度越深。

图像深度是指存储每个像素（颜色或灰度）所用的位数（bit），它也是用来度量图像的分辨率的。像素深度确定彩色图像的每个像素可能有的颜色数，或者确定灰度图像的每个像素可能有的灰度级数。如一幅图像的图像深度为 b 位，则该图像的最多颜色数或灰度级为 2^b 种。显然，表示一个像素颜色的位数越多，它能表达的颜色数或灰度级就越多。例如，只有 1 个分量的单色图像（黑白图像），若每个像素有 8 位，则最大灰度数目为 2^8=256；一幅彩色图像的每个像素用 R、G、B 三个分量表示，若 3 个分量的像素位数分别为 4、4、2，则最大颜色数目为 $2^{4+4+2}=2^{10}$=1024，就是说像素的深度为 10 位，每个像素可以是 2^{10} 种颜色中的一种。本题给出 8 位的颜色深度，则表示该图像具有 2^8=256 种不同的颜色或灰度等级。

参考答案

（13）C

试题（14）

视觉上的颜色可用亮度、色调和饱和度 3 个特征来描述。其中饱和度是指颜色的＿（14）＿。

（14）A．种数　　B．纯度　　C．感觉　　D．存储量

试题（14）分析

饱和度是指颜色的纯度，即颜色的深浅，或者说掺入白光的程度，对于同一色调的彩色光，饱和度越深颜色越纯。当红色加入白光之后冲淡为粉红色，其基本色调仍然是红色，但饱和度降低。也就是说，饱和度与亮度有关，若在饱和的彩色光中增加白光的成分，即增加了光能，而变得更亮了，但是其饱和度却降低了。对于同一色调的彩色光，饱和度越高，颜色越纯。如果在某色调的彩色光中，掺入其他彩色光，将引起色调的变化，而改变白光的成分只引起饱和度的变化。高饱和度的深色光可掺入白色光被冲淡，降为低饱和度的淡色光。例如，一束高饱和度的蓝色光投射到屏幕上会被看成深蓝色光，若再将一束白色光也投射到屏幕上并与深蓝色重叠，则深蓝色变成淡蓝色，而且投射的白色光越强，颜色越淡，即饱和度越低。相反，由于在彩色电视的屏幕上的亮度过高，则饱和度降低，颜色被冲淡，这时可以降低亮度（白光）而使饱和度增大，颜色加深。

当彩色的饱和度降低时，其固有色彩特性也被降低和发生变化。例如，红色与绿色配置在一起，往往具有一种对比效果，但只有当红色与绿色都呈现饱和状态时，其对比效果才比较强烈。如果红色与绿色的饱和度都降低，红色变成浅红或暗红，绿色变成浅绿或深绿，再把它们配置在一起时相互的对比特征就会减弱，而趋于和谐。另外饱和度高的色彩容易让人感到单调刺眼。饱和度低，色感比较柔和协调，但混色太杂又容易让人感觉浑浊，色调显得灰暗。

参考答案

（14）B

试题（15）、（16）

若用户需求不清晰且经常发生变化，但系统规模不太大且不太复杂，则最适宜采用（15）开发方法。对于数据处理领域的问题，若系统规模不太大且不太复杂，需求变化也不大，则最适宜采用（16）开发方法。

（15）A．结构化　　B．Jackson　　C．原型化　　D．面向对象

（16）A．结构化　　B．Jackson　　C．原型化　　D．面向对象

试题（15）、（16）分析

本题考查软件开发方法的基础知识。

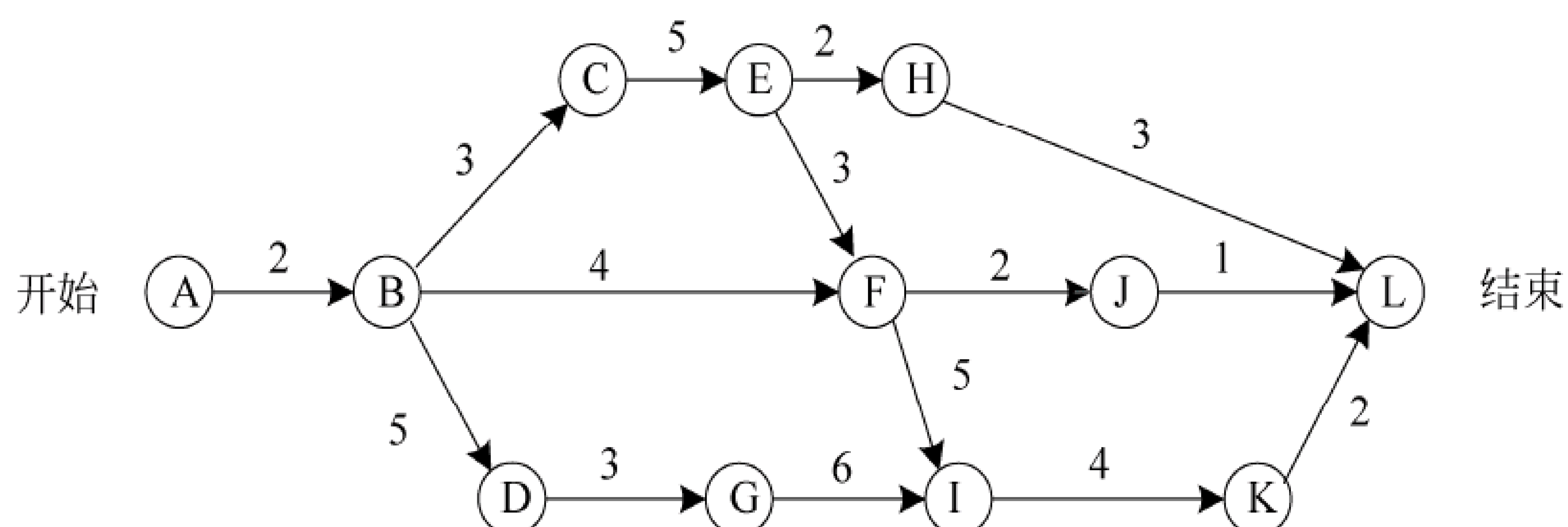
要求考生掌握典型的软件开发方法的基本概念和应用场合。需求不清晰且规模不太大时采用原型化方法最合适，而数据处理领域的不太复杂的软件，适于用结构化方法进行开发。

参考答案

（15）C　（16）A

试题（17）、（18）

某软件项目的活动图如下图所示，其中顶点表示项目里程碑，连接顶点的边表示活动，边上的数字表示该活动所需的天数，则完成该项目的最少时间为（17）天。活动 BD 最多可以晚（18）天开始而不会影响整个项目的进度。



（17）A．9　　B．15　　C．22　　D．24

（18）A．2　　B．3　　C．5　　D．9

试题（17）、（18）分析

本题考查软件项目管理的基础知识。

根据上图计算出关键路径为 A-B-C-E-F-I-K-L，其长度为 24，关键路径上的活动均为关键活动。活动 BD 不在关键路径上，包含该活动的最长路径为 A-B-D-G-I-K-L，其长度为 22，因此松弛时间为 2。

参考答案

（17）D　（18）A

试题（19）、（20）

编译器和解释器是两种基本的高级语言处理程序。编译器对高级语言源程序的处理

过程可以划分为词法分析、语法分析、语义分析、中间代码生成、代码优化、目标代码生成等阶段，其中， (19) 并不是每个编译器都必需的。与编译器相比，解释器 (20) 。

（19）A．词法分析和语法分析　　B．语义分析和中间代码生成
C．中间代码生成和代码优化　　D．代码优化和目标代码生成

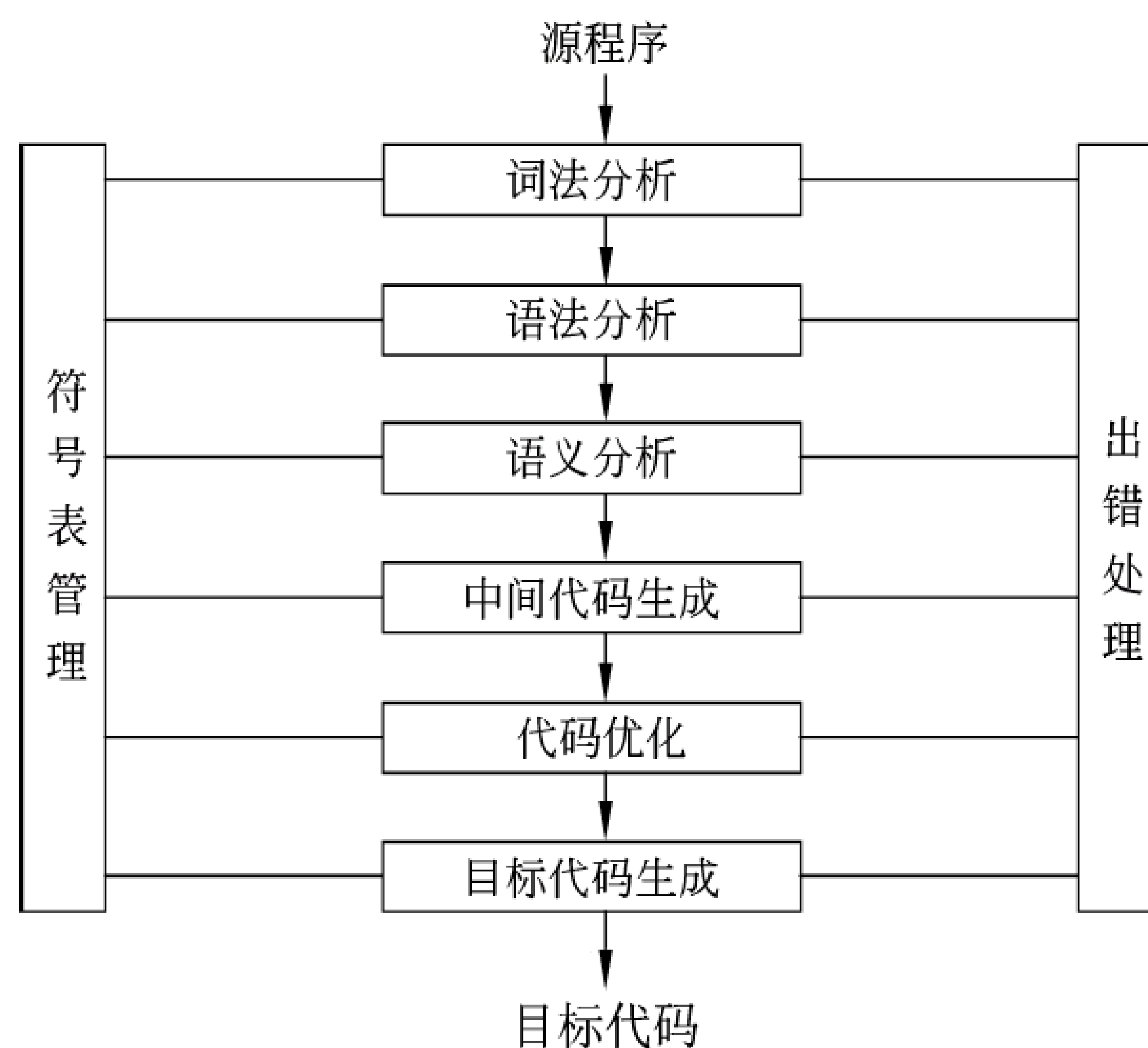
（20）A．不参与运行控制，程序执行的速度慢
B．参与运行控制，程序执行的速度慢
C．参与运行控制，程序执行的速度快
D．不参与运行控制，程序执行的速度快

试题（19）、（20）分析

本题考查程序语言基础知识。

解释程序也称为解释器，它可以直接解释执行源程序，或者将源程序翻译成某种中间表示形式后再加以执行；而编译程序（编译器）则首先将源程序翻译成目标语言程序，然后在计算机上运行目标程序。这两种语言处理程序的根本区别是：在编译方式下，机器上运行的是与源程序等价的目标程序，源程序和编译程序都不再参与目标程序的执行过程；而在解释方式下，解释程序和源程序（或其某种等价表示）要参与到程序的运行过程中，运行程序的控制权在解释程序。解释器翻译源程序时不产生独立的目标程序，而编译器则需将源程序翻译成独立的目标程序。

分阶段编译器的工作过程如下图所示。其中，中间代码生成和代码优化不是必须的。



参考答案

（19）C　（20）B

试题（21）、（22）

假设磁盘块与缓冲区大小相同，每个盘块读入缓冲区的时间为 15μs，由缓冲区送至

用户区的时间是 5μs，在用户区内系统对每块数据的处理时间为 1μs。若用户需要将大小为 10 个磁盘块的 Doc1 文件逐块从磁盘读入缓冲区，并送至用户区进行处理，那么采用单缓冲区需要花费的时间为（21）μs；采用双缓冲区需要花费的时间为（22）μs。

（21）A．150 B．151 C．156 D．201

（22）A．150 B．151 C．156 D．201

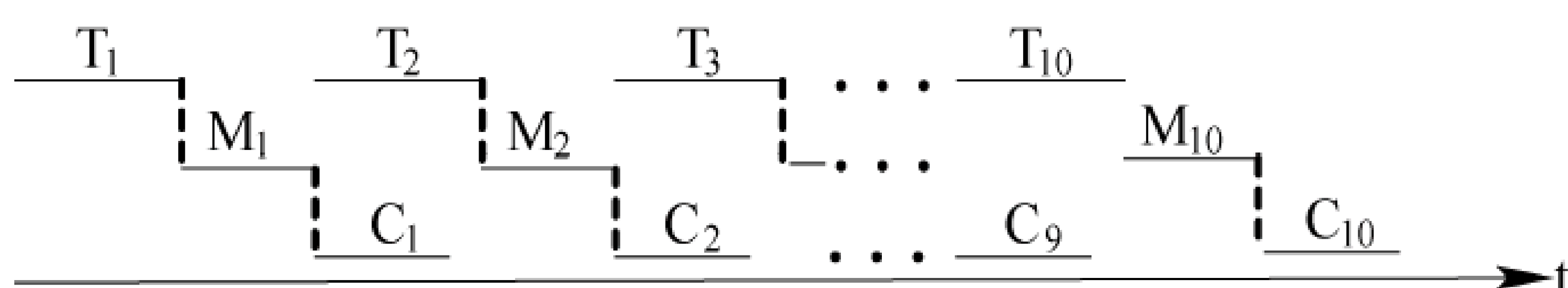
试题（21）、（22）分析

试题（21）的正确的答案为 D。因为在块设备输入时，假定从磁盘把一块数据输入到缓冲区的时间为 T，缓冲区中的数据传送到用户工作区的时间为 M，而系统处理（计算）的时间为 C，如图（a）所示。



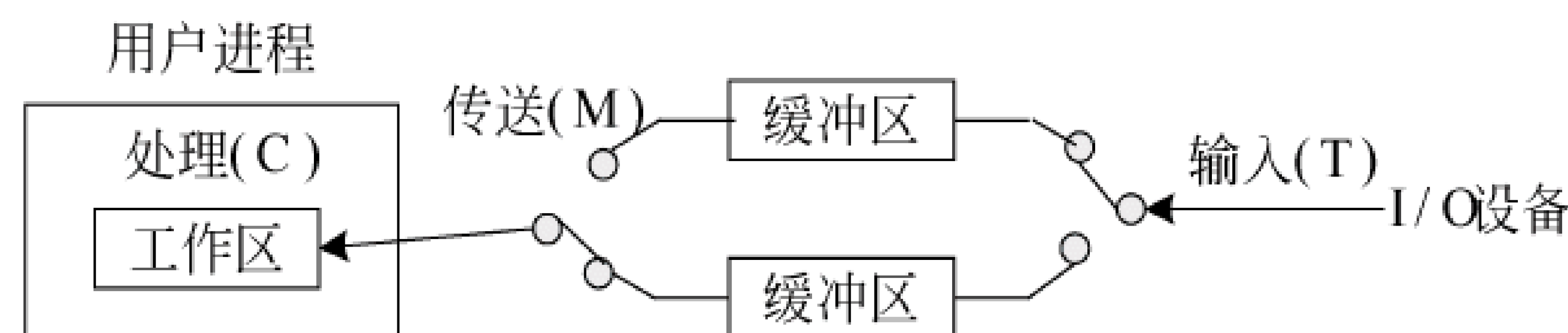
图（a） 单缓冲工作过程图

当第一块数据送入用户工作区后，缓冲区是空闲的可以传送第二块数据。这样第一块数据的处理 C1 与第二块数据的输入 T_2 是可以并行的，依次类推，如图（b）所示。系统对每一块数据的处理时间为：Max(C，T)+M。因为，当 T>C 时，处理时间为 M+T；当 T<C 时，处理时间为 M+C。本题每一块数据的处理时间为 15+5=20，Doc1 文件的处理时间为 20×10+1。



图（b） 单缓冲并行工作示意图

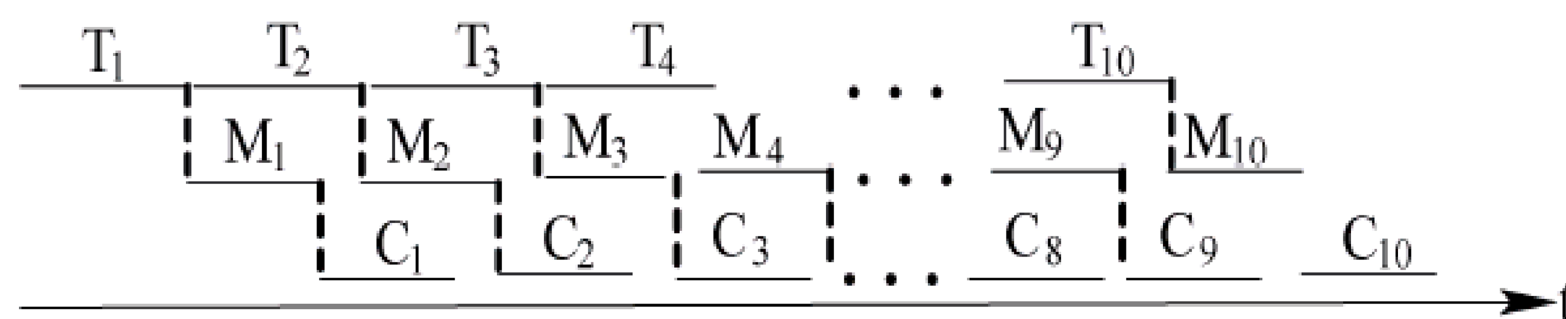
试题（22）的正确的答案为 C。双缓冲工作方式基本方法是在设备输入时，先将数据输入到缓冲区 1，装满后便转向缓冲区 2。此时系统可以从缓冲区 1 中提取数据传送到用户区，最后由系统对数据进行处理，如图（c）所示。



图（c） 双缓冲工作过程图

双缓冲可以实现对缓冲区中数据的输入 T 和提取 M，与 CPU 的计算 C，三者并行工作，如图（d）所示。从图中可以看出，双缓冲进一步加快了 I/O 的速度，提高了设备的利用率。在双缓冲时，系统处理一块数据的时间可以粗略地认为是 Max(C，T)。如果 C<T，可使块设备连续输入；如果 C>T，则可使系统不必等待设备输入。本题每一块数

据的处理时间为 10，采用双缓冲需要花费的时间为 15×10+5+1=156。



图（d）　双缓冲并行工作示意图

参考答案

（21）D　　（22）C

试题（23）

在支持多线程的操作系统中，假设进程 P 创建了若干个线程，那么＿（23）＿是不能被这些线程共享的。

（23）A．该进程中打开的文件　　B．该进程的代码段
　　　C．该进程中某线程的栈指针　　D．该进程的全局变量

试题（23）分析

在同一进程中的各个线程都可以共享该进程所拥有的资源，如访问进程地址空间中的每一个虚地址；访问进程所拥有的已打开文件、定时器、信号量等，但是不能共享进程中某线程的栈指针。

参考答案

（23）C

试题（24）

以下关于 CISC 和 RISC 的描述中，不正确的是＿（24）＿。

（24）A．RISC 强调对指令流水线的优化
　　　B．CISC 的指令集复杂庞大，而 RISC 的指令集简单精简
　　　C．CISC 体系结构下各种指令的执行时间相差不大
　　　D．RISC 采用 Load/Store 结构

试题（24）分析

本题考查指令集的基础知识。

RISC（reduced instruction set computer，精简指令集计算机）是一种执行较少类型计算机指令的微处理器，起源于 80 年代的 MIPS 主机（即 RISC 机），RISC 机中采用的微处理器统称 RISC 处理器，它能够以更快的速度执行操作（每秒执行更多百万条指令，即 MIPS）。因为计算机执行每个指令类型都需要额外的晶体管和电路元件，计算机指令集越大就会使微处理器更复杂，执行操作也会更慢。

精简指令集包含了简单、基本的指令，通过这些简单、基本的指令，就可以组合成复杂指令。 每条指令的长度都是相同的，可以在一个单独操作里完成。大多数的指令都可以在一个机器周期里完成，并且允许处理器在同一时间内执行一系列的指令。强调对指令流水线的优化，同时采用 Load/Store 结构进行外部数据的访问。

CISC 是复杂指令系统计算机（Complex Instruction Set Computer）的简称，微处理

器是台式计算机系统的基本处理部件，每个微处理器的核心是运行指令的电路。指令由完成任务的多个步骤所组成，把数值传送进寄存器或进行相加运算。CISC 的指令集复杂庞大，而 RISC 则较为精简，在 CISC 体系结构下各种指令的执行时间相差较大。

参考答案

（24）C

试题（25）

以下关于冯•诺依曼结构和哈佛结构的描述中，不正确的是__（25）__。

（25）A．冯•诺依曼结构的计算机中程序和数据共用一个存储空间

B．冯•诺依曼结构中程序计数器负责提供程序执行所需要的地址

C．哈佛结构的计算机在一个机器周期内可同时获得指令字和操作数

D．哈佛结构中取指和执行不能完全重叠

试题（25）分析

本题考查计算机体系结构方面的基础知识。

冯•诺依曼结构（von Neumann architecture），也称普林斯顿结构，其内部程序空间和数据空间是合在一起的，取指令和取操作数是通过一条总线分时进行的。

哈佛结构（Harvard architecture）是一种将程序指令储存和数据储存分开的存储器结构。中央处理器首先到程序指令储存器中读取程序指令内容，解码后得到数据地址，再到相应的数据储存器中读取数据，并进行下一步的操作（通常是执行）。程序指令储存和数据储存分开，数据和指令的储存可以同时进行，可以使指令和数据有不同的数据宽度，在一个机器周期内可同时获得指令字和操作数，并且取指指令和执行在流水线上可以重叠。

与冯•诺依曼结构处理器比较，哈佛结构处理器有两个明显的特点：

（1）使用两个独立的存储器模块，分别存储指令和数据，每个存储模块都不允许指令和数据并存；

（2）使用独立的两条总线，分别作为 CPU 与每个存储器之间的专用通信路径，而这两条总线之间毫无关联。

参考答案

（25）D

试题（26）

以下关于嵌入式系统总线的描述中，不正确的是__（26）__。

（26）A．异步通信时数据是一帧一帧传送的，每帧数据的传送靠起始位来同步

B．SPI、IIC、UART 都属于串行通信方式

C．同步通信方式是字符同步，且在字符与字符之间的时序仍然是同步的

D．RS232、RS485、USB、IEEE 1394 总线都属于外部总线

试题（26）分析

本题考查嵌入式系统总线方面的基础知识。

嵌入式系统总线一般有内部总线、系统总线和外部总线。内部总线是嵌入式系统内部各外围芯片与处理器之间的总线；而系统总线是嵌入式系统中各插件板与系统板之间的总线；外部总线则是微机和外部设备之间的总线，嵌入式系统通过该总线和其他设备进行信息与数据交换。内部总线一般包括 I^{2}C 总线、SPI 总线、SCI 总线等；系统总线包括 ISA 总线、EISA 总线、VESA 总线、PCI 总线等；外部总线包括 RS232、RS485、USB 总线、IEEE 1394 总线等。

另外，嵌入式处理器的通信方式有并行通信和串行通信，相应的通信总线被称为并行总线和串行总线。并行通信速度快、实时性好，但由于占用的口线多，不适于小型化产品；而串行通信速率虽低，但在数据通信吞吐量不大的微处理电路中则显得更加简易、方便、灵活。典型的串行通信总线包括 SPI、IIC、UART 等。典型的并行通行总线包括 PCI、HPI 等。

同时，总线传输还可以分为同步通信方式和异步通信方式两类。简单来说，同步通信是一种比特同步通信技术，要求发收双方具有同频同相的同步时钟信号，只需在传送报文的最前面附加特定的同步字符，使发收双方建立同步，此后便在同步时钟的控制下逐位发送/接收，对于字符间的时序并没有特殊要求。

相对于同步通信，异步通信在发送字符时，所发送的字符之间的时隙可以是任意的。但是接收端必须时刻做好接收的准备。发送端可以在任意时刻开始发送字符，因此必须在每一个字符的开始和结束的地方加上标志，即加上开始位和停止位，以便使接收端能够正确地将每一个字符接收下来。

参考答案

（26）C

试题（27）

对于 TTL 电路和 CMOS 电路的原理及比较，以下描述中不正确的是__（27）__。

（27）A．TTL 电路是电压控制，CMOS 电路是电流控制

B．TTL 电路速度快，但是功耗大，CMOS 电路速度慢，传输延迟时间长

C．CMOS 电路具有锁定效应

D．CMOS 电路在使用时不用的管脚不要悬空，要接上拉电阻或下拉电阻

试题（27）分析

本题考查模拟电路方面的基础知识。

TTL 指晶体管-晶体管逻辑集成电路（Transistor-Transistor Logic），TTL 电平输出高电平>2.4V，输出低电平<0.4V。在室温下，一般输出高电平是 3.5V，输出低电平是 0.2V。最小输入则要求：输入高电平≥2.0V，输入低电平≤0.8V，噪声容限是 0.4V。

COMS 集成电路是互补对称金属氧化物半导体，电路的许多基本逻辑单元都是用增

强型PMOS晶体管和增强型NMOS管按照互补对称形式连接的，静态功耗很小。COMS电路的供电电压 VDD 范围比较广，在+5～+15V 均能正常工作，当输出电压高于VDD−0.5V时为逻辑1，输出电压低于VSS+0.5V（VSS为数字地）为逻辑0，扇出数为10～20个COMS门电路。

TTL电路和CMOS电路的区别主要表现在：

（1）TTL电路是电流控制器件，而CMOS电路是电压控制器件。

（2）TTL电路的速度快，传输延迟时间短（5～10ns），但是功耗大。COMS电路的速度慢，传输延迟时间长（25～50ns），但功耗低。COMS电路本身的功耗与输入信号的脉冲频率有关，频率越高，芯片集越热，这是正常现象。

COMS电路由于输入太大的电流，内部的电流急剧增大，除非切断电源，电流一直在增大。这种效应就是锁定效应。当产生锁定效应时，COMS的内部电流能达到40mA以上，很容易烧毁芯片。COMS电路是电压控制器件，它的输入总抗很大，对干扰信号的捕捉能力很强。所以，不用的管脚不要悬空，要接上拉电阻或者下拉电阻，给它一个恒定的电平。

TTL电路的输入端悬空时相当于输入端接高电平。因为这时可以看作是输入端接一个无穷大的电阻。TTL电路在门电路输入端串联10KR电阻后再输入低电平，输入端呈现的是高电平而不是低电平。

参考答案

（27）A

试题（28）

Cache一般包含3种地址映射方式，分别为全相联映射、直接相联映射和组相联映射，下列描述不正确的是__（28）__。

（28）A．全相联映射是指主存中的任意一块都可以映射到Cache中任意一块的方式

B．全相联映射的缺点是Cache的空间利用率低

C．直接相联映射是指主存中的某块只能映射到满足特定关系的Cache块中

D．组相联映射考虑了全相联映射和直接相联映射各自的优点

试题（28）分析

本题考查Cache方面的基础知识。

Cache一般有3种地址映射方式，分别为全相联映射、直接相联映射和组相联映射。直接相联映射指主存的一个字块只能映像到Cache的一个准确确定的字块中。特点在于主存的字块只可以和固定的Cache字块对应，方式直接，利用率低。

全相联映射是指主存中任意一个块都可以映射到Cache中任意一个块的方式，也就是说，当主存中的某一块需调入Cache时，可根据当时Cache的块占用或分配情况，选择一个块给主存块存储，所选的Cache块可以是Cache中的任意一个块。特点是利用率高，方式灵活，标记位较长，使用成本太高。

组相联映射是对全相联和直接映像的一种折衷处理方案。既不在主存和 Cache 之间实现字块的完全随意对应，也不在主存和 Cache 之间实现字块的多对一的硬性对应，而是实现一种有限度的随意对应。其特点是组间全相联，组内直接映像。集中了两个方式的优点。成本也不太高。是最常见的 Cache 映像方式。

参考答案

（28）B

试题（29）

CPU 通过接口对外设控制的方式一般包含程序查询方式、中断处理方式和 DMA 方式，以下描述正确的是<u>（29）</u>。

（29）A．程序查询方式下的结构复杂，但是工作效率很高

B．中断处理方式下 CPU 不再被动等待，而是可以执行其他程序

C．DMA 方式下的内存和外设之间的数据传输需要 CPU 介入

D．在 DMA 进行数据传送之前，DMA 控制器不需要向 CPU 申请总线控制权

试题（29）分析

本题考查嵌入式处理器外设控制方式相关的基础知识。

CPU 通过接口对外设控制的方式一般包含程序查询方式、中断处理方式和 DMA 方式，程序查询方式是早期的计算机系统对 I/O 设备的一种管理方式。它定时对各种设备轮流询问一遍有无处理要求。轮流询问之后，有要求的，则加以处理。在处理 I/O 设备的要求之后，处理机返回继续工作。

在中断处理方式下，中央处理器与 I/O 设备之间数据的传输步骤如下：

（1）在某个进程需要数据时，发出指令启动输入输出设备准备数据；

（2）进程发出指令启动设备之后，该进程放弃处理器，等待相关 I/O 操作完成。此时，进程调度程序会调度其他就绪进程使用处理器；

（3）当 I/O 操作完成时，输入输出设备控制器通过中断请求线向处理器发出中断信号，处理器收到中断信号之后，转向预先设计好的中断处理程序，对数据传送工作进行相应的处理；

（4）得到了数据的进程则转入就绪状态。在随后的某个时刻，进程调度程序会选中该进程继续工作。

DMA 是在内存与 IO 设备间传送一个数据块的过程中，不需要 CPU 的任何中间干涉，只需要 CPU 在过程开始时向设备发出“传送块数据”的命令，然后通过中断来得知过程是否结束和下次操作是否准备就绪。

DMA 工作过程：

（1）当进程要求设备输入数据时，CPU 把准备存放输入数据的内存起始地址以及要传送的字节数分别送入 DMA 控制器中的内存地址寄存器和传送字节计数器。

（2）发出数据传输要求的进程进入等待状态。此时正在执行的 CPU 指令被暂时挂

起。进程调度程序调度其他进程占据CPU。

（3）输入设备不断地窃取CPU工作周期，将数据缓冲寄存器中的数据源源不断地写入内存，直到所要求的字节全部传送完毕。

（4）DMA控制器在传送完所有字节时，通过中断请求线发出中断信号。CPU在接收到中断信号后，转入中断处理程序进行后续处理。

（5）中断处理结束后，CPU返回到被中断的进程中，或切换到新的进程上下文环境中，继续执行。

DMA与中断的区别：

（1）中断方式是在数据缓冲寄存器满之后发出中断，要求CPU进行中断处理，而DMA方式则是在所要求传送的数据块全部传送结束时要求CPU进行中断处理。这就大大减少了CPU进行中断处理的次数。

（2）中断方式的数据传送是在中断处理时由CPU控制完成的，而DMA方式则是在DMA控制器的控制下完成的。这就排除了CPU因并行设备过多而来不及处理以及因速度不匹配而造成数据丢失等现象。

参考答案

（29）B

试题（30）

嵌入式系统中配置了大量的外围设备，即I/O设备。依据工作方式不同可以分为字符设备、块设备和网络设备。下面描述不正确的是__（30）__。

（30）A．键盘、显示器、打印机、扫描仪、鼠标等都属于字符设备

B．块设备是以块为单位进行传输的，如磁盘、磁带和光盘等

C．网络设备主要用于与远程设备进行通信

D．网络设备的传输速度和字符设备相当

试题（30）分析

本题考查嵌入式系统中设备分类方面的基础知识。

嵌入式系统中配置了大量的外围设备，即I/O设备。依据工作方式不同可以分为字符设备、块设备和网络设备。

字符（char）设备是能够像字节流（类似文件）一样被访问的设备，由字符设备驱动程序来实现这种特性。字符设备驱动程序通常至少要实现open、close、read和write的系统调用。字符终端（/dev/console）和串口（/dev/ttyS0以及类似设备）就是两个字符设备，它们能很好的说明“流”这种抽象概念。字符设备可以通过节点来访问，比如/dev/tty1和/dev/lp0等。这些设备文件和普通文件之间的唯一差别是：对普通文件的访问可以前后移动访问位置，而大多数字符设备是一个只能顺序访问的数据通道。然而，也存在具有数据区特性的字符设备，访问它们时可前后移动访问位置。例如framebuffer就是这样的一个设备，可以用mmap或lseek访问抓取的整个图像。

与字符设备类似，块设备也是通过/dev 目录下的文件系统节点来访问。块设备（例如磁盘）上能够容纳文件系统。在大多数的 Unix 系统中，进行 I/O 操作时块设备每次只能传输一个或多个完整的块，而每块包含 512 字节（或 2 的更高次幂字节的数据）。Linux 可以让应用像字符设备一样地读写块设备，允许一次传递任意多字节的数据。因此，块设备和字符设备的区别仅仅在于内核内部管理数据的方式，也就是内核及驱动程序之间的软件接口，而这些不同对用户来讲是透明的。在内核中，和字符驱动程序相比，块驱动程序具有完全不同的接口。

网络接口是一个能够和其他主机交换数据的设备。接口通常是一个硬件设备，但也可能是个纯软件设备，比如回环（loopback）接口。网络接口由内核中的网络子系统驱动，负责发送和接收数据包。许多网络连接（尤其是使用 TCP 协议的连接）是面向流的，但网络设备却围绕数据包的传送和接收而设计。网络驱动程序不需要知道各个连接的相关信息，它只要处理数据包即可。由于不是面向流的设备，因此将网络接口映射到文件系统中的节点（比如/dev/tty1）比较困难。Unix 访问网络接口的方法仍然是给它们分配一个唯一的名字（比如 eth0），但这个名字在文件系统中不存在对应的节点。内核和网络设备驱动程序间的通信，完全不同于内核和字符以及块驱动程序之间的通信，内核调用一套和数据包相关的函数而不是 read、write 等。

参考答案

（30）D

试题（31）

在嵌入式系统设计中，一般包含多种类型的存储资源，比如 ROM、EEPROM、NAND Flash、Nor Flash、DDR、SD 卡等。下面关于这些资源的描述中，正确的是__（31）__。

（31）A．EEPROM 是电不可擦除的 ROM

B．Nand Flash 上面的代码不能直接运行，需要通过加载的过程

C．NOR Flash 上面的代码不能直接运行，需要通过加载的过程

D．ROM 是用来存储数据的，其上面的数据可以随意更新，任意读取

试题（31）分析

本题考查嵌入式系统存储器方面的基础知识。

在嵌入式系统设计中，一般包含多种类型的存储资源，比如 ROM、EEPROM、NAND Flash、Nor Flash、DDR、SD 卡等。

ROM 是只读内存（Read-Only Memory）的简称，是一种只能读出事先所存数据的固态半导体存储器。其特性是一旦储存资料就无法再将之改变或删除。通常用在不需经常变更资料的电子或电脑系统中，并且资料不会因为电源关闭而消失。

EPROM、EEPROM、Flash ROM（NOR Flash 和 NAND Flash），性能同 ROM，EEPROM 被称为电擦除的 ROM。

NOR 闪存是随机存储介质，用于数据量较小的场合；NAND 闪存是连续存储介质，

适合存放量大的数据。由于NOR地址线和数据线分开，所以NOR芯片可以像SRAM一样连在数据线上。NOR芯片的使用也类似于通常的内存芯片，它的传输效率很高，可执行程序可以在芯片内执行（XI P，eXecute In Place），这样应用程序可以直接在Flash闪存内运行，不必再把代码读到系统RAM中。由于NOR的这个特点，嵌入式系统中经常将NOR芯片做启动芯片使用。但是NAND上面的代码不能直接运行。从使用角度来看，NOR闪存与NAND闪存是各有特点的：

（1）NOR的存储密度低，所以存储一个字节的成本也较高，而NAND闪存的存储密度和存储容量均比较高；

（2）NAND闪存在擦、写文件（特别是连续的大文件）时速度非常快，非常适用于顺序读取的场合，而NOR的读取速度很快，在随机存取的应用中有良好的表现。

RAM（random access memory，随机存储器）的内容可按需随意取出或存入，且存取速度与存储单元的位置无关。这种存储器在断电时将丢失其存储内容，故主要用于存储短时间使用的程序和数据。按照存储信息的不同，随机存储器又分为静态随机存储器（SRAM）和动态随机存储器（DRAM）。

所谓“随机存取”，指的是当存储器中的数据被读取或写入时，所需要的时间与这段信息所在的位置或所写入的位置无关。相对地，读取或写入顺序访问（Sequential Access）存储设备中的信息时，其所需要的时间与位置就会有关系（如磁带）。如果需要保存数据，就必须把它们写入一个长期的存储设备中（例如硬盘）。RAM和ROM相比，两者的最大区别是RAM在断电以后保存在上面的数据会自动消失，而ROM不会。

参考答案

（31）B

试题（32）

在进行DSP的软件设计时，可以用汇编语言或者C语言进行设计，最终是生成可执行文件，通过下载线缆下载到DSP上运行、调试。下列对DSP软件的开发、编译、调试过程描述不正确的是__（32）__。

（32）A．C语言程序和汇编语言程序都会生成目标文件

B．DSP程序的调试是一个不断交互、完善的过程

C．DSP一般是通过仿真器将文件下载到板子

D．目标文件可以直接下载到板子上进行调试

试题（32）分析

本题考查嵌入式DSP使用方面的基础知识。

在进行DSP的软件设计时，可以用汇编语言或者C语言进行设计，最终是生成可执行文件，通过下载线缆下载到DSP上运行、调试。

在进行编译时，C语言程序和汇编语言程序都会生成目标文件，然后通过链接生成最终的可执行文件，通过下载线缆下载到目标DSP板上进行调试。

DSP 程序的调试同其他嵌入式系统调试一样，是一个不断完善和修改的过程，在调试过程中，一般会采用各个厂家自己的 IDE，并结合仿真器将编译好的文件下载到板子。

参考答案

（32）D

试题（33）

JTAG 是用来进行嵌入式处理器调试的标准化接口，下列描述中，正确的是<u>（33）</u>。

（33）A．JTAG 接口上一般包括模式选择、时钟、数据输入、数据输出、复位等信号

B．当 JTAG 接口上面的时钟不正常时，也可以访问 CPU 内部的寄存器

C．JTAG 只能用于调试，而不能用于进行芯片问题的检测

D．JTAG 能够访问 CPU 内部的寄存器，而不能访问 CPU 总线上面的设备

试题（33）分析

本题考查嵌入式系统调试时候采用的 JTAG 方面的基础知识。

JTAG（Joint Test Action Group，联合测试工作组）是一种国际标准测试协议（IEEE 1149.1 兼容），主要用于芯片内部测试。现在多数的高级器件都支持 JTAG 协议，如 DSP、FPGA 器件等。标准的 JTAG 接口是 4 线：TMS、TCK、TDI、TDO，分别为模式选择、时钟、数据输入和数据输出线，有时还包含复位等信号。

JTAG 最初是用来对芯片进行测试的，JTAG 的基本原理是在器件内部定义一个 TAP（Test Access Port，测试访问口）通过专用的 JTAG 测试工具对内部节点进行测试。JTAG 测试允许多个器件通过 JTAG 接口串联在一起，形成一个 JTAG 链，能实现对各个器件分别测试。

当 JTAG 上面的时钟不正常时，访问 CPU 内部的寄存器时可能出现异常，JTAG 可以用于多种功能，包括软件调试，系统芯片检测，除了可以访问 CPU 内部寄存器外，还可以访问 CPU 总线上面的设备状态等。

参考答案

（33）A

试题（34）

下列做法中不利于嵌入式应用软件移植的是<u>（34）</u>。

（34）A．在软件设计上，采用层次化设计和模块化设计

B．在数据类型上，尽量直接使用 C 语言的数据类型

C．将不可移植的部分局域化，集中在某几个特定的文件之中

D．软件体系结构设计时，在操作系统和应用软件之间引入一个中间件层

试题（34）分析

本题考查嵌入式系统的基础知识。

嵌入式系统由包括微处理器、定时器、微控制器、存储器、传感器等一系列微电子芯片与器件，和嵌入在存储器中的微型操作系统、控制应用软件组成，共同实现诸如实

时控制、监视、管理、移动计算、数据处理等各种自动化处理任务。嵌入式系统以应用为中心，以微电子技术、控制技术、计算机技术和通信技术为基础，强调硬件软件的协同性与整合性，软件与硬件可剪裁，以满足系统对功能、成本、体积和功耗等的要求。

嵌入式软件通常分为嵌入式操作系统、嵌入式支撑软件和嵌入式应用软件。嵌入式操作系统负责嵌入系统的全部软、硬件资源的分配、调度工作，控制、协调并发活动；嵌入式支撑软件用于帮助和支持软件开发，通常包括一些嵌入式中间件等；嵌入式应用软件是针对特定应用领域，基于某一固定的硬件平台，用来达到用户预期目标的计算机软件。由于用户任务可能有时间和精度上的要求，因此有些嵌入式应用软件需要特定嵌入式操作系统的支持。嵌入式应用软件和普通应用软件有一定的区别，它不仅要求其准确性、安全性和稳定性等方面能够满足实际应用的需要，而且还要尽可能地进行优化，以减少对系统资源的消耗，降低硬件成本。

嵌入式软件的特点有：

（1）嵌入式软件具有独特的实用性。嵌入式软件是为嵌入式系统服务的，这就要求它与外部硬件和设备联系紧密。嵌入式系统以应用为中心，根据应用需求定向开发，面向产业、面向市场，需要特定的行业经验。每种嵌入式软件都有自己独特的应用环境和实用价值。

（2）嵌入式软件应有灵活的适用性。嵌入式软件通常可以认为是一种模块化软件，它应该能非常方便灵活地运用到各种嵌入式系统中，而不能破坏或更改原有的系统特性和功能。首先它要小巧，不能占用大量资源；其次要使用灵活，应尽量优化配置，减小对系统的整体继承性，升级更换灵活方便。

综上所述，嵌入式软件和硬件平台密切相关，不同的硬件平台可能使用不同的编译器，直接使用C语言的数据类型，会引入硬件平台和软件平台带来的差异，不利于软件移植。

参考答案

（34）B

试题（35）

以下描述中不属于嵌入式操作系统特点的是__（35）__。

（35）A．面向应用，可以进行裁剪和移植

B．用于特定领域，不需要支持多任务

C．可靠性高，无须人工干预独立运行，并处理各类事件和故障

D．要求编码体积小，能够在嵌入式系统的有效存储空间内运行

试题（35）分析

本题考查嵌入式操作系统的基础知识。

嵌入式操作系统（Embedded Operating System，EOS）是指用于嵌入式系统的操作系统。嵌入式操作系统是一种用途广泛的系统软件，通常包括与硬件相关的底层驱动软

件、系统内核、设备驱动接口、通信协议、图形界面、标准化浏览器等。嵌入式操作系统负责嵌入式系统的全部软、硬件资源的分配、任务调度，控制、协调并发活动。它必须体现其所在系统的特征，能够通过装卸某些模块来达到系统所要求的功能。目前在嵌入式领域广泛使用的操作系统有：嵌入式实时操作系统 μC/OS-II、嵌入式 Linux、Windows Embedded、VxWorks 等，以及应用在智能手机和平板电脑的 Android、iOS 等。

嵌入式操作系统的特点有：

（1）系统内核小。由于嵌入式系统一般是应用于小型电子装置，系统资源相对有限，所以内核较之传统的操作系统要小得多。

（2）专用性强。嵌入式系统的个性化很强，其中的软件系统和硬件的结合非常紧密，一般要针对硬件进行系统的移植，即使在同一品牌、同一系列的产品中也需要根据系统硬件的变化和增减不断进行修改。同时针对不同的任务，往往需要对系统进行较大更改，程序的编译下载要和系统相结合，这种修改和通用软件的“升级”是完全两个概念。

（3）系统精简。嵌入式系统一般没有系统软件和应用软件的明显区分，不要求其功能设计及实现上过于复杂，这样一方面利于控制系统成本，同时也利于实现系统安全。

（4）高实时性。高实时性的系统软件是嵌入式软件的基本要求，而且软件要求固态存储，以提高速度；软件代码要求高质量和高可靠性。

（5）多任务的操作系统。嵌入式软件开发需要使用多任务的操作系统。嵌入式系统的应用程序可以没有操作系统直接在芯片上运行。但是为了合理地调度多任务、利用系统资源、系统函数以及和专用库函数接口，用户必须自行选配操作系统开发平台，这样才能保证程序执行的实时性、可靠性，并减少开发时间，保障软件质量。

参考答案

（35）B

试题（36）

在主存储器和 CPU 之间增加 Cache 的目的是<u>（36）</u>。

（36）A. 解决 CPU 和主存之间的速度匹配问题
　　B. 扩大主存储器容量
　　C. 扩大 CPU 中通用寄存器的数量
　　D. 既扩大主存储器容量，又扩大 CPU 中通用寄存器的数量

试题（36）分析

本题考查计算机体系结构方面的基础知识。

高速缓冲存储器（Cache）是存在于主存与 CPU 之间的一级存储器，由静态存储芯片（SRAM）组成，容量比较小但速度比主存高得多，接近于 CPU 的速度。它和主存储器一起构成一级的存储器。高速缓冲存储器和主存储器之间信息的调度和传送是由硬件自动进行的。

在计算机技术发展过程中，主存储器存取速度一直比中央处理器操作速度慢得多，

使中央处理器的高速处理能力不能充分发挥，整个系统的工作效率受到影响。有很多方法可用来缓和中央处理器和主存储器之间速度不匹配的矛盾，如采用多个通用寄存器、多存储体交叉存取等，在存储层次上采用高速缓冲存储器也是常用的方法之一。很多大、中型计算机以及新近的一些小型机、微型机也都采用高速缓冲存储器。

根据程序局部性原理，正在使用的主存储器某一单元邻近的那些单元将被用到的可能性很大。因而，当中央处理器存取主存储器某一单元时，计算机硬件就自动地将包括该单元在内的那一组单元内容调入高速缓冲存储器，中央处理器即将存取的主存储器单元很可能就在刚刚调入到高速缓冲存储器的那一组单元内。于是，中央处理器就可以直接对高速缓冲存储器进行存取。在整个处理过程中，如果中央处理器绝大多数存取主存储器的操作能为存取高速缓冲存储器所代替，计算机系统处理速度就能显著提高。

参考答案

（36）A

试题（37）

已知 Cache 命中率 H＝0.98，主存比 Cache 慢 4 倍，已知主存存取周期为 200ns，则系统的平均访问时间是__（37）__ns。

（37）A．50　　B．53　　C．100　　D．125

试题（37）分析

本题考查计算机 Cache 的基础知识。

高速缓冲存储器（Cache）最重要的技术指标是命中率。CPU 在 Cache 中找到有用的数据被称为命中，当 Cache 中没有 CPU 所需的数据时（这时称为未命中），CPU 才访问内存。为了保证 CPU 访问时有较高的命中率，Cache 中的内容应该按一定的算法替换。一种较常用的算法是“最近最少使用算法”（LRU 算法），它是将最近一段时间内最少被访问过的行淘汰出局。因此需要为每行设置一个计数器，LRU 算法是把命中行的计数器清零，其他各行计数器加 1。当需要替换时淘汰行计数器计数值最大的数据行出局。这是一种高效、科学的算法，其计数器清零过程可以把一些频繁调用后再不需要的数据淘汰出 Cache，提高 Cache 的利用率。

当新的主存块需要调入 Cache 并且它的可用空间位置又被占满时，需要替换掉 Cache 的数据，这就产生了替换策略（算法）问题。根据程序局部性规律可知：程序在运行中，总是频繁地使用那些最近被使用过的指令和数据。这就提供了替换策略的理论依据。替换算法目标就是使 Cache 获得最高的命中率。Cache 替换算法是影响代理缓存系统性能的一个重要因素，一个好的 Cache 替换算法可以产生较高的命中率。

主存的存取周期为 200ns，主存比 Cache 慢 4 倍，则 Cache 的存取周期为 50ns。Cache 的命中率为 0.98，则系统的平均访问时间是 $50\times0.98+200\times0.02=53$ns。

参考答案

（37）B

试题（38）

存储一个 32 位数 0x12345678 到 1000H～1003H 四个字节单元中，若以小端模式存储，则 1000H 存储单元的内容为＿（38）＿。

（38）A．0x12　　B．0x21　　C．0x78　　D．0x87

试题（38）分析

本题考查计算机存储系统的基础知识。

大端模式是指数据的高位保存在内存的低地址中，而数据的低位则保存在内存的高地址中，地址由小向大增加，而数据从高位往低位放。

小端模式是指数据的高位保存在内存的高地址中，而数据的低位则保存在内存的低地址中，这种存储模式将地址的高低和数据位权有效地结合起来，高地址部分权值高，低地址部分权值低，和我们的逻辑方法一致。

计算机系统中以字节为单位，即每个地址单元都对应着一个字节（8 位，bit）。但是在 C 语言中除了 8bit 的 char 之外，还有 16bit 的 short 型，32bit 的 long 型（要看具体的编译器），另外，对于位数大于 8 位的处理器，例如 16 位或者 32 位的处理器，由于寄存器宽度大于一个字节，那么必然存在着一个如何将多个字节安排的问题。因此就导致了大端存储模式和小端存储模式。

例如一个 16bit 的 short 型 x，在内存中的地址为 0x0010，x 的值为 0x1122，那么 0x11 为高字节，0x22 为低字节。对于大端模式，就将 0x11 放在低地址中，即 0x0010 中，0x22 放在高地址中，即 0x0011 中。小端模式则刚好相反。

我们常用的 X86 结构是小端模式，而 KEIL C51 则为大端模式。很多的 ARM，DSP 都为小端模式。有些 ARM 处理器还可以由硬件来选择是大端模式还是小端模式。

参考答案

（38）C

试题（39）

某同步总线的时钟频率为 100MHz，宽度为 32 位，地址/数据线复用，每传输一个地址或者数据占有一个时钟周期。若该总线支持 burst（猝发）传输方式，则一次“主存写”总线事务传输一个数组 int buf[4]所需要的时间至少是＿（39）＿ns。

（39）A．20　　B．40　　C．50　　D．80

试题（39）分析

本题考查计算机组成基础知识。

计算机总线按功能和规范可分为数据总线、地址总线、控制总线等，有的系统中，数据总线和地址总线是复用的，即总线在某些时刻出现的信号表示数据而另一些时刻表示地址。

总线的数据传输类型分单周期方式和猝发（burst）方式。单周期方式是指一个总线周期只传送一个数据。猝发（burst）方式是指取得总线控制权后进行多个数据的传输。

寻址时给出目的地首地址，访问第一个数据，数据2、3到数据n的地址在首地址基础上按一定规则自动寻址（如自动加1）。

某同步总线的宽度为32位，int buf[4]数组共有16个字节，128位数据，传输128位数据需要128/32=4个时钟周期，由于采用burst方式，共需要5个时钟周期，在时钟频率为100MHz的情况下，即每个周期10ns，所需要的时间至少是5×10=50ns。

参考答案

（39）C

试题（40）

以下关于特权指令的叙述中错误的是__（40）__。

（40）A. 特权指令集是计算机指令集的一个子集

B. 特权指令通常与系统资源的操纵和控制有关

C. 当计算机处于系统态运行时，它可以执行特权指令

D. 当计算机处于用户态运行时，它可以执行特权指令

试题（40）分析

本题考查计算机状态和特权指令概念。

计算机运行时的状态可以分为系统态（或称管态）和用户态（或称目态）两种。当计算机处于系统态运行时，它可以执行特权指令，而处于用户态运行时，则不能执行特权指令，如果此时程序中出现特权指令，机器将会发出特权指令使用错误的中断。

所谓特权指令集是计算机指令集的一个子集，特权指令通常与系统资源的操纵和控制有关。例如，访外指令用于通道启动通道；时钟控制指令用于取、置时钟寄存器的值；程序状态字控制指令用于取、置程序状态字；通道控制指令用于访问通道状态字；中断控制指令则用于访问中断字等。

参考答案

（40）D

试题（41）

在PowerPC处理器中，内存地址与I/O地址统一编址，访问内存单元和I/O设备是靠__（41）__来区分的。

（41）A. 数据总线上输出的数据　　　　B. 不同的地址

C. 内存与I/O设备使用不同的地址总线　　　　D. 不同的指令

试题（41）分析

本题考查计算机编址方式的基础知识。

在不同的计算机系统中，I/O端口的地址编排有两种形式：存储器统一编址和I/O独立编址。I/O独立编址是指I/O端口编址和存储器的编址相互独立，即I/O端口地址空间和存储器地址空间分开设置，互不影响。采用这种编址方式，对I/O端口的操作使用输入/输出指令（I/O指令）。I/O独立编址的优点是：不占用内存空间；使用I/O指令，程

序清晰，很容易看出是 I/O 操作还是存储器操作；译码电路比较简单（因为 I/O 端口的地址空间一般较小，所用地址线也就较少）。其缺点是：只能用专门的 I/O 指令，访问端口的方法不如访问存储器的方法多。

上面两种编址方式各有优点和缺点，究竟采用哪一种取决于系统的总体设计。在一个系统中也可以同时使用两种方式，前提是首先要支持 I/O 独立编址。Intel 的 x86 微处理器都支持 I/O 独立编址，因为它们的指令系统中都有 I/O 指令，并设置了可以区分 I/O 访问和存储器访问的控制信号引脚。而一些微处理器或单片机，为了减少引脚，从而减少芯片占用面积，不支持 I/O 独立编址，只能采用存储器统一编址。

在 PowerPC 处理器中，内存地址与 I/O 地址采用统一编址的方式，存储器统一编址，即从存储空间中划出一部分地址给 I/O 端口。CPU 访问端口和访问存储器的指令在形式上完全相同，只能从地址范围来区分两种操作。

参考答案

（41）B

试题（42）

在中断响应过程中，CPU 保护程序计数器的主要目的是__（42）__。

（42）A．为了实现中断嵌套

B．使 CPU 能找到中断服务程序的入口地址

C．为了使 CPU 在执行完中断服务程序后能返回到被中断程序的断点处

D．为了使 CPU 与 I/O 设备并行工作

试题（42）分析

本题考查计算机中断原理的基础知识。

当系统产生中断后，CPU 响应中断的过程大致分为以下几个阶段：

（1）关中断。

（2）保留断点：CPU 响应中断后，把主程序执行的位置和有关数据信息保留到堆栈，以备中断处理完毕后，能返回主程序并正确执行。

（3）保护现场：为了使中断处理程序不影响主程序的运行，故要把断点处的有关寄存器的内容和标志位的状态全部推入堆栈保护起来。这样，当中断处理完成后返回主程序时，CPU 能够恢复主程序的中断前状态，保证主程序的正确动作。

（4）给出中断入口，转入相应的中断服务程序：系统由中断源提供的中断向量形成中断入口地址，使 CPU 能够正确进入中断服务程序。

（5）恢复现场：把所保存的各个内部寄存器的内容和标志位的状态，从堆栈弹出，送回 CPU 中原来的位置。

（6）开中断与返回：在中断服务程序的最后，要开中断（以便 CPU 能响应新的中断请求）和安排一条中断返回指令，将堆栈内保存的主程序被中断的位置值弹出，运行被恢复到主程序。

参考答案

（42）C

试题（43）

某计算机数据总线为 32 位，地址空间从 F0000000H 到 F007FFFFH 映射为 FLASH 空间，若要实现 FLASH 的最大存储容量，至少需要（43）片 16K×16bit 的 FLASH 芯片。

（43）A．8　　B．16　　C．32　　D．64

试题（43）分析

数据总线用于传送数据信息。数据总线是双向三态形式的总线，即它既可以把 CPU 的数据传送到存储器或输入输出接口等其他部件，也可以将其他部件的数据传送到 CPU。数据总线的位数是微型计算机的一个重要指标，通常与微处理的字长相一致。

地址总线是专门用来传送地址的，由于地址只能从 CPU 传向外部存储器或 I/O 端口，所以地址总线总是单向三态的，这与数据总线不同。地址总线的位数决定了 CPU 可直接寻址的内存空间大小。一般来说，若地址总线为 n 位，则可寻址空间为 2^n 位。地址总线的宽度，随可寻址的内存大小而变，决定有多少的内存可以被存取。

若要实现 FLASH 的最大存储容量，则用 FLASH 芯片布满整个 FLASH 空间，FLASH 空间从 F0000000H 到 F007FFFFH，容量为 F007FFFFH－F0000000H＋1＝80000H， 即 512K，并且计算机的数据总线为 32 位，而每一片 FLASH 芯片的容量为 16K×16bit，则至少需要 512K/16K×2＝64 片。

参考答案

（43）D

试题（44）

以下关于基于模型的软件设计的叙述中，错误的是（44）。

（44）A．可以提高软件开发效率，提高软件质量，开展早期验证

B．其目标都是用建模语言来描述系统的架构与构件

C．常常需要使用在不同级别上不同系统观点的多个模型来表达

D．通常是一个以自顶向下的方式进行模型构造、分析和变换的迭代过程

试题（44）分析

本题考查基于模型软件设计方面的基础知识。

基于模型的软件设计，可以提高软件开发效率，提高软件质量，开展早期验证。任何基于模型的设计方法，其目标都是用建模语言描述系统架构与构件，为了准确描述系统，基于模型的设计，常常需要使用不同级别、不同系统观点的多个模型来表达，基于模型设计，模型构造、分析和变换通常是以不确定方向（自顶向下、自底向上等）的方式进行迭代。

参考答案

（44）D

试题（45）

三目运算符表达式 “d=a>b?(a>c?a:c): (b>c?b:c);” 等价于下列①、②、③、④四组程序的__（45）__组解释。

①
```
if(a>b)
        if(a>c) d=c;
         else d=a;
    else if(b>c) d=c;
            else d=b;
```

②
```
if(a>b) d=a;
        else if(a>c) d=a;
           else if(b>c) d=b;
        else d=c;
```

③
```
if(a>b) d=b;
        else if(a>c) d=c;
         else if(b>c) d=c;
            else d=b;
```

④
```
if(a>b){
        if(a>c) d=a;
        else d=c;
    } else { if (b>c) d=b;
else d=c;}
```

（45）A. ④　　B. ③　　C. ②　　D. ①

试题（45）分析

本题考查三目运算符表达式的基础知识。

题目中的三目运算表达式 “d=a>b?(a>c?a:c): (b>c?b:c)” 求值结果是取 a、b、c 中最大的值赋给 d。

三目运算符的通常格式为 “a>b ? a:b”，其含义为：当 a>b 为真时，取 a 为表达式的值，否则，取 b 为表达式的值。需要注意的是，三元运算符 “?” 的执行优先级低于所有二元操作符，仅高于逗号运算符。

参考答案

（45）A

试题（46）

以下关于嵌入式实时系统的叙述中，不正确的是__（46）__。

（46）A. 嵌入式实时系统，要求系统在投入运行前即具有确定性和可预测性
B. 可预测性是指系统在运行之前，其功能、响应特性和执行结果是可预测的
C. 确定性是指系统在给定的状态和输入下，在确定的时间内给出确定的结果
D. 对嵌入式实时系统失效的判断仅依赖对其运行结果的正确性判断

试题（46）分析

本题考查嵌入式实时系统基础知识。

嵌入式实时系统是一种完全嵌入受控器件内部，为特定应用而设计的专用计算机系统。在嵌入式实时系统中，要求系统在投入运行前即具有确定性和可预测性。可预测性是指系统在运行之前，其功能、响应特性和执行结果是可预测的；确定性是指系统在给定的初始状态和输入条件下，在确定的时间内给出确定的结果。对嵌入式实时系统失效

的判断，不仅依赖其运行结果的数值是否正确，也依赖提供结果是否及时。

参考答案

（46）D

试题（47）

以下关于嵌入式安全关键系统的设计以及系统健壮性相关的描述中，错误的是 __（47）__ 。

（47）A．嵌入式安全关键系统失效的后果非常严重，所以任何情况下决不放弃

B．在“决不放弃”原则下，即使不符合规范要求的情况也要适当处置

C．健壮性指尽管存在意外的扰动，系统仍保持可接受水平的服务的能力

D．系统在规范运行时就可评估其健壮性

试题（47）分析

本题考查嵌入式安全关键系统的设计以及系统健壮性相关的基础知识。

安全关键系统是指其不正确的功能或失效会导致人员伤亡、财产损失等严重后果的计算机系统。可见，由于嵌入式安全关键系统失效的后果非常严重，所以，安全关键系统有一条原则：任何情况下决不放弃！这要求不仅对符合规范要求的外部状态和输入有正确的处理，而且要求在不符合规范要求的情况，也能适当处理，让系统处于安全的状态。

关于健壮性，是指存在意外的扰动情况下系统保持可接受水平的服务的能力。即，健壮性是关于系统在意外状态下的行为，只有当系统偏离其规范时才可看出它的健壮性或者脆弱性。

参考答案

（47）D

试题（48）

设 n 的初值为正整数，设计一个递归算法如下：

```
int fact(int  n) {
    if (n<=0)return 1;
    else return(n*fact(n-1));
}
```

以下叙述中，正确的是 __（48）__ 。

（48）A．计算 fact(n) 需要执行 n+2 次函数调用

B．计算 fact(n) 需要执行 n+1 次函数调用

C．计算 fact(n) 需要执行 n 次函数调用

D．计算 fact(n) 需要执行 n–1 次函数调用

试题（48）分析

本题考查函数递归调用方面的相关知识。

递归法是描述算法的一种强有力的方法，其思想是：将 N=n 时不能得出解的问题，设法递归（压栈）转化为求 n–1,n–2,…的问题，一直到 N=0 或 1 的初始情况，由于初始情况的解可以给出，因此，开始层层退栈得到 N=2,3,…,n 时的解，得到最终结果。

本题中，主程序调用 fact(n)称为外部调用，其他调用称为内部调用，直到调用 fact(0)为止。fact(n)调用 fact(n–1)，fact(n–1)调用 fact(n–2)…fact(1)调用 fact(0)，内部调用 n 次，外部调用一次，共 n+1 次。

参考答案

（48）B

试题（49）

以下关于软件可靠性相关的叙述中，错误的是__（49）__。

（49）A．软件可靠性是指在规定的条件下和时间内，软件不引起系统故障的能力

B．规定的条件：包括运行的软、硬件环境以及软件的使用方式

C．规定的时间：包括日历时间、时间钟时间、执行时间等

D．软件可靠性与软件存在的缺陷和系统的输入有关，与系统的使用无关

试题（49）分析

本题考查软件可靠性相关的基础知识。

软件可靠性是指在规定的条件下和时间内，软件不引起系统故障的能力或概率。规定的条件包括运行的软、硬件环境以及软件的使用方式；规定的时间包括日历时间、时间钟时间、执行时间等。

软件可靠性不仅与软件存在的缺陷相关，而且与系统的输入和使用相关。

参考答案

（49）D

试题（50）

假设以下代码运行环境为 32 位系统，其中，__attribute__ ((packed)) 的作用是告诉编译器取消结构在编译过程中的优化对齐，按照实际占用字节数进行对齐。

代码段 1：

```
struct student1{
    char name[10];
    long sno;
    char sex;
    float score[4];
} __attribute__((packed)) *p1, a1, b1;
```

代码段 2：

```
union student2{
    char name[10];
    long sno;
    char sex;
    float score[4];
} *p2, a2, b2;
```

sizeof(struct student1)、sizeof(union student2)的结果分别是__（50）__。

（50）A．248 和 128　B．31 和 31　C．31 和 16　D．16 和 16

试题（50）分析

本题考查程序开发的基础知识。

题目中 student1 是一个结构体，sizeof（struct student1）结果为结构体 student1 所有元素字节数之和，因此 sizeof（struct student1）结果为：10+4+1+16=31 字节。

题目中 student2 是个联合，sizeof（union student2）结果是联合 student2 中最长一个元素的字节数。因此 sizeof（union student2）结果为：16 字节。

参考答案

（50）C

试题（51）

以下关于容错技术的叙述中，错误的是__（51）__。

（51）A．系统容错技术，主要研究系统对故障的检测、定位、重构和恢复

B．从余度设计角度出发，系统通常采用相似余度或非相似余度实现系统容错

C．从结构角度出发，容错结构有单通道加备份结构、多通道结构

D．通常硬件实现容错常用的有恢复块技术和 N 版本技术

试题（51）分析

本题考查计算机系统容错技术相关的基础知识。

计算机系统容错技术主要研究系统对故障的检测、定位、重构和恢复等。典型的容错结构有两种，即单通道计算机加备份计算机结构和多通道比较监控系统结构。

从硬件余度设计角度出发，系统通常采用相似余度或非相似余度实现系统容错，从软件设计角度出发，实现容错常用的有恢复块技术和 N 版本技术等。

参考答案

（51）D

试题（52）

计算机性能指标对用户非常重要，下列与计算机性能评测有关的叙述，不正确的是__（52）__。

（52）A．通常使用的综合评测指标有 3 类：工作量类、响应性能类、利用率类
B．除综合评价指标外，评价系统性能的还有可靠性、可用性、可维护性等
C．平均故障间隔时间 MTBF 越小，表示系统越可靠
D．基准程序法 benchmark，是一种常用的计算机性能测试方法

试题（52）分析

本题考查计算机性能评测方面的基础知识。

计算机系统的性能指标对用户非常重要。评价一个计算机系统，通常使用的综合评测指标有 3 类：工作量类、响应性能类和利用率类。

除上述综合评价指标外，评价系统性能的还有可靠性、可用性、可维护性、兼容性、开放性、可扩展性、安全性和性能价格比等。

基准程序法 benchmark，是目前使用较多的一种计算机性能测试方法。

平均故障间隔时间（MTBF）用以表示系统平均无故障可正常运行的时间，是所选时段多次故障间隔时间的平均值，MTBF 越大，表示系统越可靠。

参考答案

（52）C

试题（53）

嵌入式实时系统中，有 3 个主要指标衡量系统的实时性，即响应时间、吞吐量和生存时间，针对这 3 个指标，下列描述正确的是<u>（53）</u>。

（53）A．响应时间是计算机从识别一个外部事件到处理完这个事件的时间
B．吞吐量是指系统可以处理的事件总数
C．生存时间是数据有效等待的时间，在这段时间内数据是有效的
D．系统对事件响应时间的长短，可以衡量系统的实时性

试题（53）分析

本题考查嵌入式实时系统实时性相关的基础知识。

嵌入式实时系统中，有 3 个主要指标衡量系统的实时性，即响应时间、吞吐量和生存时间。

响应时间是计算机从识别一个外部事件到处理完这个事件的时间；吞吐量是指在给定的时间内，系统可以处理的事件总数；生存时间是数据有效等待的时间，在这段时间内数据是有效的。

嵌入式实时系统是指系统能够在指定或者确定的时间内，完成系统功能和外部或内部、同步或异步事件做出响应的系统。因此，单纯使用绝对的响应时间长短，是不能衡量系统的实时性的。

参考答案

（53）C

试题（54）

若信号量 S 的初值为 2，当前值为-1，则表示有__（54）__等待进程。

（54）A．0 个　　B．1 个　　C．2 个　　D．3 个

试题（54）分析

本题考查操作系统的基础知识。

荷兰学者 Dijkstra 提出的信号量（或信号灯）机制，是一种卓有成效的进程同步与互斥的工具。对信号量的操作原语有两种，P 操作和 V 操作。P 操作和 V 操作是执行时不被打断的两个操作系统原语，P 操作和 V 操作必须成对使用。

在操作系统中，信号量是表示资源的实体，它由两个成员（S,Q）构成，其中 S 是一个具有非负初值的整型变量，Q 是一个初始状态为空的队列。S 表示系统中某类资源的使用情况，当其值大于 0 时，表示系统中当前可用资源的数目；当其值小于 0 时，其绝对值表示系统中因请求该类资源而阻塞等待的进程数目。除信号量的初值外，信号量的值能由 P 操作和 V 操作改变。

P(S)的主要功能是：先执行 S=S–1；若 S≥0 则进程继续执行；若 S<0 则阻塞该进程，并将它插入到该信号量的等待队列 Q 中。

V(S)的主要功能是：先执行 S=S+1；若 S>0 则进程继续执行；若 S≤0 则从该信号量等待队列中移出第一个进程，使其变为就绪状态并插入就绪队列，然后再返回原进程继续执行。

综上所述，当前的 S 值为–1，则表示有 1 个进程在信号量的等待队列 Q 中。

参考答案

（54）B

试题（55）

软件项目实施过程中的里程碑点应在__（55）__文档中确定。

（55）A．软件研制任务书　　B．软件开发计划

C．软件测试计划　　D．软件研制总结报告

试题（55）分析

本题考查里程碑的意义以及在项目中如何策划和设置里程碑。

简单来说，里程碑就是在项目过程中管理者或其他利益相关方需要关注的项目状态时间点。《软件研制任务书》仅规定任务提出方关注的里程碑，而《软件开发计划》才是规定包括软件研制任务书规定的、项目管理者或利益相关方关注的和（或）组织规定所需关注的项目状态时间点。项目设置多少里程碑需要在项目策划过程中进行计划，并在计划文档中记录，需要利益相关方认可。

项目设置里程碑应慎重，不宜太多，一旦设置，就应确保任务完成，否则可能会导致计划的频繁变更。

参考答案

（55）B

试题（56）

操作系统中的 Spooling 技术，实质是将＿（56）＿转化为共享设备的技术。

（56）A．虚拟设备　　B．独占设备　　C．脱机设备　　D．块设备

试题（56）分析

本题考查嵌入式操作系统的基础知识。

Spooling 的意思是外部设备同时联机操作，又称为假脱机输入/输出操作，是操作系统中采用的一项将独占设备改造成共享设备的技术。Spooling 系统的组成包括三部分：输入井和输出井、输入缓冲区和输出缓冲区、输入进程和输出进程。为了解决 CPU 输出数据的速度远远高于打印机的打印速度这一矛盾，在操作系统中一般采用 Spooling 技术。

参考答案

（56）B

试题（57）、（58）

受控库存放的内容包括＿（57）＿文档和＿（58）＿代码。

（57）A．通过评审且评审问题已归零或变更验证已通过，均已完成签署的

B．只要完成编写的各种

C．在软件设计阶段结束时的

D．在综合测试阶段结束时的

（58）A．通过了项目规定测试的，或回归测试的，或产品用户认可的

B．只要完成编写的各种

C．在软件设计阶段结束时的

D．在综合测试阶段结束时的

试题（57）、（58）分析

本题考查受控库内容入库应满足的入库条件。

一般软件项目开发过程采取开发库、受控库和产品库的管理方法，且采取三库物理隔离的策略。

开发库存放项目确定的软件配置项集合，以及项目组需要存放的其他文件或过程记录。软件配置项通常包括计划类文档，以及需求、设计、代码、配置数据、测试数据、使用和维护等与产品相关的各类工程文档。

受控库存放在软件开发过程中达到相对稳定、可以作为后续开发活动输入的软件工作产品（或称为配置项）。软件工作产品（配置项）通常分为文档和代码两大类，文档纳入受控库的条件通常规定为“通过评审且评审问题已归零或变更验证已通过，已完成文档签署”；代码纳入受控库的条件通常规定为“通过了项目规定的测试或回归测试，或通

过了产品用户认可”的代码状态。

软件产品库存放作为软件产品的受控库中各阶段基线或产品基线对应的文档、源程序和可执行代码。

参考答案

（57）A　（58）A

试题（59）

下面的一段 C 程序中，循环体语句 （59） 退出循环。

```
unsigned char n;
int total;
n=50;
while(n-- >= 0){total += n;}
```

（59）A．执行 49 次后　B．执行 50 次后

C．执行 51 次后　D．死循环，不会

试题（59）分析

本题考查 C 语言编程的基本知识。

在本题中考生需注意 unsigned char 的用法，因为 n 为无符号整型，永远不会为负数，所以循环语句会陷入死循环，不会退出循环。在实际的软件编程中一定要小心判断条件是否可达到。

参考答案

（59）D

试题（60）

变量 W_data 定义如下：

```
union data_node
{   float ff;
    int n;
    char ch;
} W_data;
```

则变量 W_data 所占的内存存储空间可表示为 （60） 。

（60）A．sizeof(int)　B．sizeof(char)

C．sizeof(float)　D．sizeof(int)+sizeof(char)+sizeof(float)

试题（60）分析

本题考查 C 语言编程的基本知识。

本题中变量 W_data 类型为联合。联合中所有数据项占有相同的内存空间。联合体所占的内存存储空间为所包含数据项所占的内存存储空间的最大值。

参考答案

（60）C

试题（61）

在关中断状态，不可响应的中断是__（61）__。

（61）A．硬件中断　　　　　B．软件中断
　　　C．不可屏蔽中断　　　D．可屏蔽中断

试题（61）分析

中断是指计算机系统运行时，出现来自处理机以外的任何现行程序不知道的事件，CPU 暂停现行程序，转去处理这些事件，待处理完毕，再返回原来的程序继续执行，这个过程称为中断。请求 CPU 中断的设备或事件称为中断源。根据中断源的不同类别，可以把中断分为内中断和外中断两种。由异步的外部事件引起的 CPU 改变程序执行流程的过程叫“外中断”或“硬中断”。由 CPU 内部原因而改变程序执行流程的过程称“内中断”“软中断”或“异常”。

为了便于控制中断请求信号的产生，也为了利用屏蔽码改变中断处理的优先级别，当产生中断请求后，用程序方式有选择地封锁部分中断，而允许其余部分中断仍得到响应，称为中断屏蔽。有些中断请求是不可屏蔽的，也就是说，不管中断系统是否开中断，这些中断源的中断请求一旦提出，CPU 必须立即响应。所以，中断又分为可屏蔽中断和不可屏蔽中断。

参考答案

（61）D

试题（62）

DMA 数据的传送是以__（62）__为单位进行的。

（62）A．字节　　B．字　　C．数据块　　D．位

试题（62）分析

本题考查输入/输出方式基本概念。

DMA 方式即直接存储器存取方式，它是 I/O 设备与主存储器之间由硬件组成的直接数据通路，用于高速 I/O 设备与主存之间的成组数据传送，是完全由硬件执行 I/O 交换的工作方式。在这种方式下，DMA 控制器从 CPU 完全接管对总线的控制，数据交换不经过 CPU，而直接在内存与设备之间进行，因此数据交换的速度高，适用于高速成组传送数据，以数据块为单位传送。

DMA 方式的优点是速度快。由于 CPU 根本不参加传送操作，因此省略了 CPU 取指令、取数和送数等操作。在数据传送过程中，也不需要像中断方式一样，执行现场保存、现场恢复等工作。内存地址的修改、传送字个数的计数也直接由硬件完成，而不是用软件实现。在数据传送前和结束后要通过程序或中断方式对缓冲器和 DMA 控制器进行预处理和后处理。DMA 方式的主要缺点是硬件线路比较复杂。

参考答案

（62）C

试题（63）

现有 3 个同时到达的作业 J1、J2 和 J3，它们的执行时间分别是 T_1、T_2 和 T_3，且 $T_1<T_2<T_3$。系统按单道方式运行且采用短作业优先算法，则平均周转时间是__（63）__。

（63）A. $T_1+T_2+T_3$　　B. $(T_1+T_2+T_3)/3$

C. $(3T_1+2T_2+T_3)/3$　　D. $(T_1+2T_2+3T_3)/3$

试题（63）分析

短作业优先（Shortest Job First，SJF）调度算法用于进程调度时称为短进程优先调度算法，该调度算法既可以用于作业调度也可以用于进程调度。在作业调度中，短作业优先调度算法每次从后备作业队列中选择估计运行时间最短的一个或几个作业，将它们调入内存，分配必要的资源，创建进程并放入就绪队列。

由于 3 个作业同时到达，所以作业执行的次序依次是 J1、J2 和 J3，故周转时间分别为：

J1：T_1；

J2：T_1+T_2；

J3：$T_1+T_2+T_3$；

则平均周转时间：

$(T_1+(T_1+T_2)+(T_1+T_2+T_3))/3=(3T_1+2T_2+T_3)/3$

参考答案

（63）C

试题（64）

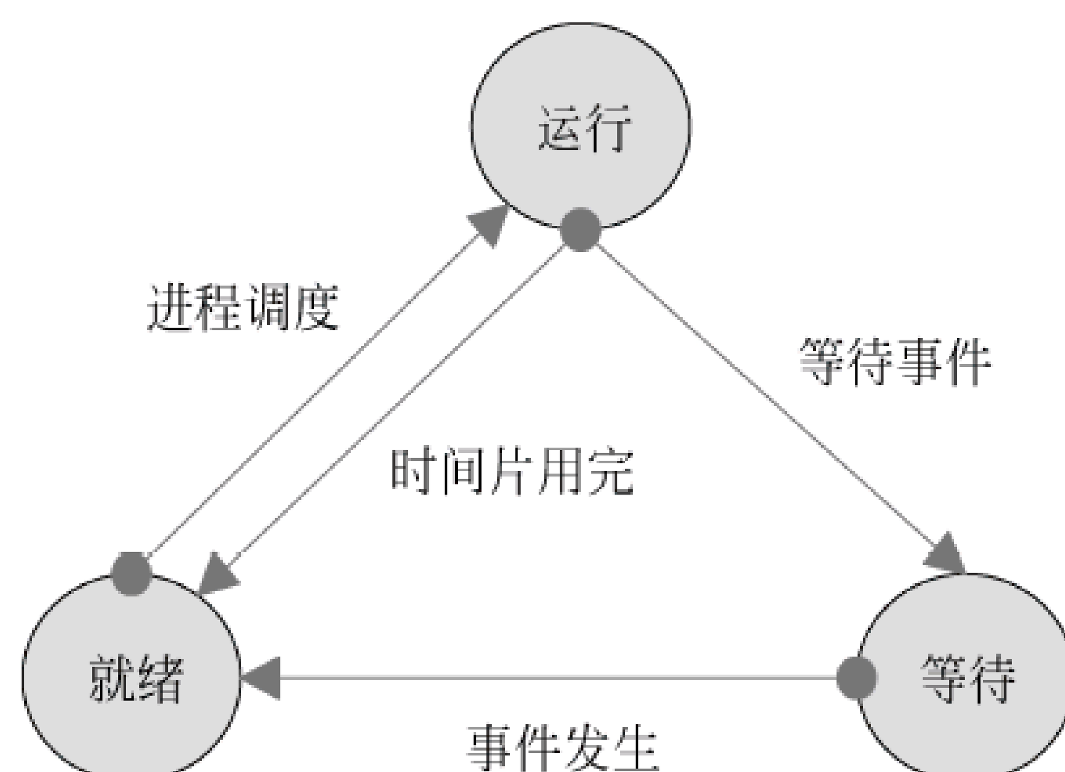
下列进程状态变化中，__（64）__是不可能发生的。

（64）A. 等待→运行　　B. 运行→等待

C. 等待→就绪　　D. 运行→就绪

试题（64）分析

通常一个进程应有 3 种基本状态：就绪状态、运行状态和等待状态（或称阻塞状态）。进程的 3 个状态的转换如下图所示。



参考答案

（64）A

试题（65）

通过＿（65）＿可清除上网痕迹。

（65）A．禁用脚本　　B．禁止 SSL

C．清除 Cookie　　D．查看 ActiveX 控件

试题（65）分析

本题考查浏览器配置相关知识。

禁用脚本是禁止本地浏览器解释执行客户端脚本；禁止 SSL 是禁止采用加密方式传送网页；Cookie 中保存有用户账号等临时信息，即上网之后留下的信息；ActiveX 控件是本地可执行的插件。因此要清除上网痕迹，需清除 Cookie。

参考答案

（65）C

试题（66）

集线器与网桥的区别是：＿（66）＿。

（66）A．集线器不能检测发送冲突，而网桥可以检测冲突

B．集线器是物理层设备，而网桥是数据链路层设备

C．网桥只有两个端口，而集线器是一种多端口网桥

D．网桥是物理层设备，而集线器是数据链路层设备

试题（66）分析

集线器是物理层设备，相当于在 10BASE2 局域网中把连接工作站的同轴电缆收拢在一个盒子里，这个盒子只起到接收和发送的功能，可以检测发送冲突，但不能识别数据链路层的帧。网桥是数据链路层设备，它可以识别数据链路层 MAC 地址，有选择地把帧发送到输出端口，网桥也可以有多个端口，如果网桥端口很多，并配置了加快转发的硬件，就成为局域网交换机。

参考答案

（66）B

试题（67）

POP3 协议采用＿（67）＿模式，客户端代理与 POP3 服务器通过建立 TCP 连接来传送数据。

（67）A．Browser/Server　B．Client/Server　C．Peer to Peer　D．Peer to Server

试题（67）分析

本题考查 POP3 协议及 POP3 服务器方面的基础知识。

POP3 协议是 TCP/IP 协议簇中用于邮件接收的协议。邮件客户端通过与服务器之间建立 TCP 连接，采用 Client/Server 计算模式来传送邮件。

参考答案

（67）B

试题（68）

TCP 使用的流量控制协议是__（68）__。

（68）A．固定大小的滑动窗口协议　　B．后退 N 帧的 ARQ 协议
　　　C．可变大小的滑动窗口协议　　D．停等协议

试题（68）分析

TCP 的流量控制采用了可变大小的滑动窗口协议，由接收方指明接收缓冲区的大小（字节数），发送方发送了规定的字节数后等待接收方的下一次请求。固定大小的滑动窗口协议用在数据链路层的 HDLC 中。可变大小的滑动窗口协议可以应付长距离通信过程中线路延迟不确定的情况，而固定大小的滑动窗口协议则适合链路两端点之间通信延迟固定的情况。

参考答案

（68）C

试题（69）

以下 4 种路由中，__（69）__路由的子网掩码是 255.255.255.255。

（69）A．远程网络　　B．静态　　C．默认　　D．主机

试题（69）分析

主机路由的子网掩码是 255.255.255.255。网络路由要指明一个子网，所以不可能为全 1，默认路由是访问默认网关，而默认网关与本地主机属于同一个子网，其子网掩码也应该与网络路由相同，对静态路由也是同样的道理。

参考答案

（69）D

试题（70）

以下关于层次化局域网模型中核心层的叙述，正确的是__（70）__。

（70）A．为了保障安全性，对分组要进行有效性检查
　　　B．将分组从一个区域高速地转发到另一个区域
　　　C．由多台二、三层交换机组成
　　　D．提供多条路径来缓解通信瓶颈

试题（70）分析

在层次化局域网模型中，核心层的主要功能是将分组从一个区域高速地转发到另一个区域。核心层是因特网络的高速骨干，由于其重要性，因此在设计中应该采用冗余组件设计，使其具备高可靠性，能快速适应变化。在设计核心层设备的功能时，应尽量避免使用数据包过滤、策略路由等降低数据包转发处理的特性，以优化核心层获得低延迟和良好的可管理性。

汇聚层是核心层和接入层的分界点，应尽量将资源访问控制、核心层流量的控制等都在汇聚层实施。汇聚层应向核心层隐藏接入层的详细信息，汇聚层向核心层路由器进行路由宣告时，仅宣告多个子网地址汇聚而形成的一个网络。另外，汇聚层也会对接入层屏蔽网络其他部分的信息，汇聚层路由器可以不向接入路由器宣告其他网络部分的路由，而仅仅向接入设备宣告自己为默认路由。

接入层为用户提供了在本地网段访问应用系统的能力，接入层要解决相邻用户之间的互访需要，并且为这些访问提供足够的带宽。接入层还应该适当负责一些用户管理功能，包括地址认证、用户认证和计费管理等内容。接入层还负责一些信息的用户信息收集工作，例如用户的 IP 地址、MAC 地址和访问日志等信息。

参考答案

（70）B

试题（71）

An embedded system is an applied computer system, as distinguished from other types of __(71)__ such as personal computers (PCs) or supercomputers.

（71）A. computer systems　　B. computer hardware

C. computer software　　D. systems

参考译文

嵌入式系统是一种计算机应用系统，是一种同个人计算机、超级计算机具有显著区别的计算机系统。

参考答案

（71）A

试题（72）

The architecture of an embedded system is an abstraction of the embedded device, meaning that it is a __(72)__ of the system that typically doesn't show detailed implementation information such as software source code or hardware circuit design.

（72）A. specialization　　B. computer

C. generalization　　D. design

参考译文

嵌入式系统的体系结构是一个抽象的嵌入式设备，也就是说它是一种概括化的系统，并不关心里面的实现细节信息，比如软件源码或者硬件电路设计。

参考答案

（72）C

试题（73）

Hardware interrupts are triggered by __(73)__ outside the microcontroller.

（73）A. user instructions　　B. peripheral devices

C．kernel D．program

参考译文

嵌入式微控制器的中断触发是由外部的设备所引起的。

参考答案

（73）B

试题（74）

Digital Signal Processing (DSP), has emerged as an important technology for modern electronic systems． It is a form of __(74)__ that is one of the newest and hottest fields, and is considered to be the workhorse of choice for many computational-intensive applications.

（74）A．embedded design B．programming
C．kernel D．software

参考译文

数字信号处理器是目前电子系统的一种关键性技术。它是一种嵌入式系统的设计，并且是最新的和最热门的领域之一，在许多密集型计算中都会考虑用数字信号处理器来进行实现。

参考答案

（74）A

试题（75）

Embedded C is a set of __(75)__ for the C Programming language by the C Standards committee to address commonality issues that exist between C extensions for different embedded systems.

（75）A．programming B．database
C．interface D．language extensions

参考译文

嵌入式 C 语言是一种依据 C 语言标准的扩展性编程语言，它强调的是不同嵌入式系统在 C 语言上的一些共性问题。

参考答案

（75）D

第 8 章　2015 下半年嵌入式系统设计师下午试题分析与解答

试题一（共 15 分）

阅读以下关于某嵌入式系统设计的说明，回答问题 1 至问题 4，将答案填入答题纸的对应栏内。

【说明】

某公司承接了某嵌入式系统的研制任务。该嵌入式系统由数据处理模块、系统管理模块、FC 网络交换模块和智能电源模块组成，系统组成如图 1-1 所示。数据处理模块处理系统的应用任务；系统管理模块除了处理系统的应用任务外，还负责管理整个嵌入式系统；FC 网络交换模块采用消息机制，支持广播和组播，主要负责系统的数据交换；智能电源模块负责给其他模块供电，该模块根据系统命令可以给其他模块供电或停止供电。

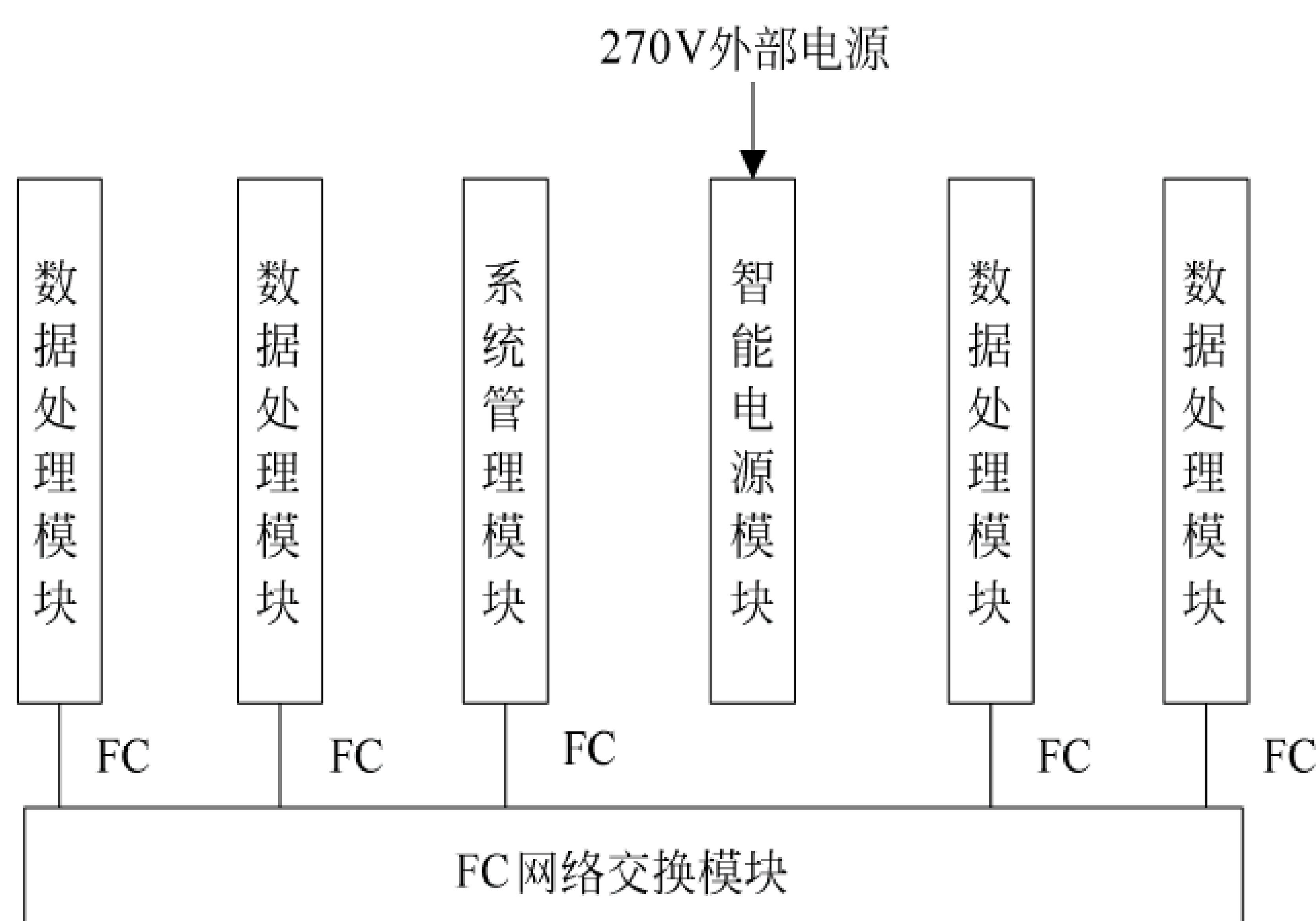


图 1-1　某嵌入式系统的组成

【问题 1】（3 分）

该系统的软件大部分是用 C 语言编程的，编程人员经常会使用运算符，请按优先级由高到低的次序，重新排序下面的运算符：%，=，<=，&&。

【问题 2】（4 分）

该系统的开发要求按软件能力成熟度模型 CMM 3 级开发，请回答下列问题：

（1）CMM 3 级包含多少个关键过程域？

（2）请写出 CMM 3 级的关键过程域。

（3）CMM2 级包含多少个关键过程域？

（4）在对该开发软件单位进行 CMM 3 级达标评级时，只需检查 3 级的关键过程域还是 3 级和 2 级的关键过程域都需要检查？

【问题 3】（3 分）

（1）在本系统中，FC 网络采用何种拓扑结构？请从如下 4 项中选择最为合适的。

A. 总线型　　B. 树型　　C. 星型　　D. 点对点

（2）FC 网络除了用于交换的光纤基础架构，还必须有高性能的 I/O 通道结构支持，I/O 通道在 FC 网络中的优势是什么？

【问题 4】（5 分）

智能电源模块首先进行系统初始化，初始化后各设备就可使用，再根据系统初始配置表对嵌入式系统的其他模块供电。智能电源模块通常完成两件事情：一、周期性地查询本模块温度、各路电流（给各模块供电的）以及电源模块的供电是否异常，如果异常，则进行异常处理，并报系统管理模块，由系统管理模块进行决策；二、进入中断处理程序，处理系统管理模块的各种命令，如果系统管理模块命令关机下电，则智能电源模块对所有模块（也包括自己）进行下电处理。

图 1-2 是智能电源模块上的管理软件处理流程图，请完成该流程图，给（1）～（5）处填空。

试题一分析

本题考查嵌入式系统设计中的基本 C 语言编程、软件工程化、FC 网络以及智能电源管理设计等知识及应用。

【问题 1】

本问题考查 C 语言的基础知识。

在 C 语言中，对各种运算符的优先级是有规定的，必须掌握。优先级最高者其实并不是真正意义上的运算符，包括：数组下标、函数调用操作符、各结构成员选择操作符。它们都是自左向右结合。

单目运算符的优先级仅次于上述运算符，在所有的真正意义的运算符中，它们的优先级最高。

双目运算符的优先级低于单目运算符的优先级。在双目运算符中，算术运算符的优先级最高，移位运算符次之，关系运算符再次之，接着就是逻辑运算符，赋值运算符，最后是条件运算符。总结以下两点：

（1）任何一个逻辑运算符的优先级低于任何一个关系运算符；

（2）移位运算符的优先级比算术运算符要低，但是比关系运算符要高。

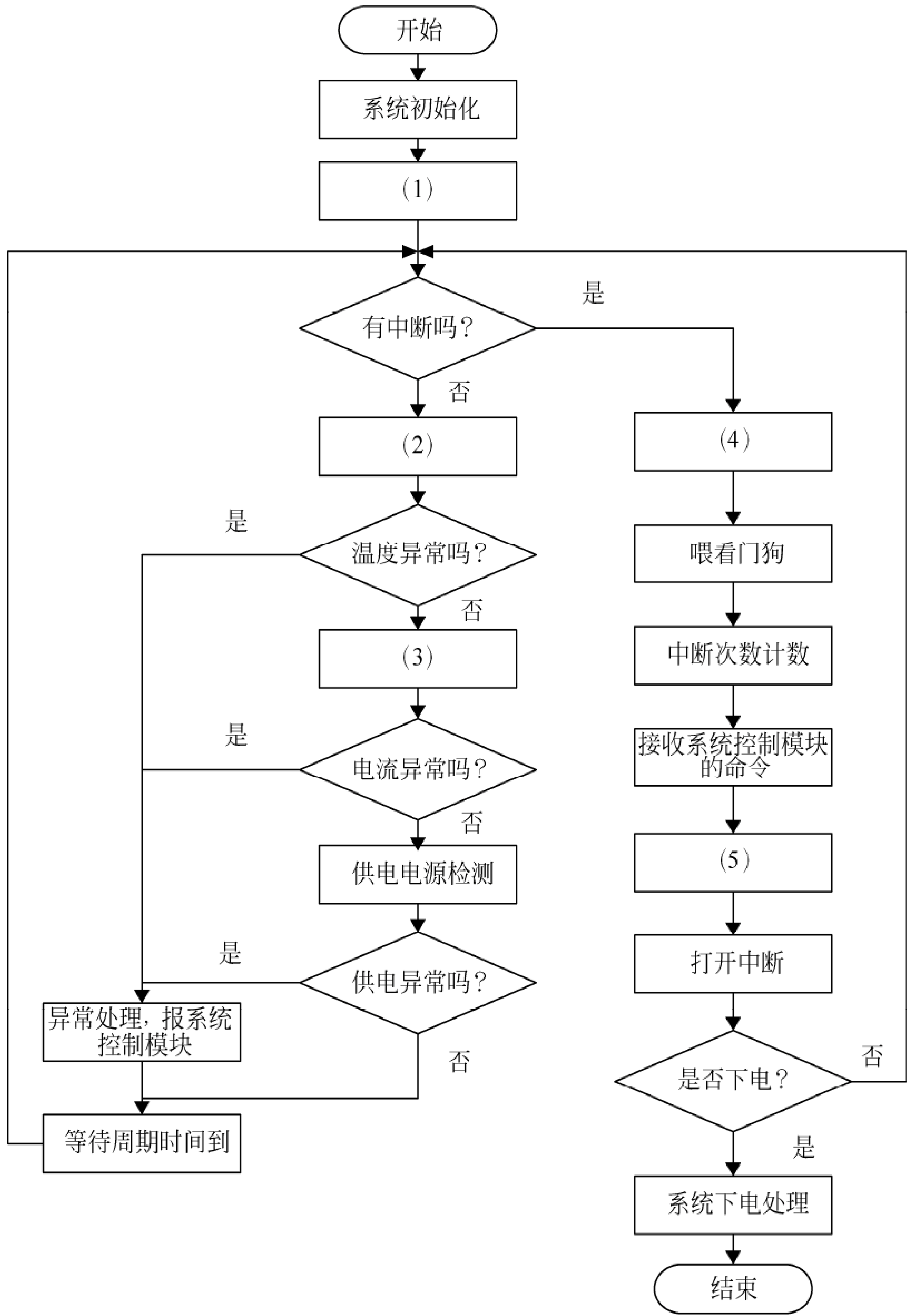


图 1-2　智能电源管理软件流程图

下表是 C 语言运算符优先级表（由上至下，优先级依次递减）。

C 语言运算符优先级表

运　算　符	结合性
() [] -> .	自左向右
! ~ ++ -- - (type) * & sizeof	自右向左
* / %	自左向右
+ -	自左向右
<< >>	自左向右

续表

<table>
<tr><th>运　算　符</th><th>结合性</th></tr>
<tr><td><　　<=　　>　　>=</td><td>自左向右</td></tr>
<tr><td>==　　!=</td><td>自左向右</td></tr>
<tr><td>&</td><td>自左向右</td></tr>
<tr><td>^</td><td>自左向右</td></tr>
<tr><td>|</td><td>自左向右</td></tr>
<tr><td>&&</td><td>自左向右</td></tr>
<tr><td>||</td><td>自左向右</td></tr>
<tr><td>?:</td><td>自右向左</td></tr>
<tr><td>Assignments</td><td>自右向左</td></tr>
<tr><td>,</td><td>自左向右</td></tr>
</table>

综上所述，本题中运算符优先级由高到低的次序为：%，<=，&&，=。

【问题 2】

CMM 即软件能力成熟度模型，是目前国际上最流行、最实用的软件生产过程标准和软件企业成熟度的等级认证标准。CMM 是美国卡内基-梅隆大学软件工程研究所与企业、政府合作的基础上开发的模型，主要用于评价软件企业的质量保证能力。目前，国内外的很多大型企业采用这一模型，如国内的鼎新、浪潮通软、用友、金蝶、创智、亚信、华为等公司都启动了 CMM 软件过程改进计划。国军标 GJB 500—2003《军用软件能力成熟度模型》就是以 CMM 为参考蓝本而制定的。CMM 模型将软件能力成熟度自低到高依次划分，1 级为初始级、2 级为可重复级、3 级为已定义级、4 级为已管理级、5 级为优化级。除等级 1 外，每个成熟度等级被分解成几个关键过程域，指明为了改进其软件过程组织应关注的区域，关键过程域识别出为了达到各成熟度等级所必须着手解决的问题。CMM 共有 18 个关键过程域，其中初始级无关键过程域。

CMM 2 级（可重复级）包括 6 个关键过程域，为软件配置管理、软件质量保证、软件子合同管理、软件项目跟踪与监督、软件项目策划、软件需求管理；

CMM 3 级（已定义级）包括 7 个关键过程域，为同行评审、组间协调、软件产品工程、集成软件管理、培训大纲、组织过程定义、组织过程集点；

CMM 4 级（已管理级）包括两个关键过程域，为软件质量管理和定量过程管理；

CMM 5 级（优化级）包括 3 个关键过程域，为过程更改管理、技术改革管理和缺陷预防。

在 CMM 某一级达标时，必须是该级别的所有关键过程域满足要求，同时低级别的所有关键过程域也必须达标。因此，某单位进行 CMM 3 级达标评级时，对 3 级和 2 级的关键过程域都需要检查。

【问题 3】

数据通信网络常见的拓扑结构由简单到复杂依次为：点对点、总线型、树型、星型。

点到点型指网络中一个信息源节点连接到一个或多个目的节点，是专用的链路，具有通信效率高，延迟小的优点，但是建立多点全互联的网络具有连线多、成本高、资源利用率低等缺点。

总线型指网络中一个信息源节点连接到一个或多个目的节点，采用集中控制、令牌访问、CSMA/CD 等方式，具有连线少、成本较低、资源利用率高等优点，但存在通信吞吐量低、延迟大的缺点，尤其在网络负载重的情况下。

树型指网络中所有节点挂接到一个树型结构上，可以采用集中控制、令牌访问等方式，具有连线简单、成本较低的优点，但存在通信吞吐量低、延迟大的缺点，尤其在网络负载重的情况下。

星型指网络中所有节点连接到中心交换机，节点之间的通信经过交换机路由转发，具有通信吞吐量高、延迟小、连线较简单的优点，但存在成本高、交换机单点故障风险的缺点。

本题为了满足嵌入式系统对高带宽、低延迟的通信要求，通过分析以上网络的拓扑结构特点，FC 网络应选择星型结构。星形结构是最佳的方案。

SAN 通常有 FC SAN 和 IP SAN 两种实现技术。FC SAN 采用 I/O 结合光线通道，IP SAN 采用 iSCSI 实现异地间数据交换，具有简单、廉价、高速等优势。

【问题 4】

智能电源模块首先进行系统初始化，再根据系统初始配置表对嵌入式系统的其他模块供电。按照智能电源模块的工作过程，判断有无中断，如有中断，则进入中断处理程序。如没有中断，则周期性地查询本模块温度、各路电流（给各模块供电的）以及电源模块的供电是否异常，如果异常，则进行异常处理，并报系统管理模块，由系统管理模块进行决策。在中断处理程序中，首先屏蔽中断，喂看门狗，统计中断次数，接收系统控制模块的各种命令，处理系统控制模块发来的这些命令，打开中断。如果系统控制模块命令关机下电，则智能电源模块对所有模块（也包括自己）进行下电处理。

智能电源模块上的管理软件处理流程图如图 1-3 所示。

参考答案

【问题 1】

按优先级由高到低的次序，运算符排序为：%，<=，&&，=。

【问题 2】

（1）CMM 3 级（已定义级）包括 7 个关键过程区域

（2）同行评审、组间协调、软件产品工程、集成软件管理、培训大纲、组织过程定义、组织过程集点

（3）CMM 2 级（可重复级）包括 6 个关键过程区域

（4）3 级和 2 级的关键过程域都需要检查

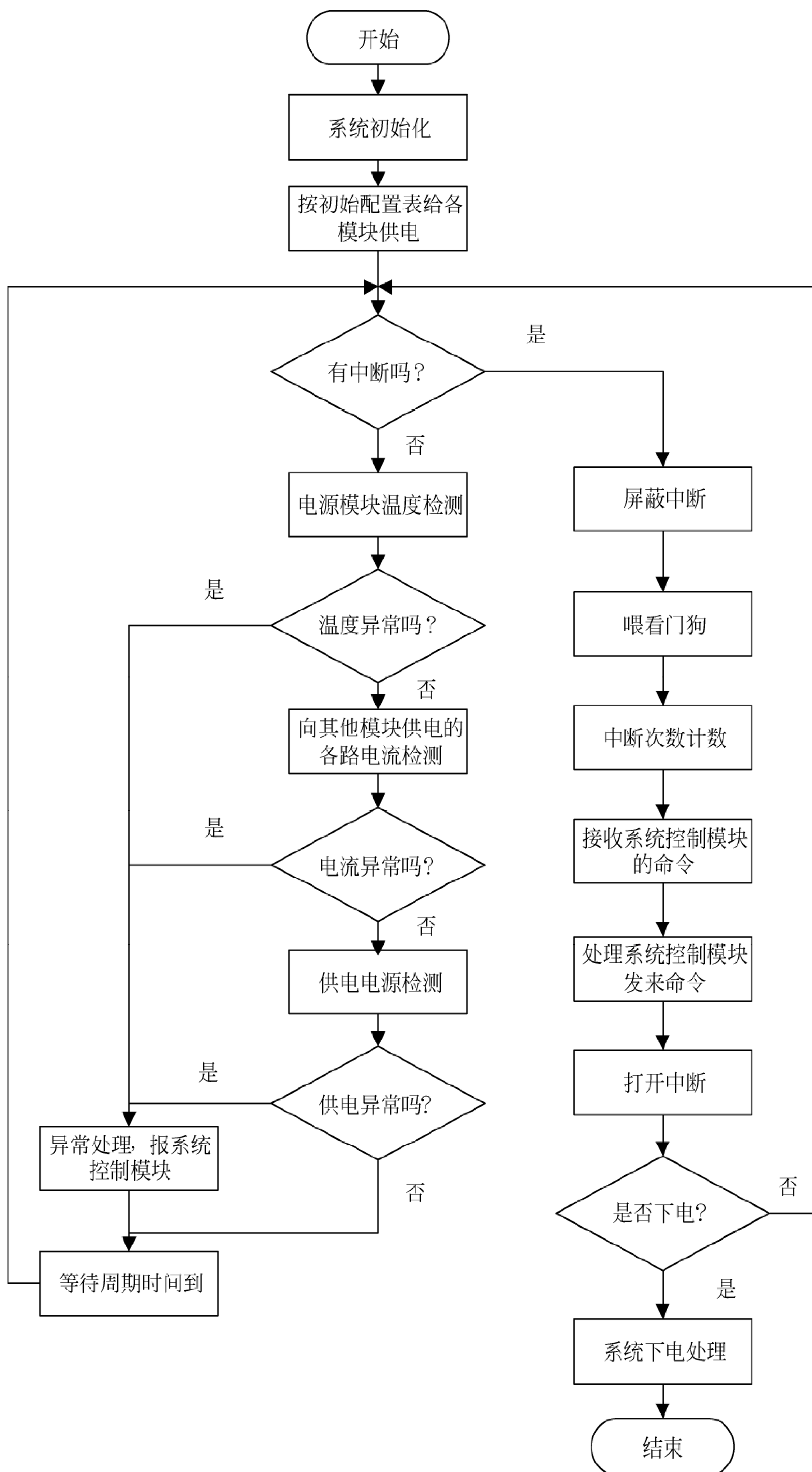


图 1-3　智能电源管理软件完整的流程图

【问题 3】

（1）C

（2）简单、廉价、高速

【问题 4】

（1）按初始配置表给各模块供电

（2）电源模块温度检测

（3）向其他模块供电的各路电流检测

（4）屏蔽中断

（5）处理系统控制模块发来命令

试题二（共 15 分）

阅读以下关于某四轴飞行器系统设计的说明，回答问题 1 至问题 4，将解答填入答题纸的对应栏内。

【说明】

在某四轴飞行器系统设计中，利用惯性测量单元（IMU）、PID 电机控制、2.4G 无线遥控通信和高速空心直流电机驱动等技术来实现一个简易的嵌入式四轴飞行器方案。整个系统的设计包括飞控板和遥控板两部分，两者之间采用 2.4G 无线模块进行数据传输。飞控板采用高速单片机 STM32 作为处理器，采用含有三轴陀螺仪、三轴加速度计的运动传感器 MPU6050 作为惯性测量单元，通过 2.4G 无线模块和遥控板进行通信，最终根据 PID 控制算法以 PWM 方式驱动空心电机来控制目标。

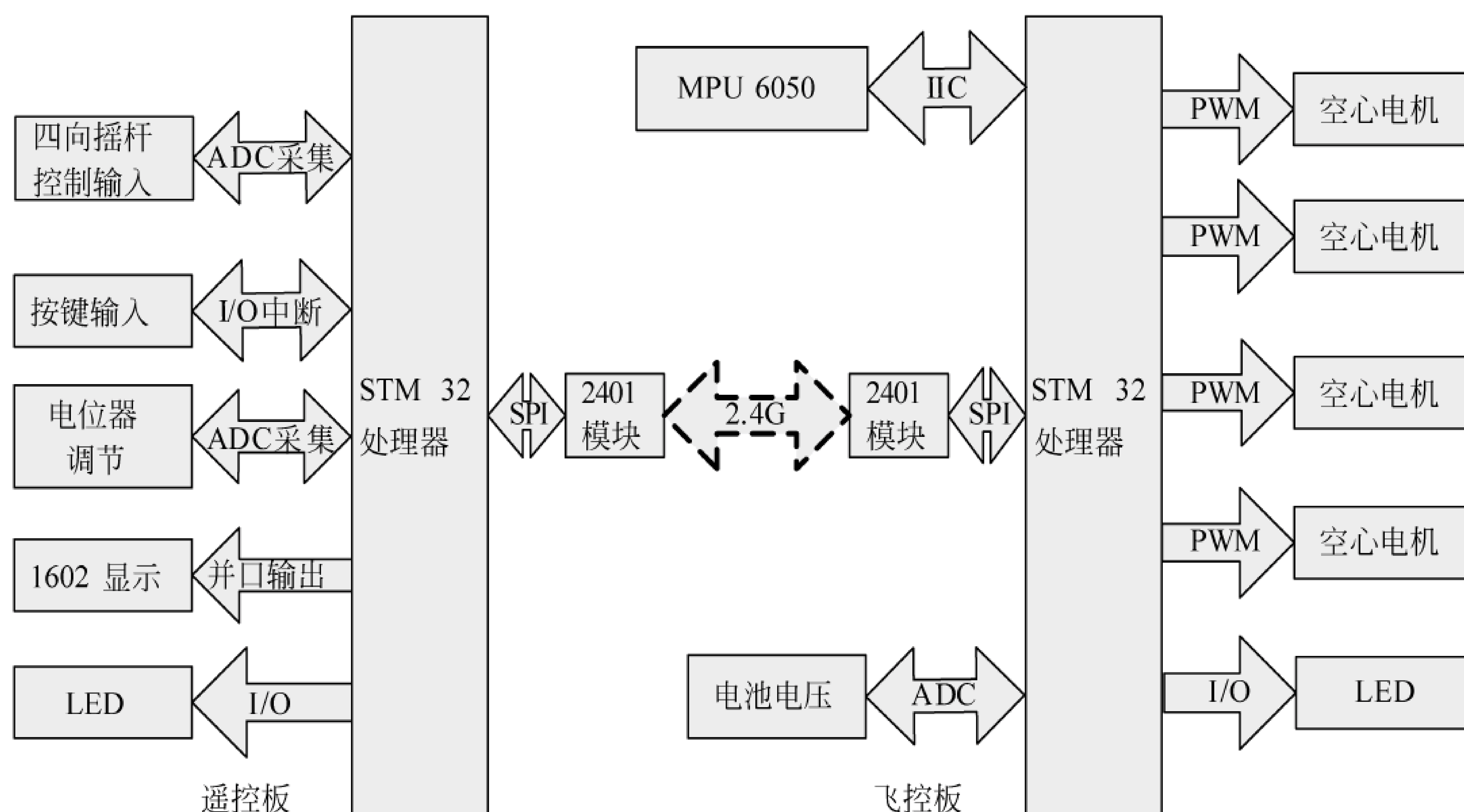


图 2-1　系统总体设计框图

图 2-1 为李工设计的系统总体框图。飞控板和遥控板的核心处理器都采用 STM32 F103。飞控系统的惯性测量单元采用 MPU6050 测量传感器，MPU6050 使用 IIC 接口，时钟引脚 SCL、数据引脚 SDA 和数据中断引脚分别接到 STM32 的对应管脚，图 2-2 为该部分原理图。遥控板采用 STM32 单片机进行设计，使用 AD 对摇杆模拟数据进行采集，采用 NRF2401 无线模块进行通信，图 2-3 为该部分原理图。

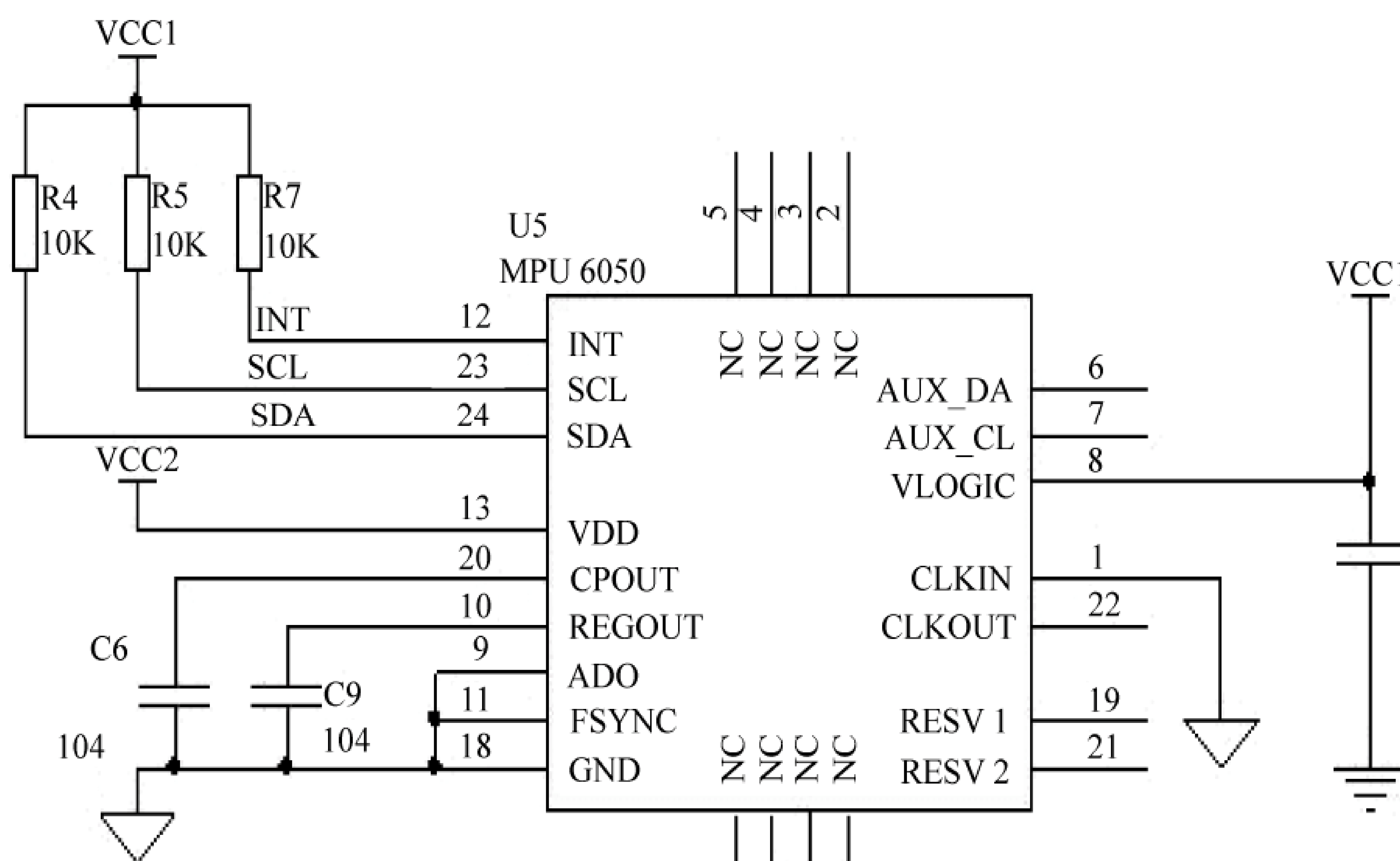


图 2-2　飞控板部分原理图

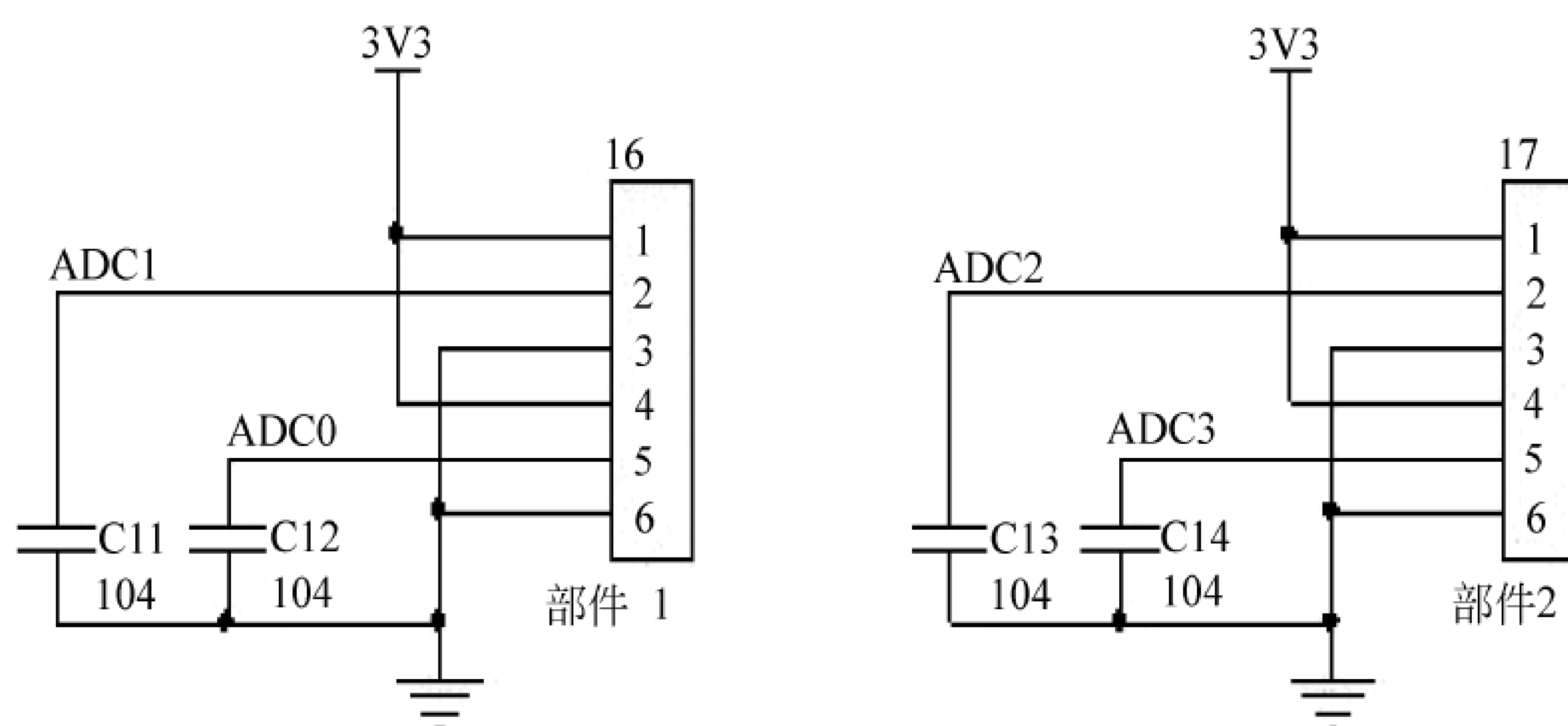


图 2-3　遥控板部分原理图

李工所设计的系统软件同样包含飞控板和遥控板两部分，飞控板软件的设计主要包括无线数据的接收、自身姿态的实时计算、电机 PID 增量的计算和 PWM 的电机驱动。遥控板主控制器软件通过 ADC 外设对摇杆数据进行采集，把采集到的数据通过 2.4G 无线通信模块发送至飞控板。图 2-4 为飞控系统的软件流程示意图。

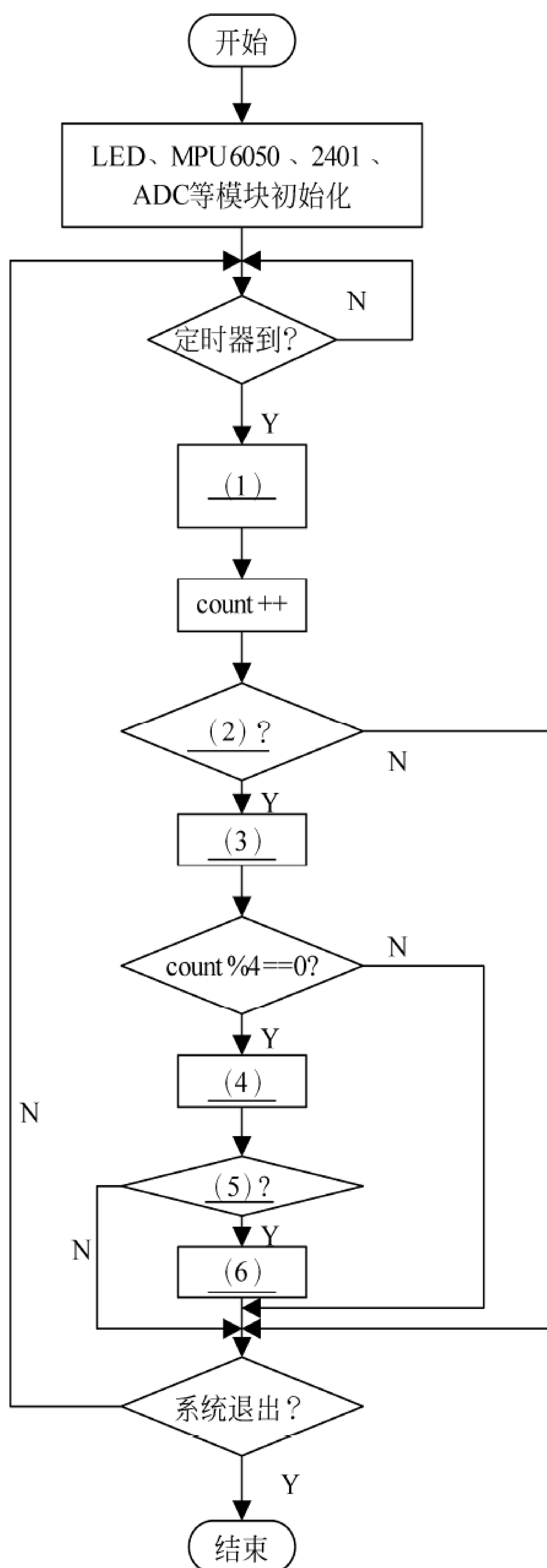


图 2-4　飞控系统的软件流程示意图

【问题 1】（4 分）

由图 2-1 系统总体框图设计可知，飞控板和遥控板之间是用 2.4G 无线通信进行数据传输，各自主处理器和无线通信模块之间是 SPI 接口。同时，在飞控板上，处理器和惯性测量单元是通过 IIC 进行数据交互。以下关于 SPI 接口和 IIC 接口的描述中，正确的是：__（1）__、__（2）__、__（3）__、__（4）__。

A．SPI 和 IIC 都是主从式通信方式

B．SPI 的数据收发线是各自独立的，IIC 也是同样

C．SPI 和 IIC 的传输都不需要片选控制

D．IIC 总线是一个多主机的总线，可以连接多于一个能控制总线的器件到总线

E．IIC 总线包括标准模式，快速模式和高速模式，相互之间的传输速度差异并不大

F．在原理设计中，到底采用 SPI 和 IIC 哪种方式，需要依据外设芯片的接口而定

G．SPI 是一种环形总线结构

H．在 IIC 总线上，可以有多个从设备具有相同的 IIC 地址

【问题 2】（4 分）

（1）图 2-2 飞控板部分原理图中，R4 的作用是什么？

（2）图 2-3 遥控板部分原理图中，C11、C12、C13、C14 的作用是什么？

【问题 3】（4 分）

在 STM32 处理器的 PWM 使用过程中，最为关键的就是 PWM 的频率和占空比。PWM 的频率依赖于 PWM 模块的参考时钟频率，自动装载寄存器 ARR 的值加 1 之后再乘以参考时钟频率即可得到 PWM 的频率。PWM 的占空比是用捕获比较寄存器 CCR 和自动装载寄存器 ARR 获得的，PWM 占空比= CCR/(ARR+1)。

假设当前主控板的 STM32 处理器 PWM 模块的参考时钟频率为 1kHz，要将 PWM 模块的频率设置为 100kHz，则 ARR 寄存器的值应设置为多少？如果此时占空比希望设置为 20%，那么 CCR 寄存器的值应该设置为多少？

【问题 4】（3 分）

飞控系统每 0.5 毫秒进行一次定时器的触发，每次中断都会检查一次无线模块数据的接收，以确保飞控系统控制信息的实时性。每 2 次中断（即 1 毫秒）读取一次 MPU6050 单元的数据，并进行算法处理。每 4 次中断（即 2 毫秒）通过计算当前飞控板系统的姿态，结合遥控端的目标姿态，根据两者的差值通过 PID 控制算法对各个电机进行调速控制。每 200 次中断（即 100 毫秒）采集一次电池电压，然后通过无线模块把电池电压发送给遥控板，以告知操作人员当前电压的大小。

图 2-4 为飞控系统软件实现的简要流程图，根据以上描述，请补全图 2-4 中的空（1）～（6）处的内容。

试题二分析

本题考查嵌入式软硬件系统协同设计过程中的知识及应用。

此类题目要求考生认真阅读题目中的题干描述，仔细理解设计的原理框图，详细观察提供的硬件原理图和所描述的软件实现流程示意图。前后结合进行题目分析。

【问题 1】

由图 2-1 系统总体框图可知，飞控板和遥控板之间是用 2.4G 无线通信进行数据传输，各自主处理器和无线通信模块之间是 SPI 接口。同时，在飞控板上，处理器和惯性测量单元是通过 IIC 进行数据交互。

IIC（Inter-Integrated Circuit）和 SPI（Serial Peripheral Interface）这两种通信协议非常适合近距离低速芯片间进行通信。Philips（for IIC）和 Motorola（for SPI）出于不同背景和市场需求制定了这两种标准通信协议。IIC 开发于 1982 年，SPI 总线首次推出是在 1979 年。

SPI 包含 4 根信号线，分别是：

（1）SCLK：Serial Clock (output from master)

（2）MOSI，SIMO：Master Output, Slave Input(output from master)

（3）MISO，SOMI：Master Input, Slave Output(output from slave)

（4）SS：Slave Select (active low, output from master)

SPI 是单主设备（single-master）通信协议，这意味着总线中只有一支中心设备能发起通信。当 SPI 主设备想读/写从设备时，它首先拉低从设备对应的 SS 线（SS 是低电平有效），接着开始发送工作脉冲到时钟线上，在相应的脉冲时间上，主设备把信号发到 MOSI 实现“写”，同时可对 MISO 采样而实现“读”。SPI 有 4 种操作模式——模式 0、模式 1、模式 2 和模式 3，它们的区别是定义了在时钟脉冲的哪条边沿转换（toggles）输出信号，哪条边沿采样输入信号，还有时钟脉冲的稳定电平值（就是时钟信号无效时是高还是低）。

与 SPI 的单主设备不同，IIC 是多主设备的总线，IIC 没有物理的芯片选择信号线，没有仲裁逻辑电路，只使用两条信号线—— ‘serial data’ (SDA) 和 ‘serial clock’ (SCL)。IIC 数据传输速率有标准模式（100 kbps）、快速模式（400 kbps）和高速模式（3.4 Mbps），另外一些变种实现了低速模式（10 kbps）和快速+模式（1 Mbps）。

物理实现上，IIC 总线由两根信号线和一根地线组成。IIC 通信过程大概如下。首先，主设备发一个 START 信号，这个信号就像对所有其他设备喊：请大家注意！然后其他设备开始监听总线以准备接收数据。接着，主设备发送一个 7 位设备地址加一位的读写操作的数据帧。当所有设备接收数据后，比对地址以判断自己是否为目标设备。如果比对不符，设备进入等待状态，等待 STOP 信号的来临；如果比对相符，设备会发送一个应答信号——ACKNOWLEDGE 作回应。当主设备收到应答后便开始传送或接收数据。数据帧大小为 8 位，尾随 1 位的应答信号。主设备发送数据，从设备应答；相反主设备接收数据，主设备应答。当数据传送完毕，主设备发送一个 STOP 信号，向其他设备宣告释放总线，其他设备回到初始状态。在物理实现上，SCL 线和 SDA 线都是漏极开路（open-drain），通过上拉电阻外加一个电压源。当把线路接地时，线路为逻辑 0，当释放线路，线路空闲时，线路为逻辑 1。基于这些特性，IIC 设备对总线的操作仅有“把线路接地”——输出逻辑 0。

【问题 2】

在一般的硬件设计尤其是 IIC 的电路设计中，对于 SDA 和 SCL 两线，由于其内部是漏极开路（open-drain），通过上拉电阻外加一个 3.3V 电源，用于增强系统的驱动能力。

同时在电源设计中，为了去除干扰噪声，需要对电源进行滤波处理，通常采用电容进行滤波处理，以保护系统电源信号的稳定性。

【问题 3】

在 STM32 处理器的 PWM 使用过程中，最为关键的就是 PWM 的频率和占空比。PWM 的频率依赖于 PWM 模块的参考时钟频率，自动装载寄存器 ARR 的值加 1 之后再乘以参考时钟频率即可得到 PWM 的频率。PWM 的占空比是用捕获比较寄存器 CCR 和自动装载寄存器 ARR 获得的，PWM 占空比= CCR/（ARR+1）。

进行 ARR 寄存器的值计算过程中，符合的公式为：

ARR 寄存器=要设置的频率/时钟频率−1。

根据占空比则指导 CCR 的设置符合的公式为：

CCR 寄存器 =（占空比）×（ARR+1）。

【问题 4】

飞控系统每 0.5 毫秒进行一次定时器的触发，每次中断都会检查一次无线模块数据的接收，以确保飞控系统控制信息的实时性。每 2 次中断（即 1 毫秒）读取一次 MPU6050 单元的数据，并进行算法处理。每 4 次中断（即 2 毫秒）通过计算当前飞控板系统的姿态，结合遥控端的目标姿态，根据两者的差值通过 PID 控制算法对各个电机进行调速控制。每 200 次中断（即 100 毫秒）采集一次电池电压，然后通过无线模块把电池电压发送给遥控板，以告知操作人员当前电压的大小。

根据以上说明，可以知道其实现流程应该为：

系统启动，如果定时器到，需要检查一次无线模块数据的接收，并进行计数增加。对计数进行判断，如果是除 2 的余为 0 则说明是 2 次中断的倍数到达，需要进行 MPU6050 单元的数据读取和处理，如果中断是 4 的倍数，那么就说明需要计算飞控板系统的姿态，并对电机进行调速控制。如果是 200 次的倍数，则需要采集电池电压，并通过无线模块把电池电压发送给遥控板。

参考答案

【问题 1】（顺序不限）

（1）～（4）：A、D、F、G

【问题 2】

（1）增强驱动能力

（2）滤波，保持信号的稳定性

【问题 3】

ARR 寄存器的值：99

CCR 寄存器的值：20

【问题 4】

（1）检查一次无线模块数据的接收

（2）count % 2==0

（3）读取 MPU6050 单元的数据，并进行算法处理

（4）计算当前飞控板系统的姿态，对各个电机进行调速控制

（5）count %200== 0

（6）采集电池电压，通过无线模块把电池电压发送给遥控板

试题三（共 15 分）

阅读以下关于某嵌入式系统多路数据采集的说明，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

某嵌入式系统中，存在 16 路数据采集通道，为了提高数据采集的可靠性，对 16 路采集通道均采用双余度设计，为了监控采集通道是否发生故障，对各路双余度通道采集值进行比较，只有当该通道两个余度设备采集值均不小于 45 时，才表示该路通道正常。设计人员设计函数 num_of_passer 用于统计无故障通道数目，在该函数的设计中考虑了如下因素：

（1）采用如下数据结构存储通道号及采集值：

```
struct value
{   unsigned int No;          //通道号，1 到 16
    unsigned short Value1;    //余度 1 采集值
    unsigned short Value2;    //余度 2 采集值
}
```

（2）当输入参数异常时，函数返回–1；

（3）若正确统计了无故障通道数目，则返回该数目；

（4）该函数需要两个输入参数，第一个参数是用于存储通道号及余度采集值的数组，第二个参数为通道总数目。

开发人员根据上述要求使用 ANSI C 对代码实现如下（代码中第一个数字代表行号）：

```
1）unsigned int num_of_passer(struct value array[], unsigned int num)
{
2）      unsigned int n=0;               //循环变量
3）      unsigned int counter;           //无故障通道数目
```

```
4)      if((array==NULL)||(num==0) ||(num>16))
5)          return -1;                  //当输入参数异常时，函数返回-1
6)      for(n=0; n<=num; n++)
        {
7)         if((array[n].Value1>45)&&((array[n].Value2>45)))
8)             counter=counter+1;
        }
9)      return counter;
    }
```

【问题 1】（3 分）

嵌入式软件中通常使用圈复杂度来衡量程序的可维护性（一般要求圈复杂度不大于10），请计算函数 num_of_passer 的圈复杂度。

【问题 2】（6 分）

作为测试人员，请参照表 3-1 序号 1 的方式使用代码审查的方法找出该程序中所包含的至少 3 处错误。

表 3-1　代码审查问题单

序号	问 题 位 置	问 题 描 述
1	第 1 行	函数返回值类型错误，应为 int 型
2	（1）	（2）
3	（3）	（4）
4	（5）	（6）

【问题 3】（6 分）

覆盖率是度量测试完整性的一个手段，也是度量测试有效性的一个手段。在嵌入式软件白盒测试过程中，通常以语句覆盖率、分支覆盖率和 MC/DC 覆盖率作为度量指标，请指出对函数 num_of_passer 达到 100%语句覆盖、100%分支（DC）覆盖和 100%MC/DC 覆盖所需的最少测试用例数目，如表 3-2 所示。

表 3-2　代码审查问题单

覆盖率类型	所需的最少用例数
100%语句覆盖	（1）
100%分支（DC）覆盖	（2）
100%MC/DC 覆盖	（3）

试题三分析

本题考查软件测试的一些基本概念和通过代码审查查找软件缺陷以及设计测试用例的能力。

此题目要求考生认真阅读题目所给的软件设计说明信息和软件代码，熟悉结构体数据类型和不同代码覆盖率的要求，结合软件测试的一些基本概念，在此嵌入式软件中进行实际应用。

【问题 1】

控制流程图分析是一个静态的分析过程，它提供静态的度量标准技术，一般主要运用在白盒测试的方法中。控制流图是 McCabe 复杂度计算的基础，McCabe 度量标准是将软件的流程图转化为有向图，然后以图论的知识和计算方法来衡量软件的质量。McCabe 复杂度包括圈复杂度（Cyclomatic complexity）、基本复杂度、模块涉及复杂度、设计复杂度和集成复杂度等。

在软件测试的概念里，圈复杂度“用来衡量一个模块判定结构的复杂程度，数量上表现为独立线性路径条数，即合理的预防错误所需测试的最少路径条数，圈复杂度大说明程序代码可能质量低且难于测试和维护，根据经验，程序的可能错误和高的圈复杂度有着很大关系”。圈复杂度大说明程序代码的判断逻辑复杂，可能质量低且难于测试和维护。程序的可能错误和高的圈复杂度有着很大关系。

嵌入式软件中通常使用圈复杂度来衡量程序的可维护性，一般要求圈复杂度不大于 10。函数 num_of_passer 的流程图如图 3-1 所示。

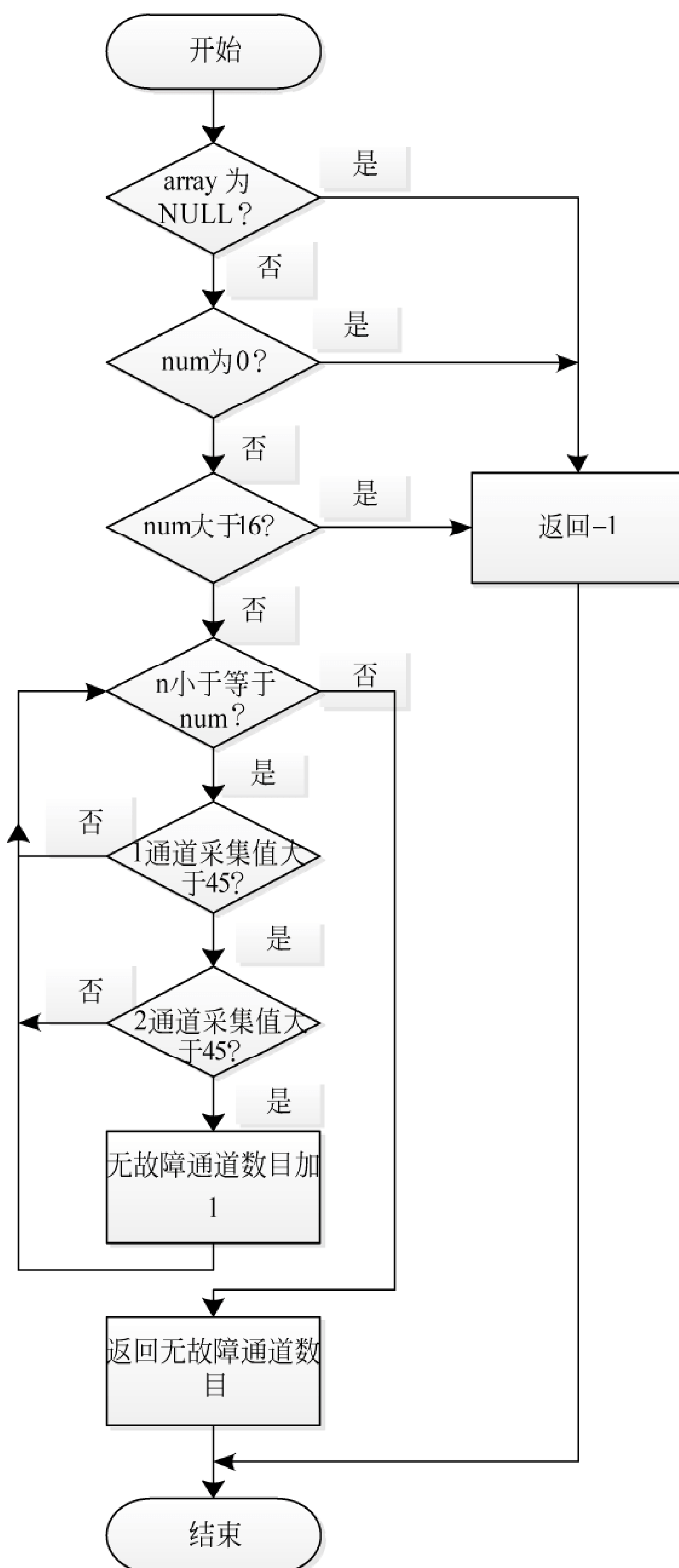


图 3-1　函数 num_of_passer 流程图

有以下 3 种方法计算圈复杂度：

（1）没有流程图的算法：

基数为 1，碰到以下项加 1：

分支数（如 if、for、while 和 do while）；switch 中的 case 语句数；

如果条件是 2 个复合条件的话，则加 2，否则加 1。

（2）给定流程图 G 的圈复杂度 V(G)，定义为 V(G)=E−N+2，E 是流图中边的数量，N 是流图中结点的数量。

（3）给定流程图 G 的圈复杂度 V(G)，定义为 V(G)=P+1，P 是流图 G 中判定结点的数量。

按第 1 种没有流程图的算法，函数 num_of_passer 中一个 for，两个 if，但是一个 if 是 3 个复合条件应该加 3，另一个 if 是两个组合条件，应该加 2，所以圈复杂度为基数（1）+for（1）+if（3）+if（2）= 7，圈复杂度为 7。

按第 2 种圈复杂度 V(G)，定义为 V(G)=E–N+2 算法，函数 num_of_passer 流程图中 E 为 16，N 为 11，所以 V(G) = 16–11+2 = 7。

按第 3 种圈复杂度 V(G)，定义为 V(G)=P+1，函数 num_of_passer 流程图中 P 为 6，所以 V(G) = P+1 = 6+1 = 7。

上述 3 种算法中的任意方法，函数 num_of_passer 的圈复杂度都计算为 7。

【问题 2】

代码审查是不执行软件代码，而通过阅读软件代码发现代码可能存在的错误的过程。代码审查的测试内容包括检查代码和设计的一致性；检查代码执行标准的情况；检查代码逻辑表达的正确性；检查代码结构的合理性；检查代码的可读性。通过对说明的阅读，按照说明中描述的要求进行函数 num_of_passer 的代码审查。

阅读第 1 行代码，函数返回值定义为 unsigned int；而在说明的第（2）条描述了当输入参数异常时，函数返回–1；这样发现说明和代码不一致，显然代码定义的 unsigned int 不能返回–1，此为第 1 处错误。修改函数返回值的定义为 int 类型即可。

阅读第 3 行代码，定义了无故障通道数目 counter，在定义时未进行初始化，并且在第 8 行使用前依然未初始化。这就导致 counter 的初值为非确定值，可能出错，此为第 2 处错误。在第 3 行定义 counter 时初始化为 0 或者在使用前进行初始化为 0 均可。

阅读第 4 行代码，对模块输入参数进行合法性检查，num 合法值为 1 至 16；然后查找使用 num 之处，在第 6 行对 num 进行了使用，但第 6 行使用时却从 0 开始，而且是小于等于 num，这就意味着如果第 4 行 num 值为最大值 16，在第 6 行就需要循环判断 17 次（0 到 16），而本题的说明中描述很清楚，最多就 16 路通道，此为第 3 处错误。但此问题的更改有两种方案，方案 1 可以更改第 4 行 num>16 为 num>=16，缩小此参数的合法范围；方案 2 可以更改第 6 行 n <= num 为 n <num 减少循环次数。

阅读第 7 行代码，对每个通道采集的双余度值进行有效性判断。按照说明，当余度

设备采集值均不小于 45 时，才表示该路通道正常；但代码中使用当余度设备采集值均大于 45 时，表示该路通道正常，在对边界点 45 的处理上与说明不一致，此为第 4 处错误。将第 7 行代码中的两个“>”符号修改为“>=”即可与说明一致。

【问题 3】

覆盖率是度量测试完整性的一个手段，也是度量测试有效性的一个手段。在嵌入式软件白盒测试过程中，通常以语句覆盖率、分支覆盖率和 MC/DC 覆盖率作为度量指标。语句覆盖率指程序中每条可执行语句至少被执行一次。分支覆盖指程序中每个判定取所有可能值至少一次。MC/DC 覆盖率指在一个程序中每一种输入输出至少应出现一次，在程序中的每一个条件必须产生所有可能的输出结果至少一次，并且每个判定中的每个条件必须能够独立影响一个判定的输出，即在其他条件不变的前提下仅改变这个条件的值，而使判定结果改变。

对函数 num_of_passer 来说，为了使其中所有的语句至少执行一次，程序中的两种返回值必须各覆盖一次，所以为达到 100%语句覆盖率，至少需要两个测试用例，即参数异常的测试用例和参数正常的测试用例。

函数 num_of_passer 在第 4 行和第 7 行有两处条件判断，为了使程序中每个判定取所有可能值至少一次，第 4 行需要取 TRUE 和 FALSE，第 7 行需要取 TRUE 和 FALSE。由于第 4 行取 FALSE 时，就能覆盖到第 7 行判定，同时又由于第 7 行的判定在一个大于一次的循环中，一个测试用例就可以覆盖到第 7 行的 TRUE 和 FALSE，所以函数 num_of_passer 100%的分支覆盖也最少两个测试用例就可以满足，即一个第 4 行取 TRUE 的测试用例和一个第 4 行取 FALSE、第 7 行取 TRUE 和 FALSE 的测试用例即可，由于第 7 行的条件判断在多次循环中，取 TRUE 和 FALSE 的测试用例也比较好构造。

函数 num_of_passer 的组合条件也出现在第 4 行和第 7 行。对第 4 行的组合条件需要 4 个测试用例来满足 MC/DC 覆盖，分别为①参数 array 为 NULL，②array 不为 NULL 且 num 为 0，③array 不为 NULL 且 num 为大于 16 的值，④array 不为 NULL 且 num 为 1 到 16 之间的值。对第 7 行的组合条件需要 3 个测试用例来满足 MC/DC 覆盖，分别为①Value1 > 45 且 Value2> 45，②Value1 > 45 且 Value2 <= 45，③Value1 <= 45 且 Value2 为任意值。由于取第 4 行 array 不为 NULL 且 num 为 1 到 16 之间值的测试用例时，程序将执行到第 7 行，这时由于第 7 行在一个多次循环中，第 7 行需要的 3 个测试用例都可以在此用例中进行覆盖，所以最少需要 4 个测试用例就可以使函数 num_of_passer 满足 100%的 MC/DC 覆盖。

参考答案

【问题 1】

圈复杂度：7

【问题 2】

序　号	问 题 位 置	问 题 描 述	
1	第 1 行	函数返回值类型错误，应为 int 型	
2	（1）第 3 行	（2）变量 counter 未初始化导致函数返回结果可能出错，应初始化为 0	
3	（3）第 4 行	（4）使用“>”导致数组越界，改为“>=”	只能修改第 4 行或第 6 行中一处
	（3）第 6 行	（4）使用“<=”导致数组越界，应改为“<”	
4	（5）第 7 行	（6）判断条件错误，应将两处“>”都更改为“>=”	

【问题 3】

覆盖率类型	所需的最少用例数
100%语句覆盖	（1）2
100%分支（DC）覆盖	（2）2
100%MC/DC 覆盖	（3）4

试题四（共 15 分）

阅读以下关于数据采集与处理系统的说明，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

某公司承接了一个数据采集与处理系统的项目，由刘工负责系统的方案设计，刘工的设计方案如图 4-1 所示。该方案是基于 PCI 总线的多功能处理系统，PCI 设备 1 是以太网，PCI 设备 2 用于数据采集，PCI 设备 3、PCI 设备 4 用于和该系统中的其他处理模块进行互联，LEGACY 设备 1、LEGACY 设备 2 用于处理系统中一些慢速设备。

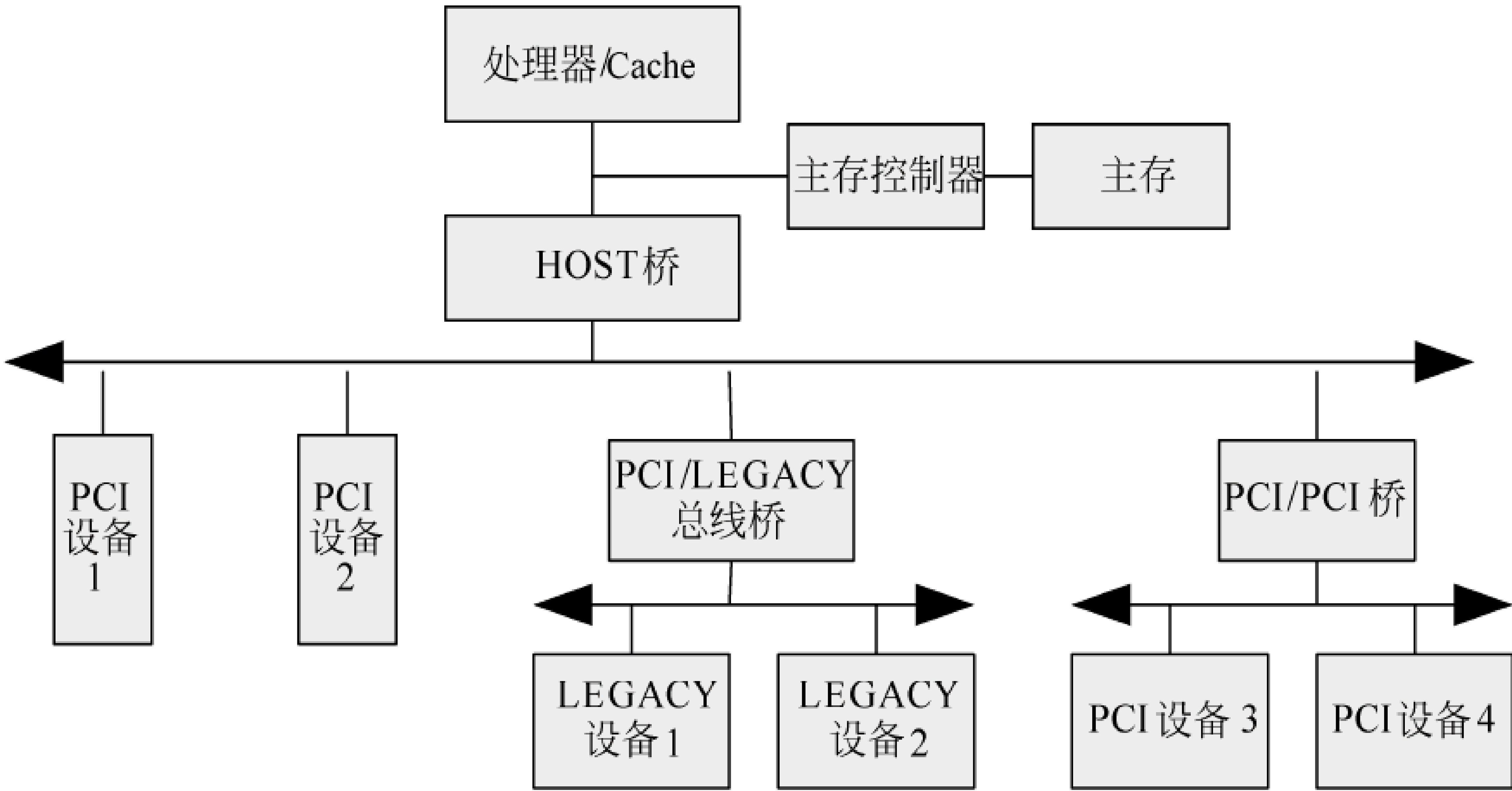


图 4-1　某数据采集与处理系统结构图

【问题 1】（3 分）

在以下描述 PCI 总线的基本概念中，正确的表述有__（1）__、__（2）__、__（3）__、

（4）、（5）、（6）。

A．PCI 总线是一个与处理器有关的高速外围总线

B．PCI 总线的基本传输机制是猝发式传送

C．PCI 设备一定是主设备

D．PCI 的物理地址与其他总线一样，是由内存地址空间和 I/O 地址组成

E．PCI 设备的地址译码不能对配置空间直接寻址

F．PCI 设备识别主要是对开发商代码和设备代码进行识别

G. 访问配置空间时，PCI 桥应提供 IDSEL 信号以选择 PCI 设备

H．系统中只允许有一条 PCI 总线

I．PCI 总线是高速串行总线

J．PCI 总线有 3 种桥，即 HOST/PCI 桥，PCI / PCI 桥，PCI / LEGACY 桥

K．PCI 桥是可以把一条总线的地址空间映射到另一条总线的地址空间

【问题 2】（4 分）

PCI 设备 2 和主 CPU 之间采用双口 RAM 方式交换数据，双口 RAM 是常见的共享式多端口存储器，其最大的特点是存储数据共享。它允许两个独立的 CPU 或控制器同时异步访问存储单元。既然数据共享，就必须存在访问仲裁控制，否则就会出现错误或冲突。内部仲裁逻辑控制提供以下功能：对同一地址单元访问的时序控制；存储单元数据块的访问权限分配；信令交换逻辑（例如中断信号）等。

两个端口对同一内存操作有 4 种情况：

A．两个端口同时对同一地址单元读出数据

B．两个端口同时对同一地址单元写入数据

C．两个端口不同时对同一地址单元存取数据

D．两个端口同时对同一地址单元，一个写入数据，另一个读出数据

在上述情况下，两个端口的存取不会出现错误的是（1）和（2），会出现写入错误的是（3），会出现读出错误的是（4）。

【问题 3】（8 分）

PCI 设备 2 和主 CPU 之间通过双端口存储器进行数据交换。刘工设计了环形队列的实现方式。设备 2 向环形队列写入数据，主 CPU 从环形队列读取数据。环形队列是一个首尾相连的 FIFO 数据结构，采用数组存储，到达尾部时将转回到 0 位置，该转回是通过取模操作来实现的。因此环形队列逻辑上是将数组元素 q[0]与 q[MAX-1]连接，形成一个存放队列的环形空间。为了方便读写，还要用数组下标来指明队列的读写位置，其中 head 指向可以读的位置，tail 指向可以写的位置，环形队列如图 4-2 所示。

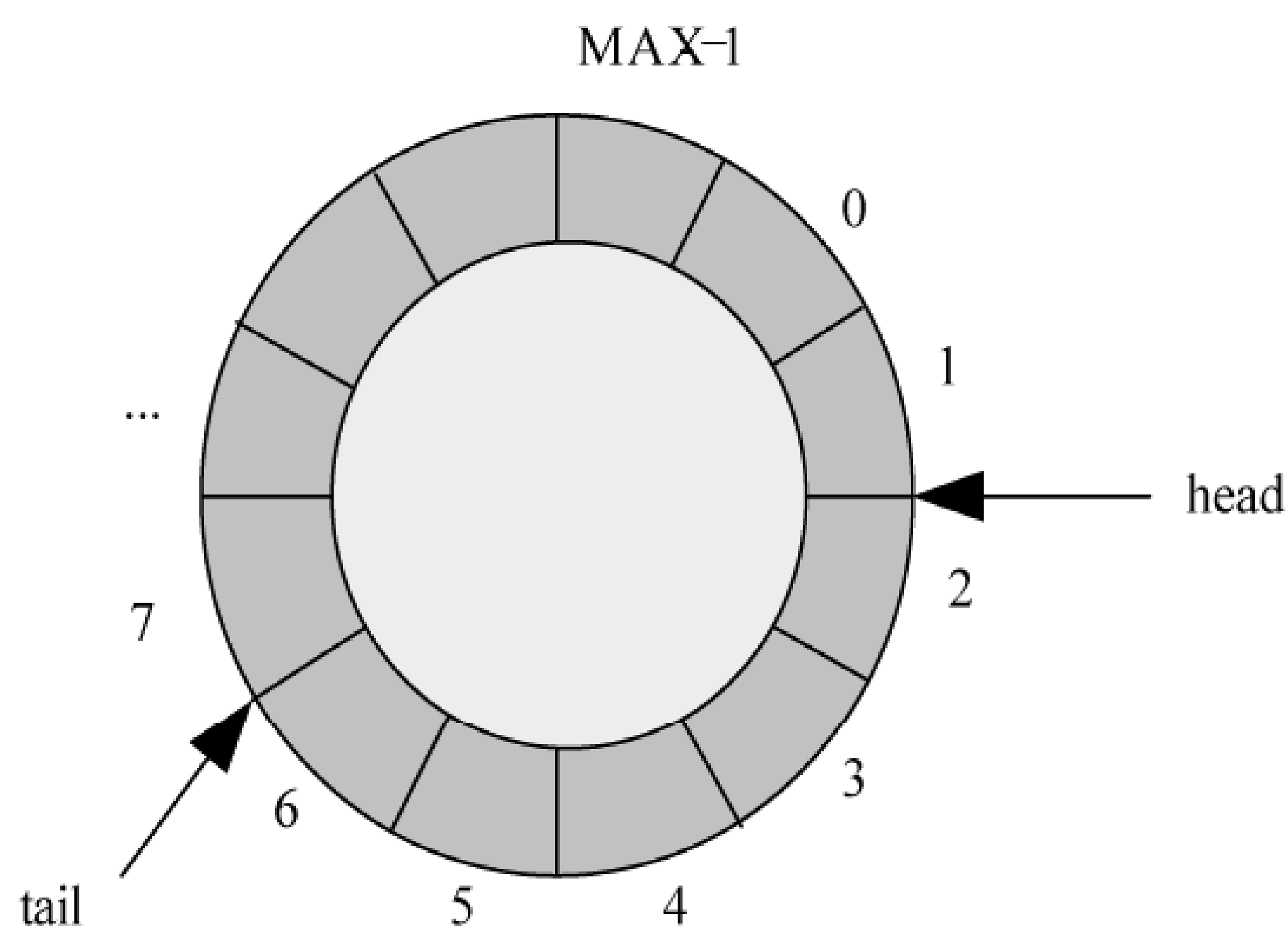


图 4-2　环形队列示意图

使用环形队列时需要判断队列为空还是为满。当 tail 追上 head 时，队列为满，当 head 追上 tail 时，队列为空。通常判断环形队列为空/为满有两种判断方法。

（1）附加一个标志位 tag，当 head 赶上 tail，队列空，则令 tag=0，当 tail 赶上 head，队列满，则令 tag=1；

（2）限制 tail 赶上 head，即队尾结点与队首结点之间至少留有一个元素的空间。队列空：head==tai；队列满： (tail+1)% MAXN ==head。

如果采用第一种方法（即附加标志实现算法），则环形队列的结构定义如下：

```
typedef struct ringq
{
    int head;                    /*头部，出队列方向*/
    int tail;                    /*尾部，入队列方向*/
    int tag;
    int size;                    /*队列总尺寸*/
    int space[RINGQ_MAX];        /*队列空间*/
}RINGQ;

RINGQ p, *q;
q=&p;
```

初始化环形队列的 C 语言代码为：

```
q->head=q->tail=q->tag=0;
q->size=RINGQ_MAX;
```

判断队列为空的 C 语言代码为＿（1）＿。

判断队列为满的 C 语言代码为＿（2）＿。

入队操作时，如果队列不满，则入队后更新尾指针的 C 语言代码为 q->tail =＿（3）＿。

出队操作时，如果队列不空，则出队后更新头指针的 C 语言代码为 q->head =__(4)__。

如果采用第二种方法，还采用上述数据结构，初始化环形队列的 C 语言代码为：

```
q->head=q->tail=0;
q->size=RINGQ_MAX;
```

判断队列为空的 C 语言代码为__(5)__。

判断队列为满的 C 语言代码为__(6)__。

入队操作时，如果队列不满，则入队后更新尾指针的 C 语言代码为 q->tail =__(7)__。

出队操作时，如果队列不空，则出队后更新头指针的 C 语言代码为 q->head =__(8)__。

试题四分析

本题考查嵌入式系统中计算机总线、存储、环形队列等相关知识。

【问题 1】

该方案是基于 PCI 总线的多功能处理系统。PCI（Peripheral Component Interconnect）总线是一种高性能局部总线，是为了满足外设间以及外设与主机间高速数据传输而提出来的。在数字图形、图像和语音处理，以及高速实时数据采集与处理等对数据传输率要求较高的应用中，采用 PCI 总线来进行数据传输，可以解决原有的标准总线数据传输率低带来的瓶颈问题。

PCI 总线是一种树型结构，并且独立于 CPU，可以和 CPU 并行操作。PCI 总线上可以挂接 PCI 设备和 PCI 桥片，一个 PCI 设备可以既是主设备也是从设备，但是在同一个时刻，这个 PCI 设备或者为主设备或者为从设备。在 PCI 总线中有 3 类设备，PCI 主设备、PCI 从设备和桥设备。其中 PCI 从设备只能被动地接收来自 HOST 主桥，或者其他 PCI 设备的读写请求；而 PCI 主设备可以通过总线仲裁获得 PCI 总线的使用权，主动地向其他 PCI 设备或者主存储器发起存储器读写请求。而桥设备的主要作用是管理下游的 PCI 总线，并转发上下游总线之间的总线事务。PCI 总线有 3 种桥，即 HOST/PCI 桥、PCI/PCI 桥和 PCI/LEGACY 桥。

PCI 总线的地址总线与数据总线是分时复用的。这样做的好处是，一方面可以节省接插件的管脚数，另一方面便于实现猝发数据传输。在做数据传输时，由一个 PCI 设备做发起者（主控，Initiator 或 Master），而另一个 PCI 设备做目标（从设备，Target 或 Slave）。总线上的所有时序的产生与控制，都由 Master 来发起。PCI 总线在同一时刻只能供一对设备完成传输，这就要求有一个仲裁机构（Arbiter），来决定谁有权力拿到总线的主控权。

PCI 总线有如下显著的特点：

（1）高速性，PCI 局部总线以 33MHz 的时钟频率操作，采用 32 位数据总线，数据传输速率可高达 132MB/s，远超过以往各种总线。而早在 1995 年 6 月推出的 PCI 总线规范 2.1 已定义了 64 位、66MHz 的 PCI 总线标准。因此 PCI 总线完全可为未来的计算机

提供更高的数据传送率。另外，PCI 总线的主设备（Master）可与计算机内存直接交换数据，而不必经过计算机 CPU 中转，也提高了数据传送的效率。

（2）即插即用性，PCI 设备识别主要是对开发商代码和设备代码进行识别，PCI 设备的硬件资源，则是由计算机根据其各自的要求统一分配，绝不会有任何的冲突问题。作为 PCI 板卡的设计者，不必关心计算机的哪些资源可用，哪些资源不可用，也不必关心板卡之间是否会有冲突。

（3）可靠性，PCI 独立于处理器的结构，形成一种独特的中间缓冲器设计方式，将中央处理器子系统与外围设备分开。这样用户可以随意增添外围设备，以扩充计算机系统而不必担心在不同时钟频率下会导致性能的下降。PCI 总线增加了奇偶校验错（PERR）、系统错（SERR）、从设备结束（STOP）等控制信号及超时处理等可靠性措施，使数据传输的可靠性大为增加。

（4）复杂性，PCI 总线强大的功能大大增加了硬件设计和软件开发的实现难度。硬件上要采用大容量、高速度的 CPLD 或 FPGA 芯片来实现 PCI 总线复杂的功能。软件上则要根据所用的操作系统，用软件工具编制支持即插即用功能的设备驱动程序。

（5）自动配置，PCI 总线规范规定 PCI 设备可以自动配置。PCI 定义了 3 种地址空间：存储器空间、输入/输出空间和配置空间，每个 PCI 设备中都有 256 字节的配置空间用来存放自动配置信息，在系统初始化时，通过 idsel 引脚片选决定 PCI 设备，自动根据读到的有关设备的信息，结合系统的实际情况为设备分配存储地址、中断和某些定时信息。

（6）共享中断，PCI 总线是采用低电平有效方式，多个中断可以共享一条中断线。

（7）扩展性好，如果需要把许多设备连接到 PCI 总线上，而总线驱动能力不足时，可以采用多级 PCI 总线，这些总线上均可以并发工作，每个总线上均可挂接若干设备。因此 PCI 总线结构的扩展性是非常好的。

（8）多路复用，在 PCI 总线中为了优化设计采用了地址线和数据线共用一组物理线路，即多路复用。PCI 接插件尺寸小，又采用了多路复用技术，减少了元件和管脚个数，提高了效率。

（9）严格规范，PCI 总线对协议、时序、电气性能、机械性能等指标都有严格的规定，保证了 PCI 的可靠性和兼容性。由于 PCI 总线规范十分复杂，其接口的实现就有较高的技术难度。

【问题 2】

双口 RAM 是在一个存储器上具有两套完全独立的数据线、地址线和读写控制线，并允许两个独立的系统同时对该存储器进行随机性的访问。每个读写口都有一套自己的地址寄存器和译码电路，可以并行地独立工作。两个读写口可以按各自接收的地址同时读出或写入，或一个写入而另一个读出。与两个独立的存储器不同，两个读写口的访存空间相同，可以访问同一个存储单元。通常使双端口存储器的一个读写口面向 CPU，另

一个读写口则面向外设或输入/输出处理机，如图 4-3 所示。

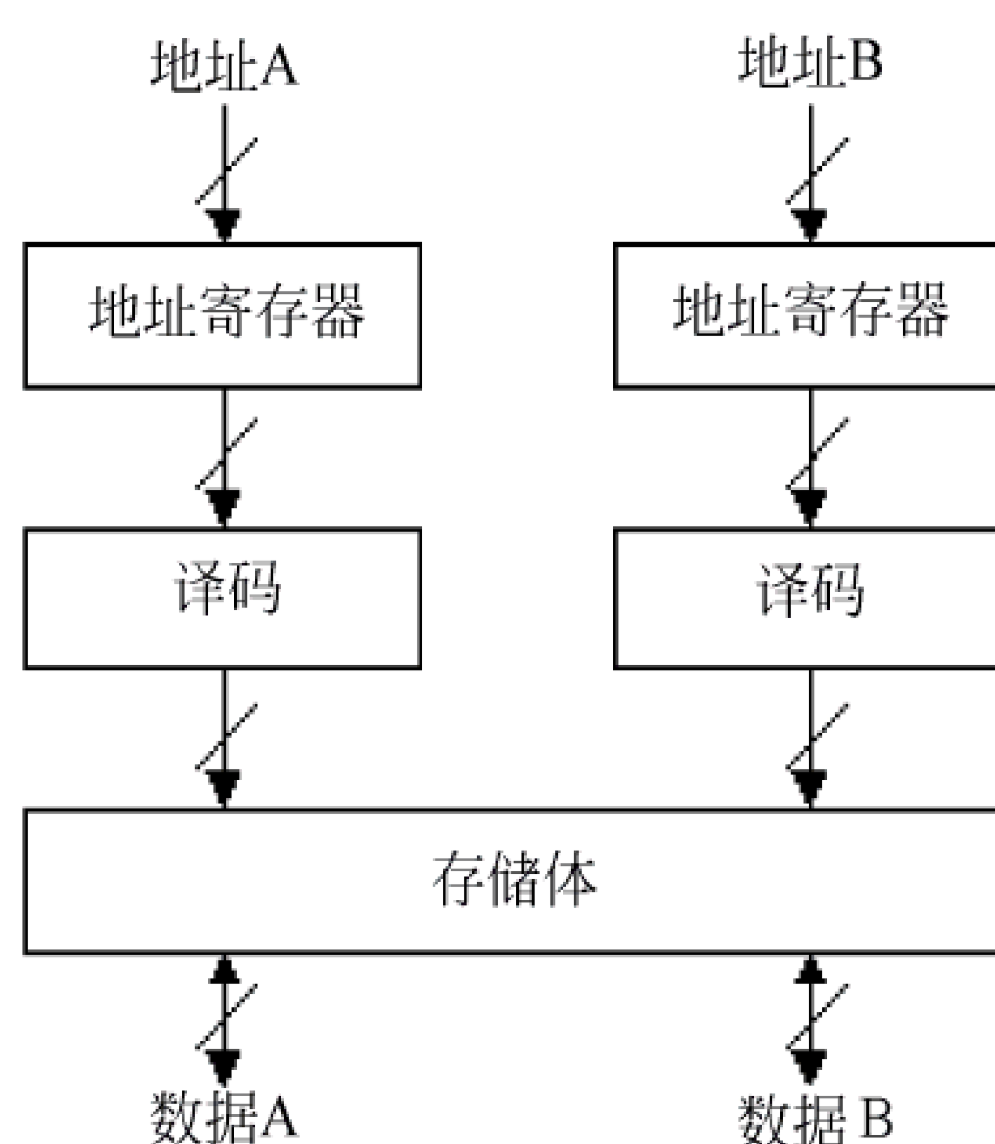


图 4-3　双口 RAM 示意图

双口 RAM 最大的特点是存储数据共享。一个存储器配备两套独立的地址、数据和控制线，允许两个独立的 CPU 或控制器同时异步地访问存储单元。因为数据共享，就必须存在访问仲裁控制。当两个端口对同一内存操作时，当两个端口同时对同一地址单元读出数据，或者两个端口不同时对同一地址单元存取数据的情况下，两个端口的存取不会出现错误；当两个端口同时对同一地址单元写入数据的情况下，会出现写入错误；当两个端口同时对同一地址单元，一个写入数据，另一个读出数据的情况下，会出现读出错误。

【问题 3】

环形队列是在实际编程极为有用的数据结构，它有如下特点：它是一个首尾相连的 FIFO 的数据结构，采用数组的线性空间；数据组织简单，能很快知道队列是否满或空；能以很快的速度来存取数据。因为简单高效，甚至在硬件都实现了环形队列。

内存上没有环形的结构，因此环形队列实际上是数组的线性空间来实现。那当数据到了尾部如何处理呢？它将转回到 0 位置来处理。这个转回是通过数组下标索引取模操作（Index% MAXN）来实现的。

因此环列队列的是逻辑上将数组元素 q[0]与 q[MAXN−1]连接，形成一个存放队列的环形空间。为了方便读写，还要用数组下标来指明队列的读写位置。定义 Head/tail 两个变量，其中 head 指向可以读的位置，tail 指向可以写的位置。

环形队列的关键是判断队列为空，还是为满。当 tail 追上 head 时，队列为满；当 head 追上 tail 时，队列为空。但如何知道谁追上谁，还需要一些辅助的手段来判断。

如何判断环形队列为空、为满有两种判断方法。一是附加一个标志位 tag，当 head 赶上 tail，队列空，则令 tag=0，当 tail 赶上 head，队列满，则令 tag=1；二是限制 tail

赶上 head，即队尾结点与队首结点之间至少留有一个元素的空间。队列空时 head==tail，队列满时(tail+1)% MAXN ==head。

入队操作时，如队列不满，则写入 q->tail =(q->tail + 1) % q->size ；出队操作时，如果队列不空，则从 head 处读出。下一个可读的位置在 q->head=(q->head + 1) % q->size。

参考答案

【问题 1】

（1）～（6）：B、E、F、G、J、K

【问题 2】

（1）A

（2）C

（3）B

（4）D

【问题 3】

（1）(q->head == q->tail) && (q->tag == 0)

（2）((q->head == q->tail) && (q->tag == 1))

（3）(q->tail + 1) % q->size

（4）(q->head + 1) % q->size

（5）(q->head == q->tail)

（6）(q->head == (q->tail + 1) % q->size)）

（7）(q->tail + 1) % q->size

（8）(q->head + 1) % q->size

试题五（共 15 分）

阅读以下关于 C 语言编程方面的说明和程序，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

在开发某嵌入式系统时，设计人员根据系统要求，分别编写了如下程序，其中：

程序 1 是关于文件操作的一段程序。

程序 2 是某信息管理系统的系统登录和密码验证程序，规定密码最长为 20 个字符。首先，打开密码文件 sys_code，如果成功，则将文件中的密码信息与用户输入的密码进行比较，若相等，则身份验证通过并进入信息管理系统，否则输出错误信息并退出登录系统。如果打开文件 sys_code 失败，则由用户输入密码并保存到密码文件 sys_code。

【程序 1】

```
#include<stdio.h>
#include<stdlib.h>
void main()
```

```
{
    FILE *fp;
    char c, fname[20];
    printf("输入文件名：");
    scanf("%s", fname);
    if((fp=fopen(fname, "r"))==___(1)___)
    {
        printf("不能打开文件：%s\n", fname);
        exit(0);
    }
    while(___(2)___)    /*检测文件是否结束*/
    {
        c=fgetc(fp);
        if(___(3)___)    /*检测文件是否出错*/
        {
            printf("文件读错误\n");
            break;
        }
        putchar(c);
    }
}
```

【程序 2】

```
void password( )
{
    int sign=0;

    sign=checkcode( );
    if(___(1)___)
    {
      printf("\a\n\n\n\n\n\n\n\n\n\t\t 密 码 错 误，  请 重 新 登 录! ");
      getch();
      system("cls");
      exit(1);
    }
    system("cls");
    printf("\a\n\n\n\n\n\n\n\n\n\t\t");
    printf(" 欢 迎 登 录 信 息 管 理 系 统! \n");
    getch();
    return;
```

```
}

int checkcode( )
{
    FILE *fp;
    char ch,syspwd[21]="\0";
    char usrpwd[21]="\0";
    int i;
    /*身份验证*/

    if((fp=fopen("sys_code", "r"))==NULL)
    {
      system("cls");
      printf("please set your identify\n");
      printf("password(<=20): ");

      for(i=0; i<20; i++) {
          ch=getchar();
          if(ch=='\r' || ch=='\n') break;
          ___(2)___=ch;
      }

      fp=fopen("sys_code", "w");
      fputs(syspwd,fp);
      fclose(fp);
      return 0;
    }
    else {
      system("cls");
      fgets(syspwd,21,fp);
      fclose(fp);

      printf("please enter your password:");
      for(i=0; i<20; i++) {
          ch=getchar();
          if(ch=='\r' || ch=='\n') break;
          usrpwd[i] = ch;
      }

      if(strcmp(___(3)___)!=0)
      {
```

```
            return 1;
        }
        return 0;
    }
}
```

【问题 1】（3 分）

变量存储类型是指数据在内存中存储的方法，即确定所定义的变量在内存中的存储位置，也确定了变量的作用域和生存期，内部变量有 3 种存储类型。假设有一个内部整型变量 aa，请按不同存储类型给出相应的变量声明。

【问题 2】（6 分）

王工在编写某嵌入式程序时，用到对文件系统的操作，由于要保证系统的安全性，要求必须使用文件检测函数 feof()和 ferror()，完成程序 1 中的空（1）～（3），将答案写到答题纸相应的位置。

【问题 3】（6 分）

王工根据系统的需求编写了程序 2，请填写其中的空（1）～（3），将解答填入答题纸的对应栏内。

试题五分析

本题考查 C 语言的基本概念和编程方面的基本知识。

【问题 1】

变量存储类型是指数据在内存中存储的方法，即确定所定义的变量在内存中的存储位置，也确定了变量的作用域和生存期，内部变量存储类型有 3 种，分别是：自动内部变量、寄存器内部变量、静态内部变量。

自动（auto）存储型变量又称自动变量，它是最常用的一种变量的存储类型，在函数内部或复合语句内部定义的局部变量（或称为内部变量）。只要存储类型是缺省的，均为自动变量。它的特点是其生命期域定义它的函数或复合语句的执行期同长，且有效范围仅在定义它的函数或复合语句内。

寄存器（register）存储型变量一般存储在计算机 CPU 的通用寄存器中，因而定义的这种类型变量存取速度快，适合于频繁使用的变量，可加快程序的运行速度，由于 CPU 中通用寄存器的数目有限，且每次可供 C 语言使用的通用寄存器数更有限，因而在程序中不宜大量使用这种存储类型的变量，以二三个为宜，当然超过可用的寄存器数，也不会出错，编译程序将会将超过可用寄存器数的寄存器型变量当作 auto 变量处理。一般将最频繁使用的变量定义成寄存器型变量。

静态（static）存储型变量是分配在存储器中 C 程序占据的数据段内，对运行的 C 程序而言，这是一个程序所用的固定内存区域，因而静态变量的存储地址在整个程序的运行执行期间均保留，不会被别的变量占据。静态变量可以定义成全局变量或局部变量，

当定义成全局变量时，它在定义它的整个程序执行期间均存在，其原来的存储位置不会变化。当定义成局部变量时，虽然在定义它的函数内或复合语句中有效，但在执行完该函数或复合语句后，静态变量最后取得的值仍然保存，不会消失，因为它所占的存储地址不会被别的变量占用，这样，当程序再次调用该函数或执行该复合语句时，该静态变量当前值就是再次进入该函数或执行该复合语句的初始值。

假设有一个内部整型变量 aa，按不同存储类型的变量声明如下：

a）自动内部变量：int aa; 或 auto int aa;

b）寄存器内部变量：register int aa; 或 register aa;

c）静态内部变量：static int aa;

【问题 2】

王工在编写某嵌入式程序时，用到对文件系统的操作，由于要保证系统的安全性，要求必须使用文件检测函数 feof()和 ferror()，完成程序 1 中的空（1）～（3），将答案写到答题纸相应的位置。

feof()函数用于检测文件当前读写位置是否处于文件尾部。只有当当前位置不在文件尾部时，才能从文件读数据。

函数定义：int feof(FILE *fp)

返回值：0 或非 0

如果 fp 所指的文件的位置处于文件尾部，返回非 0；否则返回 0。在对文件进行读操作前，应用这个函数测试当前位置是否在文件尾部。

文件操作的每个函数在执行中都有可能出错，C 语言提供了相应的标准函数 ferror 用于检测文件操作是否出现错误。

函数定义：int ferror (FILE *fp)

返回值：0 或非 0

Ferror 函数检查上次对文件 fp 所进行的操作是否成功，如果成功则返回 0；否则返回非 0。因此，应该及时调用 ferror 函数检测操作执行的情况，以免丢失信息。

程序 1 首先输入文件名，打开这个文件，如果不能打开，则输出“不能打开文件：XX”，程序退出。如果能正常打开该文件，则循环读这个文件，一次读一个字节，读取后，及时检测读操作是否出错，如果出错，报“文件读错误”，退出循环；否则输出该字符。在循环语句的判断条件中，检测文件是否结束，如果结束，则退出循环。程序 1 需要填空的三条完整语句为：

（1）if((fp=fopen(fname, "r"))== NULL)

（2）while(!feof(fp))　　/*检测文件是否结束*/

（3）if(ferror(fp))　　　/*检测文件是否出错*/

【问题 3】

程序 2 是某信息管理系统的系统登录和密码验证的一个简易程序示例，其密码最长

为 20 个字符。首先，打开密码文件 sys_code，如果成功，则将文件中的密码信息与用户输入的密码进行比较，若相等，则身份验证通过并进入信息管理系统，否则输出错误信息并退出登录系统。如果打开文件 sys_code 失败，则由用户输入密码并保存到密码文件 sys_code。程序 2 需要填空的 3 条完整语句为：

（1）if(sign)

（2）syspwd[i] = ch;

（3）if(strcmp(usrpwd, syspwd)!=0)

参考答案

【问题 1】

自动内部变量：int aa; 或 auto int aa;

寄存器内部变量：register int aa; 或 register aa;

静态内部变量：static int aa;

【问题 2】

（1）NULL 或者 0

（2）!feof(fp)

（3）ferror(fp)

【问题 3】

（1）sign==1　或 sign　或 sign!=0　或等价表示形式

（2）syspwd[i]　或 *(syspwd+i)　　或等价表示形式

（3）usrpwd, syspwd　或　syspwd, usrpwd　　或等价表示形式

第 9 章　2016 下半年嵌入式系统设计师上午试题分析与解答

试题（1）

___（1）___用来区分在存储器中以二进制编码形式存放的指令和数据。

（1）A．指令周期的不同阶段　　B．指令和数据的寻址方式
　　C．指令操作码的译码结果　　D．指令和数据所在的存储单元

试题（1）分析

本题考查计算机系统基础知识。

指令周期是执行一条指令所需要的时间，一般由若干个机器周期组成，是从取指令、分析指令到执行完所需的全部时间。CPU 执行指令的过程中，根据时序部件发出的时钟信号按部就班进行操作。在取指令阶段读取到的是指令，在分析指令和执行指令时，需要操作数时再去读操作数。

参考答案

（1）A

试题（2）

计算机在一个指令周期的过程中，为从内存读取指令操作码，首先要将___（2）___的内容送到地址总线上。

（2）A．指令寄存器（IR）　　B．通用寄存器（GR）
　　C．程序计数器（PC）　　D．状态寄存器（PSW）

试题（2）分析

本题考查计算机系统基础知识。

CPU 首先从程序计数器（PC）获得需要执行的指令地址，从内存（或高速缓存）读取到的指令则暂存在指令寄存器（IR），然后进行分析和执行。

参考答案

（2）C

试题（3）

设 16 位浮点数，其中阶符 1 位、阶码值 6 位、数符 1 位、尾数 8 位。若阶码用移码表示，尾数用补码表示，则该浮点数所能表示的数值范围是___（3）___。

（3）A．$-2^{64}\sim(1-2^{-8})2^{64}$　　B．$-2^{63}\sim(1-2^{-8})2^{63}$
　　C．$-(1-2^{-8})2^{64}\sim(1-2^{-8})2^{64}$　　D．$-(1-2^{-8})2^{63}\sim(1-2^{-8})2^{63}$

试题（3）分析

本题考查计算机系统基础知识。

浮点格式表示一个二进制数 N 的形式为 $N=2^E\times F$，其中 E 称为阶码，F 叫做尾数。在浮点表示法中，阶码通常为含符号的纯整数，尾数为含符号的纯小数。

指数为纯整数，阶符 1 位、阶码 6 位在补码表示方式下可表示的最大数为 63（2^6-1），最小数为-64（-2^6）。尾数用补码表示时最小数为-1、最大数为$1-2^{-8}$，因此该浮点表示的最小数为-2^{63}，最大数为$(1-2^{-8})\times 2^{63}$。

参考答案

（3）B

试题（4）

已知数据信息为 16 位，最少应附加__（4）__位校验位，以实现海明码纠错。

（4）A．3　　B．4　　C．5　　D．6

试题（4）分析

本题考查计算机系统基础知识。

海明码是利用奇偶性来检错和纠错的校验方法。海明码的构成方法是：在数据位之间插入 k 个校验位，通过扩大码距来实现检错和纠错。

设数据位是 n 位，校验位是 k 位，则 n 和 k 必须满足以下关系：$2^k-1\geq n+k$

若数据信息为 n=16 位，则 k=5 是满足 $2^k-1\geq n+k$ 的最小值。

参考答案

（4）C

试题（5）

将一条指令的执行过程分解为取指、分析和执行三步，按照流水方式执行，若取指时间 $t_{取指}=4\Delta t$、分析时间 $t_{分析}=2\Delta t$、执行时间 $t_{执行}=3\Delta t$，则执行完 100 条指令，需要的时间为__（5）__Δt。

（5）A．200　　B．300　　C．400　　D．405

试题（5）分析

本题考查计算机系统基础知识。

对于该指令流水线，建立时间为 $4\Delta t+2\Delta t+3\Delta t=9\Delta t$，此后每 $4\Delta t$ 执行完一条指令，即执行完 100 条指令的时间为 $9\Delta t+99\times 4\Delta t=405\Delta t$。

参考答案

（5）D

试题（6）

以下关于 Cache 与主存间地址映射的叙述中，正确的是__（6）__。

（6）A．操作系统负责管理 Cache 与主存之间的地址映射

B．程序员需要通过编程来处理 Cache 与主存之间的地址映射

C．应用软件对 Cache 与主存之间的地址映射进行调度

D．由硬件自动完成 Cache 与主存之间的地址映射

试题（6）分析

本题考查计算机系统基础知识。

存储系统采用 Cache 技术的主要目的是提高存储器的访问速度，因此是由硬件自动完成 Cache 与主存之间的地址映射。

参考答案

（6）D

试题（7）

下列算法中，可用于数字签名的是<u>（7）</u>。

（7）A．RSA　　B．IDEA　　C．RC4　　D．MD5

试题（7）分析

本题考查网络安全相关基础知识。

RSA 基于大数定律，通常用于对消息摘要进行签名；IDEA 和 RC4 适宜于进行数据传输加密；MD5 为摘要算法。

参考答案

（7）A

试题（8）

下面不属于数字签名作用的是<u>（8）</u>。

（8）A．接收者可验证消息来源的真实性

B．发送者无法否认发送过该消息

C．接收者无法伪造或篡改消息

D．可验证接受者合法性

试题（8）分析

本题考查数字签名方面的基础知识。

数字签名用于通信的 A、B 双方，使得 A 向 B 发送签名的消息 P，提供以下服务：

① B 可以验证消息 P 确实是来源于 A；

② A 不能否认发送过消息 P；

③ B 不能编造或改变消息 P。

数字签名首先需要生成消息摘要，使用非对称加密算法以及私钥对摘要进行加密。接收方使用发送放的公钥对消息摘要进行验证。

参考答案

（8）D

试题（9）

在网络设计和实施过程中要采取多种安全措施，下面的选项中属于系统安全需求的措施是<u>（9）</u>。

（9）A．设备防雷击　　B．入侵检测

C. 漏洞发现与补丁管理　　D. 流量控制

试题（9）分析

设备防雷击属于物理线路安全措施，入侵检测和流量控制属于网络安全措施，漏洞发现与补丁管理属于系统安全措施。

参考答案

（9）C

试题（10）

__（10）__的保护期限是可以延长的。

（10）A. 专利权　　B. 商标权　　C. 著作权　　D. 商业秘密权

试题（10）分析

发明专利权的期限为二十年，实用新型专利权和外观设计专利权的期限为十年，均自申请日起计算。专利保护的起始日是从授权日开始，有下列情形之一的，专利权在期限届满前终止：①没有按照规定缴纳年费的；②专利权人以书面声明放弃其专利权的。还有一种情况就是专利期限到期，专利终止时，保护自然结束。

商标权保护的期限是指商标专用权受法律保护的有效期限。我国注册商标的有效期为十年，自核准注册之日起计算。注册商标有效期满可以续展；商标权的续展是指通过一定程序，延续原注册商标的有效期限，使商标注册人继续保持其注册商标的专用权。

在著作权的期限内，作品受著作权法保护；著作权期限届满，著作权丧失，作品进入公有领域。

法律上对商业秘密的保密期限没有限制，只要商业秘密的四个基本特征没有消失，权利人可以将商业秘密一直保持下去。权利人也可以根据实际状况，为商业秘密规定适当的期限。

参考答案

（10）B

试题（11）

甲公司软件设计师完成了一项涉及计算机程序的发明。之后，乙公司软件设计师也完成了与甲公司软件设计师相同的涉及计算机程序的发明。甲、乙公司于同一天向专利局申请发明专利。此情形下，__（11）__是专利权申请人。

（11）A. 甲公司　　B. 甲、乙两公司

C. 乙公司　　D. 由甲、乙公司协商确定的公司

试题（11）分析

当两个以上的申请人分别就同样的发明创造申请专利的，专利权授给最先申请的人。如果两个以上申请人在同一日分别就同样的发明创造申请专利的，应当在收到专利行政管理部门的通知后自行协商确定申请人。如果协商不成，专利局将驳回所有申请人的申请，即均不授予专利权。我国专利法规定："两个以上的申请人分别就同样的发明创

造申请专利的，专利权授予最先申请的人。”我国专利法实施细则规定：“同样的发明创造只能被授予一项专利。依照专利法第九条的规定，两个以上的申请人在同一日分别就同样的发明创造申请专利的，应当在收到国务院专利行政部门的通知后自行协商确定申请人。”

参考答案

（11）D

试题（12）

甲、乙两厂生产的产品类似，且产品都使用“B”商标。两厂于同一天向商标局申请商标注册，且申请注册前两厂均未使用“B”商标。此情形下，<u>（12）</u>能核准注册。

（12）A．甲厂　　B．由甲、乙厂抽签确定的厂
　　C．乙厂　　D．甲、乙两厂

试题（12）分析

我国商标注册以申请在先为原则，使用在先为补充。当两个或两个以上申请人在同一种或者类似商品上申请注册相同或者近似商标时，申请在先的人可以获得注册。对于同日申请的情况，商标法及其实施条例规定保护先用人的利益，使用在先的人可以获得注册“使用”包括将商标用于商品、商品包装、容器以及商品交易书上，或者将商标用于广告宣传、展览及其他商业活动中。如果同日使用或均未使用，则采取申请人之间协商解决，不愿协商或者协商不成的，由各申请人抽签决定。商标局通知各申请人以抽签的方式确定一个申请人，驳回其他人的注册申请。商标局已经通知但申请人未参加抽签的，视为放弃申请。

参考答案

（12）B

试题（13）、（14）

在 FM 方式的数字音乐合成器中，改变数字载波频率可以改变乐音的<u>（13）</u>，改变它的信号幅度可以改变乐音的<u>（14）</u>。

（13）A．音调　　B．音色　　C．音高　　D．音质
（14）A．音调　　B．音域　　C．音高　　D．带宽

试题（13）、（14）分析

音调（Pitch）用来表示人的听觉分辨一个声音的调子高低的程度，主要由声音的频率决定，同时也与声音强度有关。对一定强度的纯音，音调随频率的升降而升降；对一定频率的纯音、低频纯音的音调随声强增加而下降，高频纯音的音调却随强度增加而上升。

音色（Timbre）是指声音的感觉特性，不同的人声和不同的声响都能区分为不同的音色，即音频泛音或谐波成分。

音高是指各种不同高低的声音（即音的高度），是音的基本特征的一种。

在 FM 方式音乐合成器中，数字载波波形和调制波形有很多种，不同型号的 FM 合成器所选用的波形也不同。各种不同乐音的产生是通过组合各种波形和各种波形参数并采用各种不同的方法实现的。改变数字载波频率可以改变乐音的音调，改变它的幅度可以改变乐音的音高。

参考答案

（13）A　（14）C

试题（15）

结构化开发方法中，__（15）__主要包含对数据结构和算法的设计。

（15）A．体系结构设计　B．数据设计　C．接口设计　D．过程设计

试题（15）分析

本题考查软件设计的基础知识。

结构化设计主要包括：

① 体系结构设计：定义软件的主要结构元素及其关系。

② 数据设计：基于实体联系图确定软件涉及的文件系统的结构及数据库的表结构。

③ 接口设计：描述用户界面，软件和其他硬件设备、其他软件系统及使用人员的外部接口，以及各种构件之间的内部接口。

④ 过程设计：确定软件各个组成部分内的算法及内部数据结构，并选定某种过程的表达形式来描述各种算法。

参考答案

（15）D

试题（16）

在敏捷过程的开发方法中，__（16）__使用了迭代的方法，其中，把每段时间（30 天）一次的迭代称为一个“冲刺”，并按需求的优先级别来实现产品，多个自组织和自治的小组并行地递增实现产品。

（16）A．极限编程 XP　B．水晶法

C．并列争球法　D．自适应软件开发

试题（16）分析

本题考查敏捷方法的基础知识。

在 20 世纪 90 年代后期，一些开发人员抵制严格化软件开发过程，试图强调灵活性在快速有效的软件生产中的作用，提出了敏捷宣言，即个人和交互胜过过程和工具；可以运行的软件胜过面面俱到的文档；与客户合作胜过合同谈判；对变化的反应胜过遵循计划。

基于这些基本思想，有很多敏捷过程的典型方法。其中，极限编程 XP 是激发开发人员创造性、使得管理负担最小的一组技术；水晶法（Crystal）认为每一个不同的项目

都需要一套不同的策略、约定和方法论；并列争球法（Scrum）使用迭代的方法，其中把每 30 天一次的迭代成为一个冲刺，并按需求的优先级来实现产品。多个自组织和自治小组并行地递增实现产品，并通过简短的日常情况会议进行协调。

自适应软件开发（ASD）有六个基本的原则：

① 在自适应软件开发中，有一个使命作为指导，它设立了项目的目标，但并不描述如何达到这个目标；

② 特征被视为客户键值的关键，因此项目是围绕着构造的构件来组织并实现特征；

③ 过程中的迭代是很重要的，因此重做与做同样重要，变化也包含其中；

④ 变化不视为是一种更正，而是对软件开发实际情况的调整；

⑤ 确定的交付时间迫使开发人员认证考虑每一个生产版本的关键需求；

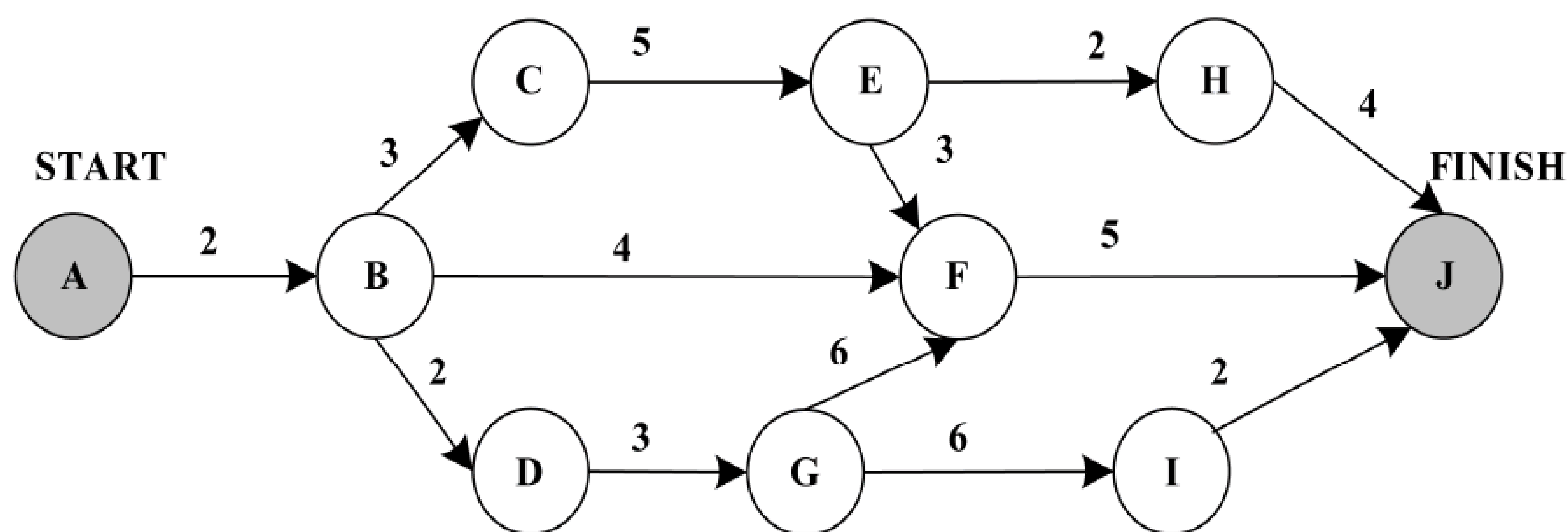
⑥ 风险也包含其中，它使开发人员首先跟踪最艰难的问题。

参考答案

（16）C

试题（17）、（18）

某软件项目的活动图如下图所示，其中顶点表示项目里程碑，连接顶点的边表示包含的活动，边上的数字表示相应活动的持续时间（天），则完成该项目的最少时间为__（17）__天。活动 BC 和 BF 最多可以晚开始__（18）__天而不会影响整个项目的进度。



（17）A. 11　　B. 15　　C. 16　　D. 18

（18）A. 0 和 7　　B. 0 和 11　　C. 2 和 7　　D. 2 和 11

试题（17）、（18）分析

本题考查软件项目管理的基础知识。

活动图是描述一个项目中各个工作任务相互依赖关系的一种模型，项目的很多重要特性可以通过分析活动图得到，如估算项目完成时间，计算关键路径和关键活动等。

根据上图计算出关键路径为 A-B-C-E-F-J 和 A-B-D-G-F-J，其长度为 18。关键路径上的活动均为关键活动。活动 BC 在关键路径上，因此松弛时间为 0。活动 BF 不在关键路径上，包含该活动的最长路径为 A-B-F-J，其长度为 11，因此该活动的松弛时间为

18–11=7。

参考答案

（17）D　（18）A

试题（19）

逻辑表达式求值时常采用短路计算方式。“&&”“||”“!”分别表示逻辑与、或、非运算，“&&”“||”为左结合，“!”为右结合，优先级从高到低为“!”“&&”“||”。对逻辑表达式“x && (y || ! z)”进行短路计算方式求值时，__（19）__。

（19）A. x 为真，则整个表达式的值即为真，不需要计算 y 和 z 的值

B. x 为假，则整个表达式的值即为假，不需要计算 y 和 z 的值

C. x 为真，再根据 z 的值决定是否需要计算 y 的值

D. x 为假，再根据 y 的值决定是否需要计算 z 的值

试题（19）分析

本题考查逻辑运算知识。

由“逻辑与”“逻辑或”运算构造的逻辑表达式可采用短路计算的方式求值。

“逻辑与”运算“&&”的短路运算逻辑为：a&&b 为真当且仅当 a 和 b 都为真，当 a 为假，无论 b 的值为真还是假，该表达式的值即为假，也就是说此时不需要再计算 b 的值。

“逻辑或”运算“||”的短路运算逻辑为：a||b 为假当且仅当 a 和 b 都为假，当 a 为真，无论 b 的值为真还是假，该表达式的值即为真，也就是说此时不需要再计算 b 的值。

对逻辑表达式“x && (y || ! z)”进行短路计算方式求值时，若 x 为假，则整个表达式的值即为假，不需要计算 y 和 z 的值。若 x 的值为真，则再根据 y 的值决定是否需要计算 z 的值，y 为真就不需要计算 z 的值，y 为假则需要计算 z 的值。

参考答案

（19）B

试题（20）

常用的函数参数传递方式有传值与传引用两种。__（20）__。

（20）A. 在传值方式下，形参与实参之间互相传值

B. 在传值方式下，实参不能是变量

C. 在传引用方式下，修改形参实质上改变了实参的值

D. 在传引用方式下，实参可以是任意的变量和表达式

试题（20）分析

本题考查程序语言基础知识。

传值调用和引用调用是常用的两种参数传递方式。在传值调用方式下，是将实参的值传递给形参，该传递是单方向的，调用结束后不会再将形参的值传给实参。在引用调用方式下，实质上是将实参的地址传递给形参，借助指针在间接访问数据方式下（或者

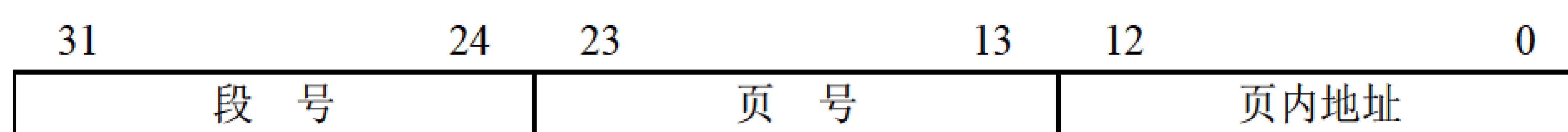
将形参看作实参的别名），在被调用函数中对形参的修改实质上是对实参的修改。

参考答案

（20）C

试题（21）

假设段页式存储管理系统中的地址结构如下图所示，则系统__（21）__。



（21）A．最多可有 256 个段，每个段的大小均为 2048 个页，页的大小为 8K

B．最多可有 256 个段，每个段最大允许有 2048 个页，页的大小为 8K

C．最多可有 512 个段，每个段的大小均为 1024 个页，页的大小为 4K

D．最多可有 512 个段，每个段最大允许有 1024 个页，页的大小为 4K

试题（21）分析

本题考查操作系统页式存储管理方面的基础知识。

从图中可见，页内地址的长度是 13 位，2^{13}=8192，即 8K；页号部分的地址长度是 11 位，每个段最大允许有 2^{11}=2048 个页；段号部分的地址长度是 8 位，2^8=256，最多可有 256 个段。故本题的正确答案为 B。

参考答案

（21）B

试题（22）

假设系统中有 n 个进程共享 3 台扫描仪，并采用 PV 操作实现进程同步与互斥。若系统信号量 S 的当前值为–1，进程 P1、P2 又分别执行了 1 次 P（S）操作，那么信号量 S 的值应为__（22）__。

（22）A．3　　B．–3　　C．1　　D．–1

试题（22）分析

本题考查的是操作系统 PV 操作方面的基本知识。

系统采用 PV 操作实现进程同步与互斥，若有 n 个进程共享 3 台扫描仪，那么信号量 S 初值应为 3。若系统当前信号量 S 的值为–1，此时，P_1、P_2 又分别执行了 1 次 P（S）操作，即当 P_1 进程执行 P（S）操作时，信号量 S 的值等于–2；当 P_2 进程执行 P（S）操作时，信号量 S 的值等于–3。

参考答案

（22）B

试题（23）

某字长为 32 位的计算机文件管理系统采用位示图（bitmap）记录磁盘的使用情况。若磁盘的容量为 300GB，物理块的大小为 1MB，那么位示图的大小为__（23）__个字。

（23）A．1200　　B．3200　　C．6400　　D．9600

试题（23）分析

本题考查操作系统文件管理方面的基础知识。

根据题意若磁盘的容量为 300GB，物理块的大小为 1MB，那么该磁盘有 300×1024=307200 个物理块，位示图的大小为 307200/32=9600 个字。

参考答案

（23）D

试题（24）

DSP（Digital Signal Processor）是一种特别适合于进行数字信号处理运算的微处理器，以下不属于 DSP 芯片特点叙述的是＿（24）＿。

（24）A．没有低开销或无开销循环及跳转的硬件支持

B．程序和数据空间分开，可以同时访问指令和数据

C．具有在单周期内操作的多个硬件地址产生器

D．支持流水线操作，使取指、译码和执行操作可以重叠执行

试题（24）分析

本题考查嵌入式数字信号处理器方面的基础知识。

嵌入式处理器一般分为嵌入式微控制器、嵌入式微处理器、嵌入式数字信号处理器和片上处理器等。嵌入式数字信号处理器（Digital Signal Processor，DSP）是一种特别适合于进行数字信号处理运算的微处理器，适合进行各种数学处理运算。数字信号处理器是由大规模或超大规模集成电路芯片组成的用来完成某种信号处理任务的处理器。它是为适应高速实时信号处理任务的需要而逐渐发展起来的。随着集成电路技术和数字信号处理算法的发展，数字信号处理器的实现方法也在不断变化，处理功能不断提高和扩大。

数字信号处理器并非只局限于音视频层面，它广泛地应用于通信与信息系统、信号与信息处理、自动控制、雷达、军事、航空航天、医疗、家用电器等许多领域。以往是采用通用的微处理器来完成大量数字信号处理运算，速度较慢，难以满足实际需要；而同时使用位片式微处理器和快速并联乘法器，曾经是实现数字信号处理的有效途径，但此方法器件较多，逻辑设计和程序设计复杂，耗电量较大，价格昂贵。DSP 的出现，很好地解决了上述问题。DSP 可以快速地实现对信号的采集、变换、滤波、估值、增强、压缩、识别等处理，以得到符合人们需要的信号形式。

DSP 芯片采用改进的哈佛结构（Havard structure），其主要特点是程序和数据具有独立的存储空间，有着各自独立的程序总线和数据总线，由于可以同时对数据和程序进行寻址，大大地提高了数据处理能力，非常适合于实时的数字信号处理。TI 公司的 DSP 芯片结构是基本哈佛结构的改进类型：改进之处是在数据总线和程序总线之间进行局部的交叉连接。这一改进允许数据存放在程序存储器中，并被算术运算指令直接使用，增强了芯片的灵活性。只要调度好两个独立的总线就可使处理能力达到最高，以实现全速

运行。改进的哈佛结构还可使指令存储在高速缓存器（Cache）中，省去了从存储器中读取指令的时间，大大提高了运行速度。为提升 DSP 的处理速度，在 DSP 中常常集成一些硬件模块，用来进行指令加速，比如低开销的跳转指令；同时 DSP 内具有在单周期内操作的多个硬件地址产生器，在指令执行过程中处理器支持流水线操作，使取指、译码和执行操作可以重叠执行，不同的 DSP 所支持的流水线级数有所不同。

参考答案

（24）A

试题（25）

以下关于时序逻辑电路的叙述中，不正确的是__（25）__。

（25）A．在异步时序电路中，记忆元件的状态变化不是同时发生的

B．莫尔型（Moore）电路的输出是输入变量及现态的函数

C．最能详尽描述时序逻辑功能的是状态迁移表和状态迁移图

D．记忆元件一般是由触发器实现

试题（25）分析

本题考查时序逻辑电路的基础知识。

数字电路根据逻辑功能的不同特点，可以分成两大类，一类叫组合逻辑电路（简称组合电路）；另一类叫做时序逻辑电路（简称时序电路）。组合逻辑电路在逻辑功能上的特点是任意时刻的输出仅仅取决于该时刻的输入，与电路原来的状态无关。而时序逻辑电路在逻辑功能上的特点是任意时刻的输出不仅取决于当时的输入信号，而且还取决于电路原来的状态，或者说，还与以前的输入有关。时序逻辑电路是数字逻辑电路的重要组成部分，时序逻辑电路又称时序电路，主要由存储电路和组合逻辑电路两部分组成。它和我们熟悉的其他电路不同，其在任何一个时刻的输出状态由当时的输入信号和电路原来的状态共同决定，而它的状态主要是由存储电路来记忆和表示的。同时时序逻辑电路在结构以及功能上的特殊性，相较其他种类的数字逻辑电路而言，往往具有难度大、电路复杂并且应用范围广的特点。

触发器是构成时序逻辑电路的基本元件，根据各级触发器时钟端的连接方式，可以将时序逻辑电路分为同步时序逻辑电路和异步时序逻辑电路。在同步时序电路中，各触发器的时钟端全部连接到同一个时钟源上，统一受系统时钟的控制，因此各级触发器的状态变化是同时的。在异步时序逻辑电路中，各触发器的时钟信号是分散连接的，因此触发器的状态变化不是同时进行的。从构成方式来讲，同步时序电路所有操作都是在同一时钟严格的控制下步调一致地完成的。从电路行为上，同步电路的时序电路公用同一个时钟，而所有的时钟变化都是在时钟的上升沿（或下降沿）完成的。同步逻辑是时钟之间存在固定因果关系的逻辑，所有时序逻辑都是在同源时钟控制下运行。

异步时序逻辑电路，顾名思义，是电路的工作节奏不一致，不存在单一的主控时钟，

主要是用于产生地址译码器、FIFO 和异步 RAM 的读写控制信号脉冲。除可以使用带时钟的触发器外，还可以使用不带时钟的触发器和延迟元件作为存储元件；电路状态改变完全有外部输入的变化直接引起。由于异步电路没有统一的时钟，状态变化的时刻是不稳定的，通常输入信号只在电路处于稳定状态时才发生变化。也就是说，一个时刻允许一个输入发生变化，以避免输入信号之间的竞争冒险。按照输出变量依从关系的不同，时序逻辑电路又可分为米里型和摩尔型。输出与输入变量直接相关的时序逻辑电路称为米里型电路，输出与输入变量无直接关系的时序逻辑电路称为摩尔型电路。在进行时序逻辑电路功能描述时，最能详尽描述的方法是状态迁移表和状态迁移图。

参考答案

（25）B

试题（26）

某移位型计数器中移位寄存器触发器级数为 n，则组成的环形计数器和扭环形计数器的进位模数依次为 （26） 。

（26）A．n，2n　　B．n，n　　C．2n，n　　D．2n，2n

试题（26）分析

本题考查时序逻辑电路中计数器的基础知识。

移位型计数器是由触发器组成的计数器，一般包括环形计数器和扭环形计数器两种。环形计数器是由移位寄存器加上一定的反馈电路构成的，它是由一个移位寄存器和一个组合反馈逻辑电路闭环构成，反馈电路的输出接向移位寄存器的串行输入端，反馈电路的输入端根据移位寄存器计数器类型的不同，可接向移位寄存器的串行输出端或某些触发器的输出端。环形计数器的计数长度为 N=n，和二进制计数器相比，它有 2^n-n 个状态没有利用。扭环形计数器相对于环形计数器，提高了电路状态的利用率，n 个触发器组成的扭环形计数器的模数是 2n，有效状态比环形计数器状态多了 1 倍。

参考答案

（26）A

试题（27）

嵌入式处理器流水线技术中的结构冒险是指 （27） 。

（27）A．因无法提供执行所需数据而导致指令不能在预定的时钟周期内执行的情况

B．因取到指令不是所需要的而导致指令不能在预定的时钟周期内执行的情况

C．因缺乏硬件支持而导致指令不能在预定的时钟周期内执行的情况

D．因硬件出错而导致指令不能在预定的时钟周期内执行的情况

试题（27）分析

本题考查嵌入式处理器流水线技术的基础知识。

流水线（pipeline）技术是指在程序执行时多条指令重叠进行操作的一种准并行处理实现技术。流水线是 Intel 首次在 486 芯片中开始使用的。流水线的工作方式就像工业生产上的装配流水线。在 CPU 中由 5～6 个不同功能的电路单元组成一条指令处理流水线，

然后将一条 x86 指令分成 5～6 步后再由这些电路单元分别执行，这样就能实现在一个CPU 时钟周期完成一条指令，因此提高 CPU 的运算速度。经典奔腾每条整数流水线都分为四级流水，即取指令、译码、执行、写回结果。

流水线中存在三种冒险，分别是数据冒险、结构冒险和控制冒险。数据冒险是指一条指令需要使用之前指令的计算结果，但是之前的结果还没有返回产生的冲突现象；结构冒险是指因硬件资源满足不了指令重叠执行的要求而发生的冲突现象；控制冒险是指流水线遇到分支指令或者其他可能引起 PC 指针进行改变的指令所引起的冲突现象。流水线冒险可能带来的问题是：执行结果错误或者流水线可能会出现停顿，从而降低流水线的实际效率和加速比。

数据冒险导致的原因常常是相关指令靠得足够近时，它们在流水线中的重叠执行或者重新排序会改变指令读/写操作数的顺序。常导致结构冒险的原因可能有功能部件不是完全流水，资源份数不够等。控制冒险的原因在于分支指令，因此在处理分支指令时候一般可以通过“冻结”或者“排空”流水线的方式进行该冒险消除。

参考答案

（27）A

试题（28）

以下关于 SD 卡的叙述中，不正确的是__（28）__。

（28）A．SD 卡一般采用 9 芯的接口

B．一般处理器都集成了 SD 卡模块，在设计时只要添加简单的外部电路即可

C．嵌入式系统对 SD 卡的使用过程中，可以将 SD 卡格式化为对应的文件系统

D．SD 卡在结构上不支持一主多从的星型结构

试题（28）分析

本题考查嵌入式处理器 SD 卡存储的基础知识。

SD 卡是一种为满足安全性、容量、性能和使用环境等各个方面需求而设计的一种新型存储器件，SD 卡允许两种工作模式，即 SD 模式和 SPI 模式。一般的嵌入式处理器中都集成了 SD 卡接口模块，外围只需简单电路即可设计而成。

SD 卡包括 9 根引脚，分别是 CLK 时钟信号；CMD 命令和回复线信号；DATA0-3 数据线，是双向信号；另外还包括电源、片选等信号线。

SD 卡与 MicroSD 卡仅仅是封装上的不同，MicroSD 卡更小，大小上和一个 SIM 卡差不多，但是协议与 SD 卡相同。SD 模式支持一主多从架构，时钟、电源、地所有卡共有。SD 卡的操作是通过命令来进行。

SD 卡的初始化一般是按照以下顺序进行：发送 CMD0 复位命令，返回 1 复位成功，0 复位失败；发送 CMD8 命令，验证 SD 卡接口操作条件，有响应为 2.0SD 卡；无响应为 1.0SD 卡或不可用卡；循环发送 CMD55+ACMD41 命令，判断是否有响应，有响应则

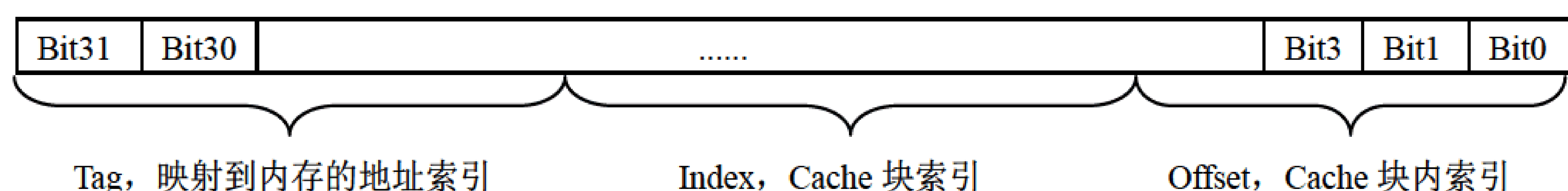
轮询 OCR 忙标志位，等待初始化完成，并判断是否是 SDHC 卡；发送 CMD2 命令，得到每张卡的 CID 号；发送 CMD3 命令，通知卡返回一个新的 RCA，主机使用这个相对地址作为之后数据传输模式的地址；发送 CMD9 命令，返回 CSD128 位寄存器数据，包含卡的具体数据：块长度、存储容量、数据传输速率等；发送 CMD7 命令，选择一张卡，并将它切换到数据传输模式，每次只会有一张卡处于传输模式；发送 CMD55+ACMD51 命令，返回 SCR 寄存器数据，获取 SD 卡支持的位宽信息；发送 CMD55+ACMD6 命令，配置 4bit 传输模式。

参考答案

（28）D

试题（29）

某 32 位总线处理器的 Cache 直接映射方式如下图所示，若 Cache 大小为 16KB，每个 Cache 块为 16 字节，则 Offset，Index 和 Tag 所占的位数分别是__（29）__。



（29）A．4, 10, 18　　B．4, 12, 16　　C．5, 10, 17　　D．5, 12, 15

试题（29）分析

本题考查嵌入式处理器 Cache 的基础知识。

Cache 是一种高速缓冲存储器，它的主要作用是提高 CPU 数据输入的速率，调和 CPU 速度与内存存储速度之间的巨大差异。通俗一点说，就是 CPU 太快，内存速度相对比较慢，而 Cache 的速度快，但是 Cache 的价格比较昂贵。很容易想到的一个办法就是利用小容量的 Cache 在 CPU 和内存中间当桥梁。也就是说，把 CPU 在下一个时间段需要用到的数据提前存入 Cache 中，当 CPU 需要的时候可以快速地从 Cache 中取得数据，这样就可以在一定程度上提高计算机的性能。但是怎样才能知道 CPU 在下一个时间段内用到内存中的哪些数据呢？局部性原理就可以解决这个问题。使用 Cache 改善系统性能的依据就是局部性原理。局部性原理反映在计算机中就是如果 CPU 当前时间用到内存中的某块数据，那么 CPU 在下一个时间段内用到这块数据周围的数据的可能行就非常大。Cache 既是按照这种原理，把这个时间段中 CPU 用到的这块数据周围的数据存入 Cache 中为下一个时间段的 CPU 使用做准备，这样当下一个时间段 CPU 需要数据了就可以直接从存储较快的 Cache 中取得需要的数据，这样自然就可以提高计算机的性能。

另外涉及的一个问题是 Cache 中的数据和内存中的部分数据是一致的，那么当 CPU 从 Cache 中取得数据后怎样知道这块数据在内存中的具体地址呢？于是想到了映射的方

法，将 Cache 中的数据按照特定的方式和内存中的数据进行映射，这样 CPU 就很容易找到 Cache 中数据在内存中的真实位置了。映射的方式目前有三种，分别是直接映射、全相连映射和组相联映射。直接映射最为简单，即是指主存中的一个字块只能映射到 Cache 中一个准确确定的字块。全连接映射是指主存中的一个字块可以映射到 Cache 中的任何一个字块。组相连映射是上述两种方式的折中连接。

在上图所示的直接映射中，如果每个 Cache 块的字节数是 16，则 Cache 块内索引的位数为 4；如果 Cache 的大小为 16KB，则其 Index 索引的位数为 10 位，映射到内存的地址位数为 32−4−10=18。

参考答案

（29）A

试题（30）

某 8 位 D/A 转换器的输出最大电压为 5V，其分辨率指标是最低有效位输入时输出的变化程度，那么该 D/A 转换器的分辨率是 (30) 。

（30）A．10mV B．20mV C．40mV D．50mV

试题（30）分析

本题考查嵌入式处理器 D/A 转换器的基础知识。

D/A转换器就是将数字量转换为模拟量的电路。主要用于数据传输系统、自动测试设备、医疗信息处理、电视信号的数字化、图像信号的处理和识别、数字通信和语音信息处理等。

D/A 转换器输入的数字量是由二进制代码按照数位组合起来表示，在 D/A 转换中，要将数字量转换为模拟量必须先把每一位按照其权的大小转换为相应的模拟量，然后再将各个分量相加，其总和就是和数字量对应的模拟量。

D/A 转换器的性能指标包括分辨率、稳定时间（转换时间）、绝对精度、线性误差。分辨率反映了 D/A 转换器对模拟量的分辨能力，实际上就是输入二进制最低有效位 LSB 相当的输出模拟电压，简称为 1LSB。稳定时间是指输入二进制变化量是满量程时，D/A 转换器的输出达到离终值正负 1/2LSB 时所需要的时间。绝对精度是指输入满刻度数字量时，D/A 转换器的实际输出值与理论值之间的偏差。

若某 D/A 转换器的位数为 8，则刻度值为 255，如果输出最大电压是 5V，则 D/A 分辨率为 5V/255，即为 20mV。

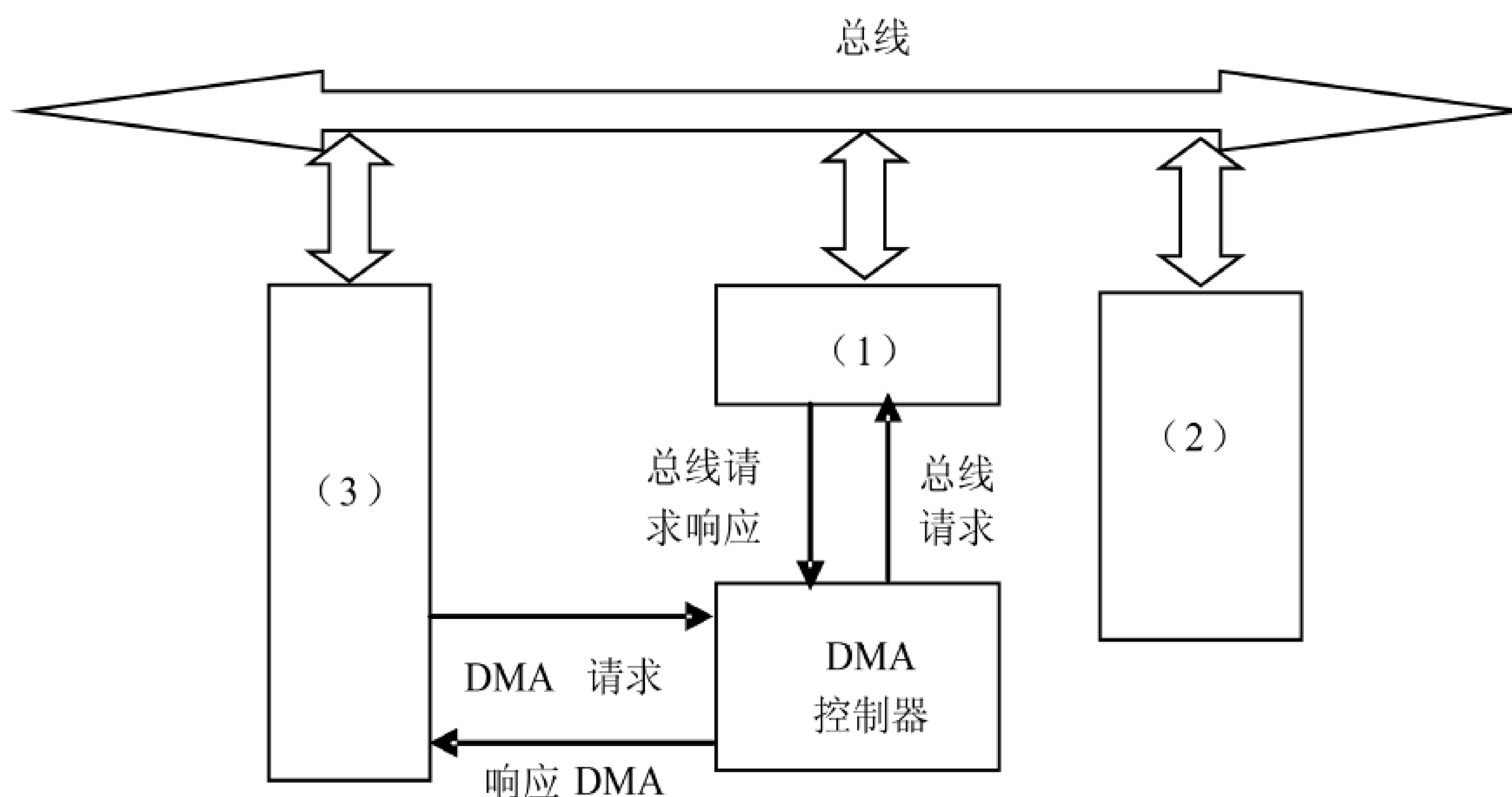
参考答案

（30）B

试题（31）

下图为典型 DMA（直接存储器访问）的结构示意图，其中（1）、（2）和（3）分别

是__（31）__。



（31）A．外部设备、总线仲裁、存储器　B．存储器、外部设备、总线仲裁
C．总线仲裁、存储器、外部设备　D．总线仲裁、外部设备、存储器

试题（31）分析

本题考查嵌入式处理器 DMA 的基础知识。

直接存储器存取（DMA）控制器是一种在系统内部转移数据的独特外设，可以将其视为一种能够通过一组专用总线将内部和外部存储器与每个具有 DMA 能力的外设连接起来的控制器。DMA 控制器包括一条地址总线、一条数据总线和控制寄存器，一个处理器可以包含多个 DMA 控制器，每个控制器有多个 DMA 通道，以及多条直接与存储器和外设连接的总线。每个 DMA 控制器有一组 FIFO，起到 DMA 子系统和外设或存储器之间的缓冲器作用。

在实现 DMA 传输时，是由 DMA 控制器直接掌管总线，因此存在着一个总线控制权转移问题。即 DMA 传输前，CPU 要把总线控制权交给 DMA 控制器，而在结束 DMA 传输后，DMA 控制器应立即把总线控制权再交回给 CPU。一个完整的 DMA 传输过程必须经过下面的 4 个步骤：

（1）DMA 请求，CPU 对 DMA 控制器初始化，并向 I/O 接口发出操作命令，I/O 接口提出 DMA 请求。

（2）DMA 响应，DMA 控制器对 DMA 请求判别优先级及屏蔽，向总线裁决逻辑提出总线请求。当 CPU 执行完当前总线周期即可释放总线控制权。此时，总线裁决逻辑输出总线应答，表示 DMA 已经响应，通过 DMA 控制器通知 I/O 接口开始 DMA 传输。

（3）DMA 传输，DMA 控制器获得总线控制权后，CPU 即刻挂起或只执行内部操作，由 DMA 控制器输出读写命令，直接控制 RAM 与 I/O 接口进行 DMA 传输。在 DMA 控

制器的控制下，在存储器和外部设备之间直接进行数据传送，在传送过程中不需要中央处理器的参与。开始时需提供要传送的数据的起始位置和数据长度。

（4）DMA结束，当完成规定的成批数据传送后，DMA控制器即释放总线控制权，并向I/O接口发出结束信号。当I/O接口收到结束信号后，一方面停止I/O设备的工作，另一方面向CPU提出中断请求，使CPU从不介入的状态解脱，并执行一段检查本次DMA传输操作正确性的代码。

参考答案

（31）C

试题（32）

在利用FPGA/CPLD进行逻辑电路设计时，综合后的结果是__（32）__。

（32）A．Verilog或 VHDL等源文件　　B．电路级的网表文件

C．仿真结果　　D．可烧写的编程文件

试题（32）分析

本题考查FPGA/CPLD的基础知识。

FPGA/CPLD在进行逻辑电路设计时，一般使用HDL（硬件描述语言）进行输入设计，综合就是把HDL转换为综合网表的过程。综合网表中除了包含从HDL中推断出的与门、非门等组合逻辑和寄存器等时序逻辑之外，还包含FPGA特有的各种原语，诸如LUT、BRAM等硬件模块，以及这些模块的属性和约束信息。

Xilinx的ISE中包含综合工具，综合完成后，可以用文本工具查看综合输出文件，综合输出一个重要结果是网表文件，用于描述布局布线。在进行最终比特流生成过程中，需要使用对应的比特流生成工具。

在FPGA中包含各种仿真，比如前仿真、后仿真、功能仿真、时序仿真、行为级仿真、RTL电路级仿真、综合后仿真、门级仿真、布局布线后仿真等。

参考答案

（32）B

试题（33）

在嵌入式系统硬件设计中，可以采用__（33）__方法减少信号的辐射。

（33）A．去掉芯片电源到地之间的电容　　B．增加线长

C．减小线宽　　D．在有脉冲电流的引线上串小磁珠

试题（33）分析

本题考查嵌入式系统硬件设计的基础知识。

电磁干扰（Electro Magnetic Interference，EMI）可分为辐射和传导干扰。辐射干扰就是干扰源以空间作为媒体把其信号干扰到另一电网络。而传导干扰就是以导电介质作为媒体把一个电网络上的信号干扰到另一电网络。在高速系统设计中，集成电路引脚、

高频信号线和各类接插头都是 PCB 设计中常见的辐射干扰源，它们散发的电磁波就是电磁干扰（EMI），自身和其他系统都会因此影响正常工作。

PCB 设计技巧中有不少解决 EMI 问题的方案，如 EMI 抑制涂层、合适的 EMI 抑制零件和 EMI 仿真设计等，主要方法包括：

① 共模 EMI 干扰源（如在电源汇流排形成的瞬态电压在去耦路径的电感两端形成的电压降）在电源层用低数值的电感，电感所合成的瞬态信号就会减少，共模 EMI 从而减少。可以通过减少电源层到 IC 电源引脚连线的长度来降低该干扰。

② 电磁屏蔽，尽量把信号走线放在同一 PCB 层，而且要接近电源层或接地层。

③ 零件的布局（布局的不同会影响电路的干扰和抗干扰能力）中根据电路中不同的功能进行分块处理（例如解调电路、高频放大电路及混频电路等），在这个过程中把强和弱的电信号分开，数字和模拟信号电路都要分开，各部分电路的滤波网络必须就近连接，这样不仅可以减小辐射，还可以提高电路的抗干扰能力，减少被干扰的机会。

④ 布线的考虑（不合理的布线会造成信号线之间的交叉干扰）不能有走线贴近 PCB 的边框，以免于制作时造成断线。电源线要宽，环路电阻便会因而减少。信号线尽可能短，并且减少过孔数目。拐角的布线不可以用直角方法，应以 135° 角为佳。数字电路与模拟电路应以地线隔离，数字地线与模拟地线都要分离。可以在电源和地之间加电容，减少线长，增加线宽，在有脉冲电流的引线上串小磁珠。

参考答案

（33）D

试题（34）

以下关于嵌入式软件开发的叙述中，正确的是__（34）__。

（34）A．宿主机与目标机之间只需要建立逻辑连接即可

B．调试器与被调试程序一般位于同一台机器上

C．嵌入式系统开发通常采用的是交叉编译器

D．宿主机与目标机之间的通信方式只有串口和并口两种

试题（34）分析

本题考查嵌入式系统软件开发调试的基础知识。

嵌入式系统的软件开发与通常软件开发的区别主要在于软件实现部分，其中又可以分为编译和调试两部分，下面分别对这两部分进行讲解。

第一是交叉编译。嵌入式软件开发所采用的编译为交叉编译。所谓交叉编译就是在一个平台上生成可以在另一个平台上执行的代码。编译的最主要的工作就在将程序转换成运行该程序的 CPU 所能识别的机器代码，由于不同的体系结构有不同的指令系统。因此，不同的 CPU 需要有相应的编译器，而交叉编译就如同翻译一样，把相同的程序代码翻译成不同 CPU 所对应的可执行的二进制文件。要注意的是，编译器本身也是程序，也要在与之对应的某一个 CPU 平台上运行。这里一般将进行交叉编译的主机称为宿主机，

也就是普通的通用计算机，而将程序实际的运行环境称为目标机，也就是嵌入式系统环境。由于一般通用计算机拥有非常丰富的系统资源、使用方便的集成开发环境和调试工具等，而嵌入式系统的系统资源非常紧缺，无法在其上运行相关的编译工具，因此嵌入式系统的开发需要借助宿主机（通用计算机）来编译出目标机的可执行代码。

第二是交叉调试。嵌入式软件经过编译和链接后即进入调试阶段，调试是软件开发过程中必不可少的一个环节，嵌入式软件开发过程中的交叉调试与通用软件开发过程中的调试方式有很大的差别。在常见软件开发中，调试器与被调试的程序往往运行在同一台计算机上，调试器是一个单独运行着的进程，它通过操作系统提供的调试接口来控制被调试的进程。而在嵌入式软件开发中，调试时采用的是在宿主机和目标机之间进行的交叉调试，调试器仍然运行在宿主机的通用操作系统之上，但被调试的进程却是运行在基于特定硬件平台的嵌入式操作系统中，调试器和被调试进程通过串口或者网络进行通信，调试器可以控制、访问被调试进程，读取被调试进程的当前状态，并能够改变被调试进程的运行状态。

参考答案

（34）C

试题（35）

冯·诺依曼计算机中指令和数据存放在存储器中，CPU 区分它们的依据是__（35）__。

（35）A. 指令操作码的译码结果　　B. 指令和数据的寻址方式
C. 指令周期的不同阶段　　D. 指令和数据所在的存储单元

试题（35）分析

本题考查计算机系统结构相关的基础知识。

1945 年 6 月，冯·诺依曼提出了在数字计算机内部的存储器中存放程序的概念（Stored Program Concept），这是所有现代电子计算机的范式，被称为“冯·诺依曼结构”，按这一结构建造的计算机称为存储程序计算机（Stored Program Computer），又称为通用计算机。冯·诺依曼计算机主要由运算器、控制器、存储器和输入输出设备组成，它的主要特点有：

① 指令和数据以同等地位存放于存储器内，并可按地址访问；

② 指令和数据均可用二进制表示；

③ 指令由操作码和地址吗组成，操作码表示操作的性质，地址码表示操作数在存储器中的位置；

④ 指令在存储器中按顺序存放，通常指令是顺序执行的，在特殊情况下，可根据运算结果或指定的条件来改变运算顺序；

⑤ 机器以运算器为中心，输入输出设备和存储器之间的数据传送通过运算器完成。

参考答案

（35）C

试题（36）

在某嵌入式系统中采用 PowerPC 处理器，若 C 语言代码中定义了如下的数据类型变量 X，则 X 所占用的内存字节数是__（36）__。

```
union data{
    int i;
    char ch;
    double f;
} X;
```

（36）A．8　　B．13　　C．16　　D．24

试题（36）分析

本题考查 C 语言方面的基础知识。

C 语言中，union 的使用与 struct 的用法非常类似，主要区别在于 union 维护足够的空间来置放多个数据成员中的“一种”，而不是为每一个数据成员配置空间，在 union 中所有的数据成员共用一个空间，同一时间只能储存其中一个数据成员，所有的数据成员具有相同的起始地址。

一个 union 只配置一个足够大的空间以容纳最大长度的数据成员，以上例而言，最大长度是 Double 形态，所以 X 的空间大小就是 double 数据类型的大小。Double 为双精度浮点数，占用 8 字节空间。

参考答案

（36）A

试题（37）

在可靠性要求较高的嵌入式系统中，经常加入看门狗（Watch dog）电路。以下关于看门狗技术的叙述中，正确的是__（37）__。

（37）A．看门狗技术由硬件独立实现，无需软件干预
B．只要程序正常运行，看门狗就不会引起系统复位
C．看门狗的定时周期一般应小于软件运行周期
D．应用程序异常会使得看门狗超时，导致系统复位

试题（37）分析

本题考查嵌入式系统中看门狗相关技术。

看门狗电路是一个独立的定时器，有一个定时器控制寄存器，可以设定时间。当系统工作正常时，应用程序在到达时间之前要置位（喂狗），表明程序正常运行，如果没有置，就认为是程序跑飞，看门狗电路发出 RESET 指令，迫使系统自动复位而重新运行程序。看门狗的主要作用是防止程序跑飞或死锁。

看门狗的定时周期一般应大于软件运行周期。在软件程序运行过程中需要定时修改

定时器的计数值（俗称“喂狗”），只要程序正常运行，定时器就不会溢出。若由于软件异常等原因使软件程序不能在看门狗定时周期内修改定时器的计数值，定时器将会产生溢出（或超时），引发系统复位中断，使系统得以重新运行。

参考答案

（37）D

试题（38）

在程序的执行过程中，Cache与主存的地址映射是由__（38）__。

（38）A．操作系统来管理　　B．驱动程序实现
　　C．硬件自动完成　　D．用户软件完成

试题（38）分析

本题考查存储技术中的Cache基础知识。

Cache是一种高速缓冲存储器，是为了解决CPU和主存之间速度不匹配而采用的一项技术。Cache是介于CPU和主存之间的小容量存储器，但是其存储速度要高于主存。从功能上来看，它是主存的缓冲存储器，由高速SRAM组成。CPU和Cache之间的数据交换是以字为单位，而Cache和主存之间的交换是以块为单位进行的。

Cache的一个重要指标是Cache的命中率。主存和Cache之间的地址映射方式包括全相连方式、直接方式和组相连方式三种。其中全相连映射方式中，将主存的一个块的地址与内容一起存于Cache的行中，其中块地址存于Cache的标记部分。直接映射是一种多对一的映射关系，但一个主存块只能拷贝到Cache的一个特定行位置上。组映射方式中每组行数的取值一般较小。

Cache与主存的地址映射是由CPU硬件自动完成的。当CPU对Cache修改后，如何与主存内容保持一致，可以选用写回法、全写法和写一次法当中的任何一个。

参考答案

（38）C

试题（39）

会导致进程从执行态变为就绪态的事件是__（39）__。

（39）A．执行P(Wait)操作　　B．申请内存失败
　　C．启动I/O设备　　D．被高优先级进程抢占

试题（39）分析

本题考查操作系统调度的基础知识。

进程切换是多任务多用户操作系统所应具有的基本功能。操作系统为了控制进程的执行，必须有能力挂起正在CPU上运行的进程，并恢复以前挂起的某个进程的执行，这种行为被称为进程切换，任务切换或上下文切换。或者说，进行进程切换就是从正在运行的进程中收回CPU，然后再使待运行进程来占用CPU。这里所说的从某个进程收回CPU，实质上就是把进程存放在CPU的寄存器中的中间数据找个地方存起来，从而把

CPU 的寄存器腾出来让其他进程使用。

进程在其生存期内可能处于如下三种基本状态之一：

① 执行态（Run）：进程占有 CPU 资源，正在运行。显然，在单处理机系统中任一时刻只能有一个进程处于此种状态。

② 就绪态（Ready）：进程本身具备运行条件，但由于处理机的个数少于可运行进程的个数，暂未投入运行，即相当于等待 CPU 资源。

③ 等待态（Wait）：也称挂起态（Suspended）、封锁态（Blocked）、睡眠态（Sleep）。进程本身不具备运行条件，即使分给它处理机也不能运行。进程正等待某一个事件的发生，如等待某一资源被释放，等待与该进程相关的 I/O 传输的完成信号等。

进程的三个基本状态之间是可以相互转换的。具体地说，当一个就绪进程获得 CPU 时，其状态由就绪变为执行；当一个执行进程被剥夺 CPU 时，如用完系统分给它的时间片、出现更高优先级别的其他进程，其状态由运行变为就绪；当一个执行进程因某事件受阻时，如所申请资源被占用、启动 I/O 传输未完成，其状态由运行变为等待；当所等待事件发生时，如得到申请资源、I/O 传输完成，其状态由等待变为就绪。

参考答案

（39）D

试题（40）、（41）

某幅图像具有 1024×768 个像素点，若每个像素具有 8 位的颜色深度，则可以表示 __（40）__ 种不同的颜色，经 4∶1 压缩后，其图像数据需占用 __（41）__ KB 的存储空间。

（40）A．8　　B．256　　C．512　　D．1024

（41）A．24　　B．96　　C．192　　D．768

试题（40）、（41）分析

本题考查图像处理方面的基础知识。

像素是构成数码影像的基本单元，一个像素所能表达的不同颜色数取决于每个像素的比特数（bpp）。颜色最大数可以通过取 2 的色彩深度次幂来得到。例如，常见的取值有：

8 bpp [2^8=256；(256 色)]；

16 bpp [2^{16}=65536；(65536 色，称为高彩色)]；

24 bpp [2^{24}=16777216；(16777216 色，称为真彩色)]；

48 bpp [2^{48}=281474976710656；(281474976710656 色，用于很多专业的扫描仪)。

像素可以用一对数字表示，例如“1024×768”，它表示横向 1024 像素和纵向 768 像素，因此其总数为 1024×768 像素，若采用 8bpp 存储，即每个像素占用 1B，1024×768 像素占用 1024×768B 的存储空间。

图像压缩是为了减少表示数字图像时需要的数据量。图像数据之所以能被压缩，就是因为数据中存在着冗余。图像数据的冗余主要表现为：图像中相邻像素间的相关性引

起的空间冗余；图像序列中不同帧之间存在相关性引起的时间冗余；不同彩色平面或频谱带的相关性引起的频谱冗余。数据压缩的目的就是通过去除这些数据冗余来减少表示数据所需的比特数。由于图像数据量的庞大，在存储、传输、处理时非常困难，因此图像数据的压缩就显得非常重要。一幅 1024×768 像素的图像，经过 4∶1 压缩后，占用的存储空间为 1024×768÷4＝196608 B，即 192KB。

参考答案

（40）B （41）C

试题（42）

以下关于存储管理单元（MMU）的说法中，错误的是__（42）__。

（42）A．MMU 使各个任务作为各自独立的程序在其私有存储空间中运行

B．MMU 使运行的任务必须知道其他任务的存储需求情况

C．MMU 提供了一些资源以允许使用虚拟存储器

D．MMU 作为转换器，将程序和数据的虚拟地址转换成实际的物理地址

试题（42）分析

本题考查计算机 MMU 的基础知识。

MMU 是 Memory Management Unit 的缩写，中文名是存储管理单元，它是中央处理器（CPU）中用来管理虚拟存储器、物理存储器的控制单元，同时也负责虚拟地址映射为物理地址，以及提供硬件机制的内存访问授权，多用户多进程操作系统支持等功能。

任何时候，计算机上都存在一个程序能够访问的地址集合，我们称之为地址范围。这个范围的大小由 CPU 的位数决定，例如一个 32 位的 CPU，它的地址范围是 0～0xFFFF FFFF（4G），而对于一个 64 位的 CPU，它的地址范围为 0～0xFFFFFFFFFFFFFFFF（16E）。这个范围就是我们的程序能够产生的地址范围，我们把这个地址范围称为虚拟地址空间，该空间中的某一个地址我们称之为虚拟地址。与虚拟地址空间和虚拟地址相对应的则是物理地址空间和物理地址，大多数时候我们的系统所具备的物理地址空间只是虚拟地址空间的一个子集。这里举一个最简单的例子直观地说明这两者，对于一台内存为 256MB 的 32 位 x86 主机来说，它的虚拟地址空间范围是 0～0xFFFFFFFF（4G），而物理地址空间范围是 0x00000000～0x0FFFFFFF（256M）。

在没有使用虚拟存储器的计算机上，地址被直接送到内存总线上，使具有相同地址的物理存储器被读写；而在使用了虚拟存储器的情况下，虚拟地址不是被直接送到内存地址总线上，而是送到存储器管理单元 MMU，把虚拟地址映射为物理地址。

对于多用户多进程的操作系统，需要 MMU 才能达到为每个用户进程都拥有自己独立的地址空间的目标。使用 MMU，操作系统划分出一段地址区域，在这块地址区域中，每个进程看到的内容都不一定一样。例如 Microsoft Windows 操作系统将地址范围 4M～2G 划分为用户地址空间，进程 A 在地址 0x400000（4M）映射了可执行文件，进程 B 同样在地址 0x400000（4M）映射了可执行文件，如果 A 进程读地址 0x400000，读到

的是 A 的可执行文件映射到 RAM 的内容，而进程 B 读取地址 0x400000 时，则读到的是 B 的可执行文件映射到 RAM 的内容。这就是 MMU 在当中进行地址转换所起的作用。

MMU 还提供硬件机制的内存访问授权。当应用程序的所有进程共享同一存储器空间时，任何一个进程将有意或无意地破坏其他进程的代码、数据或堆栈。异常进程甚至可能破坏内核代码或内部数据结构。例如进程中的指针错误就能轻易使整个系统崩溃，或至少导致系统工作异常。就安全性和可靠性而言，基于进程的实时操作系统（RTOS）的性能更为优越。为生成具有单独地址空间的进程，RTOS 只需要生成一些基于 RAM 的数据结构并使 MMU 加强对这些数据结构的保护。基本思路是在每个关联转换中“接入”一组新的逻辑地址。MMU 利用当前映射，将在指令调用或数据读写过程中使用的逻辑地址映射为存储器物理地址。MMU 还标记对非法逻辑地址进行的访问，这些非法逻辑地址并没有映射到任何物理地址。这些进程虽然增加了利用查询表访问存储器所固有的系统开销，但其实现的效益很高。在进程边界处，疏忽或错误操作将不会出现，用户接口进程中的缺陷并不会导致其他更关键进程的代码或数据遭到破坏。

参考答案

（42）B

试题（43）

一次总线事务中，主设备只需给出一个首地址，从设备就能从首地址开始的若干连续单元格实现读取或者写入，这种总线事务方式是＿（43）＿。

（43）A．并行传输　　B．串行传输　　C．burst 传输　　D．同步传输

试题（43）分析

本题考查计算机总线的基础知识。

从请求总线到完成总线使用的操作序列称为总线事务（Bus transaction），它是在一个总线周期中发生的一系列活动。典型的总线事务包括请求操作、裁决操作、地址传输、数据传输和总线释放。

总线完成一次传输，分四个阶段：

① 总线裁决：决定哪个主控设备使用总线；

② 寻址阶段：主控设备送出要访问的主存或设备的地址，同时送出有关命令（读或写等），启动从设备；

③ 数据传输阶段：主、从设备间进行数据交换；

④ 结束阶段：有关信息在总线上撤销，让出总线使用权。

突发（Burst）是指在相邻的存储单元连续进行数据传输的方式，连续传输的周期数就是突发长度（Burst Lengths，BL）。在进行突发传输时，只要指定起始列地址与突发长度，内存就会依次地自动对后面相应数量的存储单元进行读/写操作而不再需要控制器连续地提供列地址。这样，除了第一笔数据的传输需要若干个周期外，其后每个数据只需一个周期即可获得。

参考答案

（43）C

试题（44）

容错技术可以提高计算机系统的可靠性，利用元件冗余保证在局部故障情况下系统还可工作，其中带有热备份的系统称为双重系统，__（44）__是双重系统的特点。

（44）A．两个子系统同时同步运行，当联机子系统出错时，由备份子系统接替

B．备份子系统处于开机状态，一旦联机子系统出错，立即切换到备份子系统

C．两个子系统交替处于联机和自检状态，当一个出错时，由另一系统工作

D．两个子系统并行工作，一旦一个子系统出错，放弃同时工作

试题（44）分析

本题考查计算机容错技术方面的基础知识。

容错技术可以提高计算机系统的可靠性，利用元件冗余保证在局部故障情况下系统还可工作，其中带有热备份的系统称为双重系统。

双重系统中，两个子系统同时同步运行，当联机子系统出错时，由备份子系统接替。

参考答案

（44）A

试题（45）

以下关于中断的叙述中，不正确的是__（45）__。

（45）A．中断处理过程包括中断响应、中断处理和中断恢复

B．中断响应由硬件、软件共同完成

C．中断响应时，软件完成程序状态字的交换

D．中断处理完全由操作系统完成，按情况执行不同的中断处理例程

试题（45）分析

本题考查中断响应的基础知识。

中断响应是一个软硬件结合起来处理系统例外事件的机制。硬件响应中断时，进行新老程序状态字的交换。

所谓程序状态字，是指 CPU 的一些重要寄存器内容的有序集合。老程序状态字是指系统正在运行时的程序状态字，新程序状态字是指存放在内存制定单元的程序状态字，新程序状态字中的指令地址寄存器就是操作系统的入口地址。通过交换程序状态字，系统转入运行操作系统的程序。

中断响应的工作将由操作系统完成。操作系统判别产生中断的原因，根据中断的原因调用相应的中断处理例程，完成中断处理。在中断处理结束后，再运行进程管理中的进程调度程序，将某个进程运行时的程序状态字内容填入相应的硬件寄存器中，从而使该进程投入运行。

参考答案

（45）C

试题（46）

以下关于嵌入式软件测试的叙述中，错误的是__（46）__。

（46）A．软件测试是验证软件是否满足软件开发合同、技术协议或研制任务书要求

B．通过测试发现软件错误，为软件产品的质量评价提供依据

C．软件的测试级别一般分为静态测试和动态测试

D．动态测试可以采用白盒测试或者黑盒测试

试题（46）分析

本题考查嵌入式软件测试方面的基础知识。

软件测试是验证软件是否满足软件开发合同、技术协议或研制任务书、软件需求、设计等的要求的过程。通过测试发现软件错误，为软件产品的质量评价提供依据。

软件的测试方法，一般说来可以分为两类，即静态测试和动态测试。静态测试包括检查单和静态分析方法。动态测试一般采用白盒测试或者黑盒测试方法。

软件测试级别，一般可以分为单元测试、部件测试、配置项测试、系统测试等。

参考答案

（46）C

试题（47）

ARINC429 总线是嵌入式系统中常用的一种面向接口型数据传输的总线，以下叙述中，错误的是__（47）__。

（47）A．总线上定义了发送和接收两种设备

B．在一条 429 总线上，可以有多个发送设备和多个接收设备

C．两个设备需要双向传输时必需在每个传输方向上使用一根独立的传输总线

D．由于发射单元负载能力限制，在一条总线上连接的接收端不能超过 20 个

试题（47）分析

ARINC429 总线是一种串行标准，为面向接口型的单向广播式传输总线。该总线上只允许有一个发送设备，但可以有多个接收设备（最多为 20 个）。

参考答案

（47）B

试题（48）

阅读下面的 C 语言程序，请给出正确的输出结果__（48）__。

```
#include<stdio.h>
#define N 10
#define s(x)x*x
#define f(x)(x*x)
```

```
#define g(x) ((x)*(x))
main()
{  int i1,i2,i3,i4;
   i1=1000/s(N);
   i2=1000/f(N);
   i3=f(N+1);
   i4=g(N+1);
   printf("i1=%d,i2=%d, i3=%d, i4=%d\n",i1,i2,i3,i4);
}
```

（48）A．i1=1000, i2=10, i3=21, i4=121

B．i1=10, i2=10, i3=121, i4=121

C．i1=1000, i2=1000, i3=21, i4=21

D．i1=10, i2=1000, i3=121, i4=21

试题（48）分析

本题考查宏概念，以及宏替换相关的基础知识。

表达式 1000/s(N)宏替换后为：1000/10*10，因此结果为 1000，而不是期待的 10。

表达式 1000/f(N)宏替换后为：1000/(10*10)，因此结果为 10，是期待的结果。

表达式 f(N+1)宏替换后为：(10+1*10+1)，因此结果为 21，而不是期待的 121。

表达式 g(N+1)宏替换后为：((10+1)*(10+1))，结果为 121，是期待的结果。

因此，题中程序运行结果为“i1=1000， i2=10， i3=21， i4=121”。

参考答案

（48）A

试题（49）

以下关于结构测试用例设计的叙述中，不正确的是__（49）__。

（49）A．判定覆盖使每个判定的每种可能结果至少出现一次

B．语句覆盖使程序每条语句至少被执行一次

C．条件覆盖使程序中每个判定的每个条件的所有可能结果至少出现一次

D．在语句覆盖、条件覆盖、判定覆盖、路径覆盖测试中，判定覆盖规则最强

试题（49）分析

本题考查的是关于结构测试用例设计方面的基础知识。

在结构测试中，根据测试目标的不同，可分为语句覆盖、条件覆盖、判定覆盖（即分支覆盖）、路径覆盖等。

判定覆盖的含义是设计若干测试用例，运行被测程序，使每个判定的每种可能结果至少出现一次。

语句覆盖的含义是设计若干测试用例，运行被测程序，使每条语句至少被执行一次。

条件覆盖的含义是设计若干测试用例，运行被测程序，使得程序中每个判定的每个

条件的可能取值至少经历一次。

路径覆盖的含义是设计若干测试用例，运行被测程序，使程序中所有可能的路径被覆盖到。

结构测试的语句覆盖、条件覆盖、判定覆盖及路径覆盖中，路径覆盖是最强覆盖原则。

参考答案

（49）D

试题（50）

下面是用递推法计算菲波那切（Fibonacci）级数第 n 项的函数，请填补空缺。

```
int f(int n)
{
   int f0=0, f1=1, f, i;
   if(n==0)return 0;
   if(n==1)return 1;
   for(i=2; i<=n; i++)
   {  f=f0+f1;
      f0=f1;
      __(50)__;
   }
   return f;
}
```

（50）A．f = f1　　B．f1 = f0　　C．f = f0　　D．f1 = f

试题（50）分析

本题考查 C 语言编程及算法方面的基础知识。

菲波那切（Fibonacci）级数数列为 0，1，1，2，3，5，8，13，…，即：

F(0)=0，F(1)=1，

F(n)=F(n−1)+F(n−2)　当 n>1 时。

用递推法编写的程序为：

```
int f(int n)
{
   int f0=0, f1=1, f, i;
   if(n==0)return 0;
   if(n==1)return 1;
   for(i=2; i<=n; i++)
   {  f=f0+f1;
      f0=f1;
      f1=f;
```

```
    }
    return f;
}
```

参考答案

（50）D

试题（51）

以下关于 Cache 和主存叙述中，不正确的是__（51）__。

（51）A．Cache 大小一般小于主存

B．Cache 的存取速度不小于主存

C．Cache 的一个重要指标是命中率

D．Cache 和主存之间不存在地址映射

试题（51）分析

本题考查存储技术中的 Cache 基础知识。

Cache 是一种高速缓冲存储器，是为了解决 CPU 和主存之间速度不匹配而采用的一项技术。

Cache 是介于 CPU 和主存之间的小容量存储器，但是其存储速度要高于主存。从功能上来看，它是主存的缓冲存储器，由高速 SRAM 组成。CPU 和 Cache 之间的数据交换是以字为单位，而 Cache 和主存之间的交换是以块为单位进行的。

Cache 的一个重要指标是 Cache 的命中率。主存和 Cache 之间的地址映射方式包括全相连方式、直接方式和组相连方式三种。其中全相连映射方式中，将主存的一个块的地址与内容一起存于 Cache 的行中，其中块地址存于 Cache 的标记部分。直接映射是一种多对一的映射关系，但一个主存块只能拷贝到 Cache 的一个特定行位置上。组映射方式中每组行数的取值一般较小。

当 CPU 对 Cache 的修改后，如何与主存内容保持一致，可以选用写回法、全写法和写一次法当中的任何一个。

参考答案

（51）D

试题（52）

以下关于特权指令的叙述中，错误的是__（52）__。

（52）A．特权指令集是计算机指令集的一个子集

B．特权指令与系统资源的操纵和控制无关

C．当计算机处于系统态运行时，它可以执行特权指令

D．当计算机运行在用户态时，不可以执行特权指令

试题（52）分析

本题旨在考查计算机状态和特权指令概念。

计算机运行时的状态可以分为系统态（或称管态）和用户态（或称目态）两种。当计算机处于系统态运行时，它可以执行特权指令，而处于用户态运行时，则不能执行特权指令，如果此时程序中出现特权指令，机器将会发出特权指令使用错误的中断。

所谓特权指令集是计算机指令集的一个子集，特权指令通常与系统资源的操纵和控制有关，例如，访外指令用于通道启动通道；时钟控制指令用于取、置时钟寄存器的值；程序状态字控制指令用于取、置程序状态字；通道控制指令用于访问通道状态字；中断控制指令则用于访问中断字等。

参考答案

（52）B

试题（53）

以下与文件系统相关的叙述中，不正确的是＿（53）＿。

（53）A．文件系统负责文件的组织、存储、检索、命名、共享和保护
B．文件系统为用户提供描述文件抽象的程序接口
C．文件通常存储在磁盘或其他非易失存储介质上
D．程序设计者需要关心文件存储分配的细节

试题（53）分析

本题考查计算机操作系统中文件系统相关的基础知识。

计算机系统中，文件存储在磁盘或者其他非易失的存储介质上，文件系统负责文件的组织、存储、检索、命名、共享和保护，并为程序设计者提供描述文件抽象的程序接口，程序员不需要关心文件存储分配细节和存储布局细节，只需通过调用程序接口即可实现对文件的操作。

参考答案

（53）D

试题（54）

在下列加密算法中，＿（54）＿属于非对称加密。

（54）A．DES　　B．AES　　C．RSA　　D．RC4

试题（54）分析

本题考信息安全方面的基础知识。

在密码学中根据加密解密的方法不同，分为非对称密码（又称公钥密码）和对称密码。对称密码由根据加密方式是分块加密还是逐比特分为分组密码和流密码。各密码方案具有代表性的是分组加密的 DES（数据加密标准）和 AES（高级加密标准），流密码的 RC4，和非对称加密即公钥加密的 RSA。.

参考答案

（54）C

试题（55）、（56）

从信息流的传送效率来看，<u>（55）</u>工作效率最低，从吞吐量来看，<u>（56）</u>最强。

（55）A．三总线系统 B．单总线系统 C．双总线系统 D．多总线系统

（56）A．三总线系统 B．单总线系统 C．双总线系统 D．多总线系统

试题（55）、（56）分析

本题考查计算机系统结构方面的基础知识。

总线是连接计算机中CPU、内存、辅存、各种输入/输出控制部件的一组物理信号线及其相关的控制电路。它是计算机中用于在各部件间运载信息的公共设施。计算机系统中的总线分为内部总线、系统总线和多机系统总线。按系统总线的结构分类可以分为单总线结构、双总线结构和三总线结构。

单总线结构是用一组总线连接整个计算机系统的各大功能部件，各大部件之间的所有信息传递都通过这组总线。单总线的优点是允许I/O设备之间或I/O设备与内存之间直接交换信息。只需要CPU分配总线使用权，不需要CPU干预信息的交换。所以，总线资源是由各大功能部件分时共享的。单总线的缺点是：由于全部系统部件都连在一组总线上，总线的负载很重，可能使其吞吐量达到饱和甚至不能胜任的程度。

双总线结构有两条总线，一条是内总线，用于CPU、内存和通道之间进行数据传送；另一条总线是I/O总线，用于多个外围设备与通道之间进行数据传送。在双总线结构中，通道是计算机系统中的一个独立部件，使CPU的效率大为提高，并可以实现形式多样且更为复杂的数据传送。双总线的优点是以增加通道这一设备为代价的，通道实际上是一台具有特殊功能的处理器。

三总线结构即在计算机系统各部件之间采用三条各自独立的总线来构成信息通路。这三条总线分别是内存总线、输入/输出（I/O）总线和直接存储器存取（DMA）总线。内存总线用于CPU和内存之间传送地址、数据和控制信息。I/O总线提供CPU和各类外设之间通信使用。DMA总线实现内存和高速外设之间直接传送数据。一般来说，在三总线系统中，任意时刻只能使用一种总线；若使用多入口存储器，内存总线可与DMA总线同时工作，此时三总线系统可以比单总线系统运行得更快。但是三总线系统中，设备到设备不能直接进行信息传送，而必须经过CPU或内存间接传送。

当然总线数量越多，吞吐量越大。

参考答案

（55）B （56）A

试题（57）

基线是一组经过正式验证或确认，并作为后续工作开展依据的一个或一组工作产品，软件项目至少应形成功能基线、分配基线和产品基线三类基线。功能基线形成的时机是<u>（57）</u>。

（57）A．在系统分析与软件定义阶段结束时

B．在需求分析阶段结束时

C．在软件设计阶段结束时

D．在综合测试阶段结束时

试题（57）分析

本题考查软件工程的基础知识。

在配置项目生存周期的某一特定时间内，一个和一组工作产品正式指定或固定下来的配置标准文件。基线加上根据这些基线批准同意的改动构成了当前配置标识，对于配置管理有以下三个基线：

功能基线：是指在系统分析与软件定义阶段结束时，经过正式批准、签字的系统规格说明书、项目任务书、合同书或协议书中所规定的对待开发软件系统的规格说明。

分配基线：是指在需求分析阶段结束时，经过正式评审和批准的需求规格说明。分配基线是最初批准的分配配置标识。

产品基线：是指在综合测试阶段结束时，经过正式评审和批准的有关所开发的软件产品的全部配置项的规格说明。产品基线是最终批准产品配置标识。

综上所述，功能基线是在系统分析与软件定义阶段结束时形成，故本题应选择 A。

参考答案

（57）A

试题（58）

分配到必要的资源并获得处理机时的进程状态是__（58）__。

（58）A．就绪状态　　B．执行状态　　C．阻塞状态　　D．撤销状态

试题（58）分析

本题考查嵌入式操作系统的基础知识。

嵌入式操作系统中的进程状态有三种：执行状态（运行状态）、就绪状态和阻塞状态（等待状态），三种状态的定义如下：

就绪状态：进程已获得了除处理机以外的所有资源，一旦获得处理机就可以立即执行，此时进程所处的状态为就绪状态。

执行状态（运行状态）：执行状态又称为运行状态，当一个进程获得必要的资源并正在处理机上执行时，该进程所处的状态为执行状态。

阻塞状态（等待状态）：阻塞状态又称等待状态，睡眠状态。正在执行的进程，由于发生某事件而暂时无法执行下去（如等待输入/输出），此时进程所处的状态为阻塞状态。处于阻塞状态的进程尚不具备运行条件，这时即使处理机空闲，它也无法使用。

根据本题的题意，进程已分配到所需资源并获得处理机，此时进程应进入执行状态。故本题的正确答案为 B。

参考答案

（58）B

试题（59）

某系统中有 3 个并发进程，都需要同类资源 4 个，试问该系统不会发生死锁的最少资源数是__（59）__。

（59）A．9　　B．10　　C．11　　D．12

试题（59）分析

本题考查多道程序系统中的死锁基础知识。

死锁是指多个进程因竞争系统资源或相互通信而处于永远阻塞状态，若无外力作用，这些进程都无法向前推进。死锁的产生与资源的使用相关，死锁产生的原因之一就是资源竞争，如果系统中只有一个进程在运行，所有资源为一个进程独享，则不会产生死锁现象。

死锁产生的另外一个原因是进程的推进顺序不当，竞争资源虽然可能导致死锁，但是资源竞争并不等于死锁，只有在进程运行顺序不当时候才会出现死锁。死锁产生的必要条件包括：互斥条件、不剥夺条件、请求和保持条件、循环等待条件，当发生死锁时候，这四个条件必须都满足。

在本题目中，当有三个并发进程同时对资源进行申请时，最可能发生死锁的情况是三个进程当前各自都占据了 3 个资源，此时，只再需要 1 个该类资源，即可以在这种情况下不发生死锁。

因此，本题的正确答案为 B。

参考答案

（59）B

试题（60）

文件系统中，打开文件（open）操作的功能是__（60）__。

（60）A．把文件信息从辅存读到内存

B．把磁盘的超级块从辅存读到内存

C．把文件的 FAT 表信息从辅存读到内存

D．把文件的控制管理信息从辅存读到内存

试题（60）分析

本题考查文件系统的基础知识。

文件是具有文件名的一组相关信息的集合，文件系统是指操作系统中与文件管理有关的软件和数据的集合。从系统角度看，文件系统是对文件的存储空间进行组织和分配，负责文件的存储并对存入文件进行保护和检索的系统。文件系统负责为用户建立、撤销、读写、修改和复制文件。从用户角度看，文件系统主要实现了按名存取。也就是说，当用户要求系统保存一个已命名文件时，文件系统根据一定的格式将用户的文件存放到文件存储器中适当的地方，当用户需要使用文件时，系统根据用户所给的文件名能够从文件存储器中找到所需的文件。

为了使用户能灵活方便地使用和控制文件，文件系统提供了一组进行文件操作的系统调用命令。最基本的文件操作命令有建立文件、删除文件、打开文件、关闭文件、读文件和写文件。

为了避免用户在每次访问文件时从外存中查找文件目录，系统提供了打开文件命令（open）。该命令的功能是将待访问文件的目录信息读入内存活动文件表中，建立起用户和文件的联系。一旦文件被打开就可以多次使用，直到文件关闭为止。在有些系统中，也可以通过读命令隐含地向系统提出打开文件的要求。若在读写命令中不包含打开文件功能，则在使用文件之前，必须先打开文件。

综上所述，本题应选择 D。

参考答案

（60）D

试题（61）

一个 C 语言程序的执行是从__（61）__。

（61）A．本程序的 main 函数开始，到 main 函数结束

B．本程序文件的第一个函数开始，到本程序的最后一个函数结束

C．本程序的 main 函数开始，到本程序的最后一个函数结束

D．本程序文件的第一个函数开始，到本程序 main 函数结束

试题（61）分析

本题考查 C 语言方面的基础知识。

C 语言是一种面向过程的、模块化的高级程序设计语言，广泛应用于各行各业。在一个 C 语言程序中，有且仅有一个 main()函数，但可以有多个其他函数，每一个函数完成相对独立的功能，函数是 C 语言程序的基本模块单元。main()是函数名，后面的一对圆括号“()”用来写函数的参数，参数可以省略，单圆括号不能省略。

一个 C 语言程序的执行总是从 main()函数开始，不论 main()函数在整个程序中的位置如何。直到执行完 main 函数体中的最后一条语句，即到 main 函数结束。

参考答案

（61）A

试题（62）

以下 C 语言程序的输出结果是__（62）__。

```
struct s
{   int x,y;
} data[2]={10,100,20,200};
main()
{  struct s *p=data;
   p++;
   printf("%d\n",++(p->x));
```

```
}
```

（62）A．10　　B．11　　C．20　　D．21

试题（62）分析

本题主要考查对结构体数组的理解。

在本题中结构体 s 有两个成员变量 x 和 y。data 是一个结构类型为 s 的结构体数组变量。按照 C 语言的地址分配，是以结构体为单位分配的，即先是结构体数组第一个结构体，接着是第二个，以此类推。

本题中 p 指向了结构体数组变量 data，就是指在 data[0]的位置，当执行完 p++;后，p 就指向结构体的第二个单元了，即指向了 data[1]的位置。所以，打印语句中 p->x 就是 20，程序执行++(p->x)后，即为 20 加 1，所以打印的值为 21。

参考答案

（62）D

试题（63）

在软件能力成熟度模型 CMM（Capability Maturity Model）中，“同行评审”关键过程域属于__（63）__。

（63）A．可重复级　　B．已定义级　　C．已管理级　　D．优化级

试题（63）分析

本题考查软件工程的基础知识。

CMM 即软件能力成熟度模型，是目前国际上最流行、最实用的软件生产过程标准和软件企业成熟度的等级认证标准。CMM 是美国卡内-梅隆大学软件工程研究所与企业、政府合作的基础上开发的模型，主要用于评价软件企业的质量保证能力。目前，国内外的很多大型企业采用这一模型，如国内的鼎新、浪潮通软、用友、金蝶、创智、亚信、华为等公司都一起动了 CMM 软件过程改进计划。国军标 GJB 500—2003《军用软件能力成熟度模型》就是以 CMM 为参考蓝本而制定的。

CMM 把软件开发过程的成熟度由低到高分为初始级、可重复级、已定义级、已管理级和优化级共 5 个级别，每个成熟度等级被分解成几个关键过程域，共 18 个关键过程区域，其中初始级无关键过程区域。

可重复级包括 6 个关键过程区域，为软件配置管理、软件质量保证、软件子合同管理、软件项目跟踪与监督、软件项目策划、软件需求管理；

已定义级包括 7 个关键过程区域，为同行评审、组间协调、软件产品工程、集成软件管理、培训大纲、组织过程定义、组织过程集点；

已管理级包括两个关键过程区域，为软件质量管理和定量过程管理；

优化级包括 3 个关键过程区域，为过程更改管理、技术改革管理和缺陷预防。

故本题应选择 B。

参考答案

（63）B

试题（64）

软件需求分析阶段的测试手段一般采用__（64）__。

（64）A．总结　　　　　　　　B．阶段性报告

C．需求分析评审　　　　D．黑盒测试

试题（64）分析

本题考查软件生命周期阶段和软件测试验证的基础知识。

根据软件生命周期经典模型“瀑布模型”中的定义，软件需求分析阶段是对软件的功能要求进行分解，该阶段的输出的工作产品一般是《软件需求规格说明》。

而对软件阶段工作产品的验证的手段一般分为评审、测试、分析，对于需求分析阶段产生的《软件需求规格说明》来说，一般是开展相应的评审活动去验证需求的完整性、正确性和一致性。

故本题应选择 C。

参考答案

（64）C

试题（65）

能隔离局域网中广播风暴、提高带宽利用率的设备是__（65）__。

（65）A．网桥　　B．集线器　　C．路由器　　D．交换机

试题（65）分析

可以根据网络互连设备工作的协议层对其进行分类。中继器（Repeater）工作于物理层，只是起到扩展传输距离的作用，对高层协议是透明的。集线器的工作原理基本上与中继器相同。简单地说，集线器就是一个多端口中继器，它把一个端口上收到的数据广播到所有其他端口上。

网桥（Bridge）工作于数据链路层，网桥检查帧的源地址和目标地址，如果目标地址和源地址不在同一个网段上，就把帧转发到另一个网段上。以太网中广泛使用的交换机（Switch）是一种多端口网桥，每一个端口都可以连接一个局域网。由网桥或交换机连接的各个子网组成一个更大的局域网，形成一个广播域。

路由器（Router）工作于网络层。路由器根据网络层地址（通常是 IP 地址）在互连的子网之间传递分组。路由器连接的各个子网属于不同的局域网，路由器隔离了各个局域网的广播帧，从而抑制了网络中的广播风暴，提高了网络带宽利用率。

网关（Gateway）用于连接网络层之上执行不同协议的子网，组成异构型的互连网络。网关能对互不兼容的高层协议进行转换。

参考答案

（65）C

试题（66）、（67）

以下协议中属于应用层协议的是＿（66）＿，该协议的报文封装在＿（67）＿中传送。

（66）A．SNMP　　B．ARP　　C．ICMP　　D．X.25

（67）A．TCP　　B．IP　　C．UDP　　D．ICMP

试题（66）、（67）分析

属于应用层协议的是简单网络管理协议 SNMP，它的传输层协议是 UDP。ARP 和 ICMP 都属于网络层协议。X.25 是分组交换网上的协议，也归于网络层。

参考答案

（66）A　（67）C

试题（68）

某公司内部使用 wb.xyz.com.cn 作为访问某服务器的地址，其中 wb 是＿（68）＿。

（68）A．主机名　　B．协议名　　C．目录名　　D．文件名

试题（68）分析

本题考查 URL 的基础知识。

URL（Uniform Resource Locator，统一资源定位符）是对互联网上的资源位置和访问方法的一种简洁的表示，是互联网上资源的地址。互联网上的每个文件都有一个唯一的 URL，它包含的信息指出文件的位置以及浏览器应该怎么处理它。

一个标准 URL 的格式如下：

协议://主机名.域名.域名后缀或 IP 地址（:端口号）/目录/文件名

其中，目录可能是多级的。

参考答案

（68）A

试题（69）

如果路由器收到了多个路由协议转发的、关于某个目标的多条路由，它如何决定采用哪个路由？＿（69）＿

（69）A．选择与自己路由协议相同的　　B．选择路由费用最小的

C．比较各个路由的管理距离　　D．比较各个路由协议的版本

试题（69）分析

各种路由来源的管理距离如下表所示。

路由来源	管理距离	路由来源	管理距离
直连路由	0	IS-IS	115
静态路由	1	RIP	120
EIGRP 汇总路由	5	EGP	140
外部 BGP	20	ODR（按需路由）	160
内部 EIGRP	90	外部 EIGRP	170
IGRP	100	内部 BGP	200
OSPF	110	未知	255

如果路由器收到了由多个路由协议转发的、关于某个目标的多条路由，则比较各个路由的管理距离，并采用管理距离小的路由来源提供的路由信息。

参考答案

（69）C

试题（70）

下面是路由表的 4 个表项，与地址 220.112.179.92 匹配的表项是__（70）__。

（70）A．220.112.145.32/22　　B．220.112.145.64 /22
　　C．220.112.147.64/22　　D．220.112.177.64/22

试题（70）分析

地址 220.112.145.32/22 的二进制形式是 **1101 1100. 0111 0000. 1001 00**01. 0010 0000
地址 220.112.145.64/22 的二进制形式是 **1101 1100. 0111 0000. 1001 00**01. 0100 0000
地址 220.112.147.64/22 的二进制形式是 **1101 1100. 0111 0000. 1001 00**11. 0100 0000
地址 220.112.177.64/22 的二进制形式是 **1101 1100. 0111 0000. 1011 00**01. 0100 0000
而地址 220.112.179.92 的二进制形式是 **1101 1100. 0111 0000. 1011 00**11. 0101 1100
所以与地址 220.112.179.92 匹配的是 220.112.177.64/22。

参考答案

（70）D

试题（71）～（75）

A real-time operating system (RTOS) is an operating system intended to serve __（71）__ application process data as it comes in, typically without buffering delays. A key __（72）__ of a RTOS is the level of its consistency concerning the amount of time it takes to accept and complete an application's task; the variability is jitter. A hard real-time operating system has __（73）__ jitter than a soft real-time operating system. The chief design goal is not high throughput, but rather a guarantee of a soft or hard performance category. A RTOS has an advanced algorithm for scheduling. __（74）__ flexibility enables a wider, computer-system orchestration of process priorities, but a real-time OS is more frequently dedicated to a narrow set of applications. Key factors in a real-time OS are minimal __（75）__ latency and minimal thread switching latency.

（71）A．normal　　B．real-time　　C．user　　D．kernel
（72）A．characteristic　　B．programming　　C．structure　　D．computer
（73）A．equal　　B．more　　C．less　　D．much
（74）A．Scheduler　　B．Programming　　C．Network　　D．User
（75）A．language　　B．network　　C．interrupt　　D．computer

参考译文

一个实时操作系统是一种服务于实时应用处理的操作系统，在进行数据处理中需要

尽量少的延迟。实时操作系统的一个关键特性是它对完成一个应用任务时候对需要时间的可接受性，其可变性可用抖动来表示。硬实时操作系统的延迟抖动要比软实时操作系统小。实时操作系统主要的设计目标不是高的吞吐量，而是如何保证处理的硬实时或者软实时要求。在实时操作系统中会有一个高级的调度算法。调度的灵活性可以使得计算机会有一个更灵活的系统优先级处理方法，但是软实时操作系统更加符合比较特定的一些应用。在实时操作系统中的一个关键因素是要有一个最小的中断延迟和线程切换延时。

参考答案

（71）B （72）A （73）C （74）A （75）C

第 10 章　2016 下半年嵌入式系统设计师下午试题分析与解答

试题一

阅读以下说明，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

某综合化智能空气净化器设计以微处理器为核心，包含各种传感器和控制器，具有检测环境空气参数（包含温湿度、可燃气体、细颗粒物等），空气净化、加湿、除湿、加热和杀菌等功能，并能通过移动客户端对其进行远程控制。

图 1-1 为该系统电气部分连接图，除微处理器外，还包括了片上 32KB FLASH，以及 SRAM 和 EEPROM。

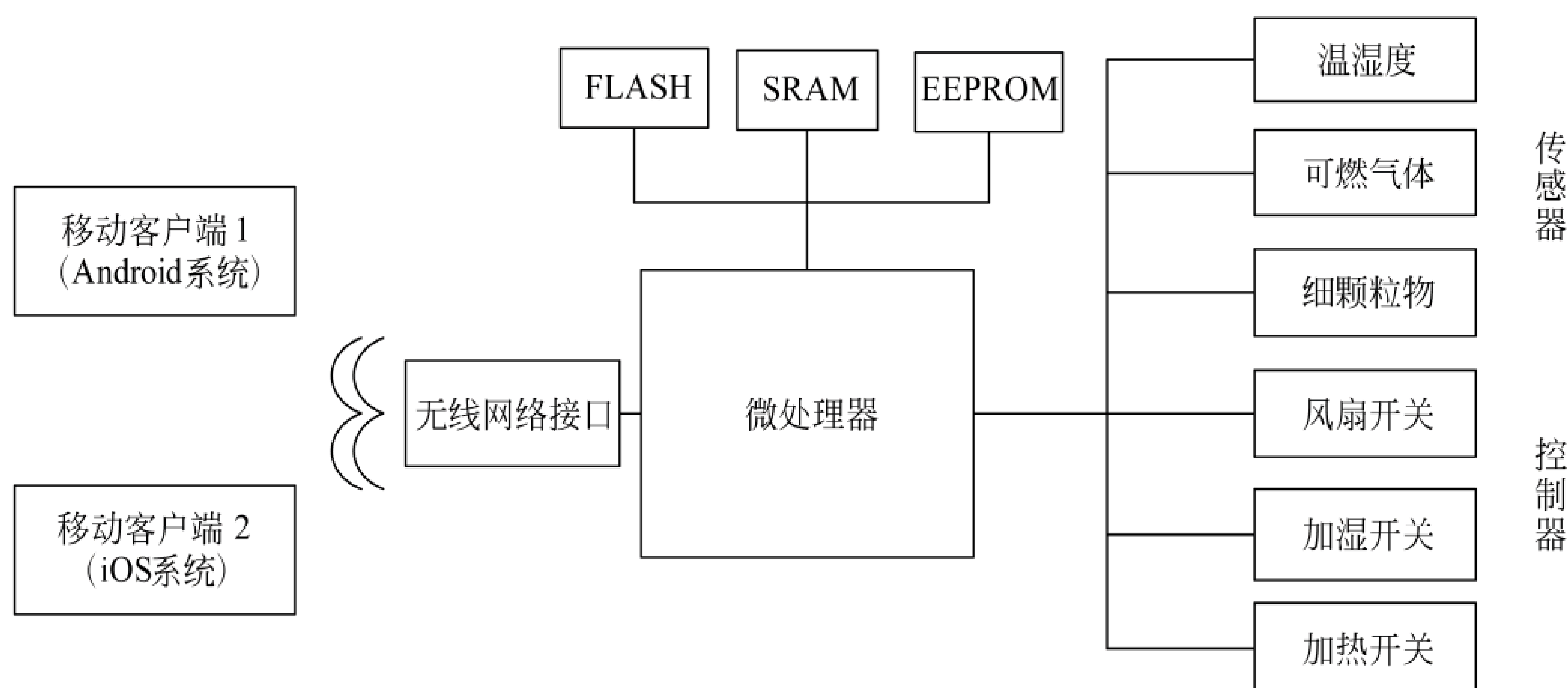


图 1-1　智能空气净化器系统电气部分连接图

【问题 1】

该系统的 SRAM 的地址线宽度为 11，数据线宽度为 8，其容量为多少字节?

【问题 2】

该系统分别设计了 iOS 和 Android 两种不同操作系统下的客户端程序，二者在开发上都使用 MVC（模型（M）－视图（V）－控制器（C））设计模式。在典型的程序设计中，用户可以直接和视图进行交互，通过对事件的操作，可以触发视图的各种事件，再通过控制器，以达到更新模型或数据的目的。请完善图 1-2 所示的流程模型。

【问题 3】

该系统采用数字式激光传感器检测 PM2.5、PM10，并通过异步串行接口将数据上报

给处理器，通信波特率为 9600bps，上报周期为 1.5 秒，数据帧内容包括：报文头、指令号、数据（6 字节）、校验和及报文尾，具体字段描述如表 1-1 所示。

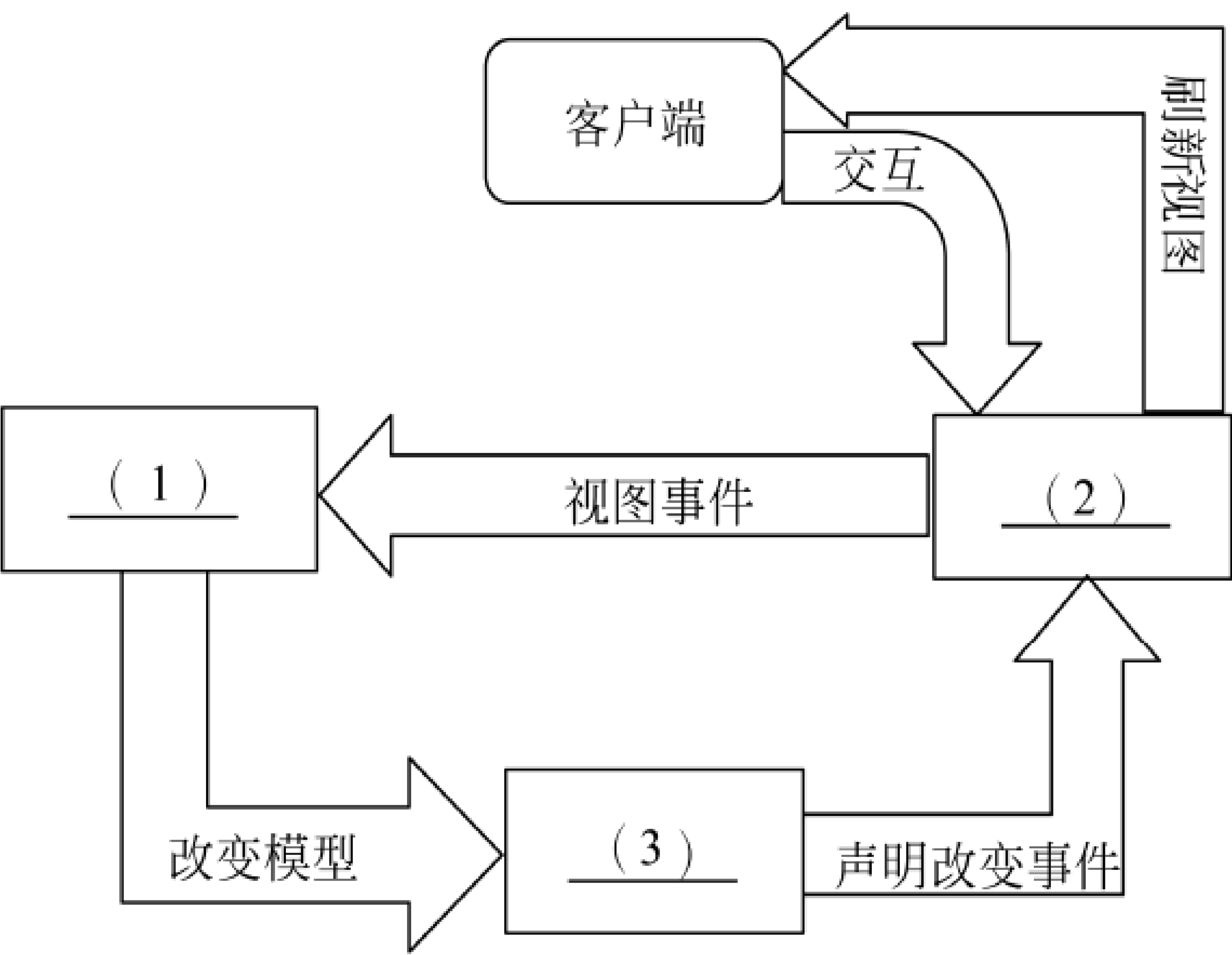


图 1-2 流程模型示意图

表 1-1 报文通信协议说明表

字节序	名称	备注
0	报文头	AA
1	指令号	C0
2	数据 1	PM2.5 低字节
3	数据 2	PM2.5 高字节
4	数据 3	PM10 低字节
5	数据 4	PM10 高字节
6	数据 5	ID 字节 1
7	数据 6	ID 字节 2
8	校验和	数据 1 到数据 6 的字节加和
9	报文尾	AB

王工根据数据报文通信协议，使用 C 语言编写了对应的数据接收和校验程序，请根据注释要求补全程序。

程序段如下：

```
#define uint16_t unsigned short
#define uint8_t unsigned char
uint16_t  Pm25;
uint16_t  Pm10;
void ProcessSerialData()
{
    uint8_t mData = 0;
```

```
    uint8_t i=0;
    uint8_t mPkt[10]={0};
    uint8_t mCheck=0;
    while (Serial.available() > 0)
    {
        mData=Serial.read();
        delay(2);              //延迟 2 毫秒
        if(mData== __(1)__)    //等待直到有效数据包接收到
        {
            mPkt[0]=mData;
            mData=Serial.read();
            if(mData== __(2)__)
            {
                mPkt[1]=mData;
                mCheck=0;
                for(i=0;i < 6;i++)//接收数据并进行校验计算
                {
                    mPkt[i+2]=Serial.read();
                    delay(2);
                    mCheck += __(3)__;
                }
                mPkt[8]=Serial.read();
                delay(1);
                mPkt[9]=Serial.read();
                if(mCheck == __(4)__) //校验判断
                {
                    Serial.flush();
                    //请使用位操作方式计算 Pm25 和 Pm10 的值
                    Pm25=__(5)__;
                    Pm10=__(6)__;
                }
            }
        }
    }
    return;
}
```

注释：

Serial.available()：判断串口接收缓冲器的状态函数。读取串口接收缓冲器的值（128 字节寄存器），以判断数据送达到串口。

返回：串口已经准备好的字节数。

Serial.read()：读取串口函数。

返回：串口的数据第一个字节，如果没有返回-1。

Serial.flush()：清除串口缓冲器内容函数。

返回：None。

试题一分析

本题考查嵌入式系统设计的基本概念和代码阅读与编写的能力。

此类题目要求考生认真阅读题目所述嵌入式系统的结构，了解设计过程，根据要求仔细阅读并理解代码，根据代码上下文填入所缺内容。

【问题 1】

该微处理器系统拥有一块 11 条地址线、8 条数据线的 SRAM，要求计算其容量。此问题考查嵌入式系统微处理器体系结构的基本概念。题目说明有 8 根数据线，表示访问数据一次可以访问 8 个 bit（一个字节），即一个单元放一个字节。有 11 根地址线，表示编址为 $0 \sim 2^{11}-1$。

因此存储的容量大小为：$8 * 2^{11}\text{bit} = 2048\text{B} = 2\text{KB}$。

【问题 2】

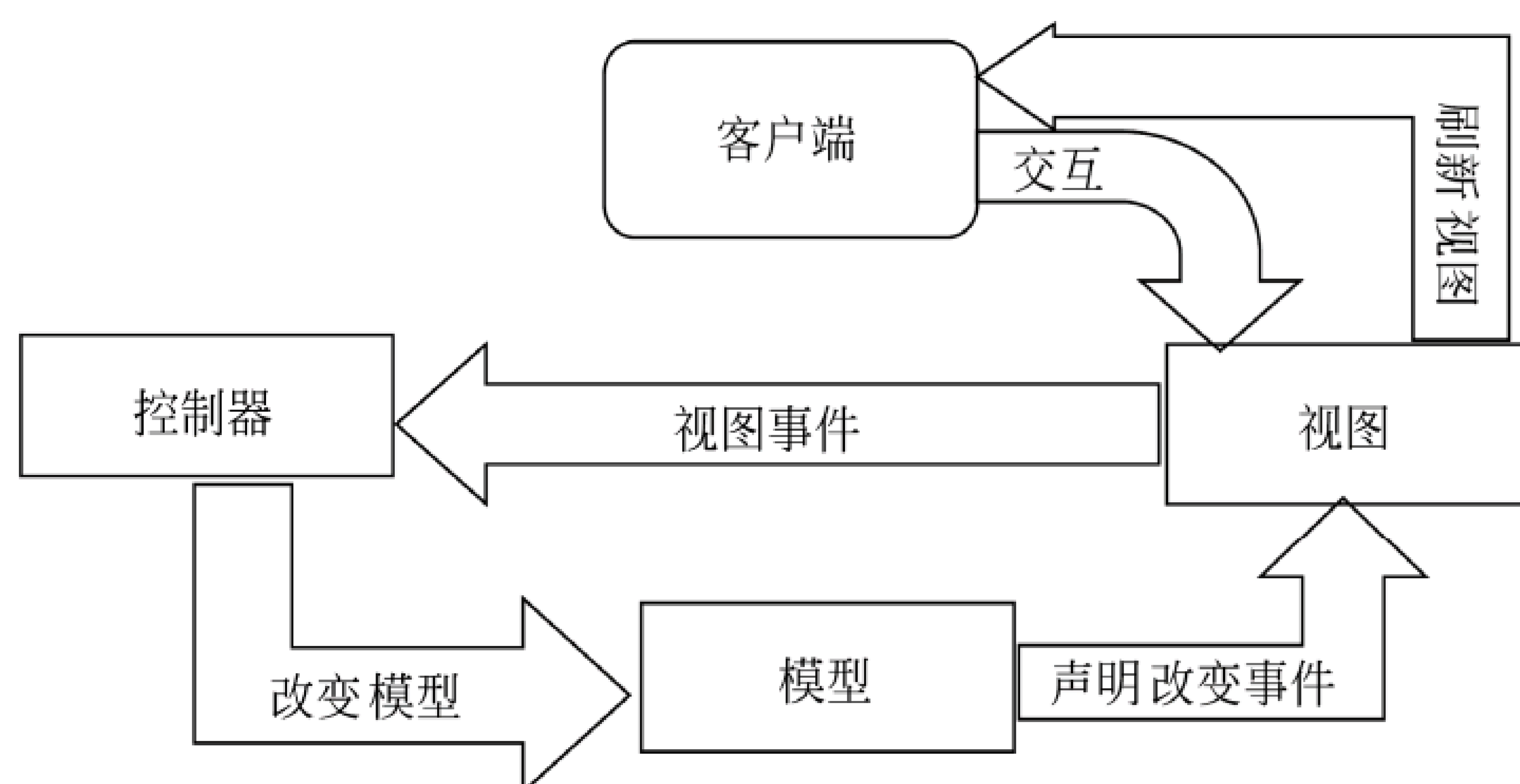
此问题考查嵌入式系统软件设计的基本概念和流程。客户端软件开发使用框架形式，采用模型（M）—视图（V）—控制器（C）设计模式。MVC 模式使应用程序的输入、处理和输出分开。使用 MVC 应用程序被分成三个核心部件：模型（M）、视图（V）、控制器（C），它们各自处理自己的任务。

视图是用户看到并与之交互的界面。对老式的 Web 应用程序来说，视图就是由 HTML 元素组成的界面，在新式的 Web 应用程序中，HTML 依旧在视图中扮演着重要的角色，但一些新的技术已层出不穷，它们包括 Adobe Flash 和 XHTML、XML/XSL、WML 等一些标识语言和 Web services。如何处理应用程序的界面变得越来越有挑战性。MVC 的好处是它能为你的应用程序处理很多不同的视图。

模型表示企业数据和业务规则。在 MVC 的三个部件中，模型拥有最多的处理任务。例如它可能用像 EJBs 和 ColdFusion Components 这样的构件对象来处理数据库。被模型返回的数据是中立的，就是说模型与数据格式无关，这样一个模型能为多个视图提供数据。由于应用于模型的代码只需写一次就可以被多个视图重用，所以减少了代码的重复性。

控制器接受用户的输入并调用模型和视图去完成用户的需求。所以当单击 Web 页面中的超链接和发送 HTML 表单时，控制器本身不输出任何东西和做任何处理。它只是接收请求并决定调用哪个模型构件去处理请求，然后确定用哪个视图来显示模型处理返回的数据。

完整的流程模型如下图所述：



【问题 3】

此问题考查嵌入式系统底层代码的阅读与理解及编写的能力，结合题目给出的代码分析如下：

首先定义数据类型，为了在不同平台之间更方便的移植，嵌入式系统代码编写时经常对数据类型进行重新定义。题目代码中明确说明了此类定义后，考生在答题时应尽量使用定义后的数据类型声明。

```
#define uint16_t unsigned short
#define uint8_t unsigned char

void ProcessSerialData()
{
uint8_t mData=0;
uint8_t i=0;
uint8_t mPkt[10]={0};
uint8_t mCheck=0;

/*表示串口已经准备好了数据，Serial.available 判断串口接收缓冲器的状态函数相关说明
已在题目中给出*/
while (Serial.available() > 0)
{
    mData=Serial.read();
   //通过 Serial.read 读取串口函数接口读一个字节串口数据，存到 mData 变量中
   delay(2);             //延迟 2ms，确保数据包已被接收。
   if(mData == 0xAA)     //判断是否为数据帧头，帧头标志 0xAA 已在题目中给出
   {
      mPkt[0] = mData;
      //如果为帧头，说明一帧数据开始，此时将帧头存到接收缓冲区内
      mData = Serial.read();
      /*使用 Serial.read 接口继续读取一个字节帧数据，存到 mData 变量中，完整的代
      码此时也应用延时 1~2ms 的操作*/
      if(mData == 0xc0) //继续判断是否为指令号 0xC0，即数据帧中第二个字节内容
```

```
          {
            mPkt[1] = mData;          //将指令号 0xC0 存到接收缓冲区内
            mCheck = 0;               //校验和变量 mCheck 清零
            for(i=0;i < 6;i++)        //data recv and crc calc
            //使用 Serial.read 接口循环接收 6 个字节的数据，依次存入接收缓冲区中
            {
              mPkt[i+2] = Serial.read();
              delay(2);  //每次调用 Serial.read 接口读数据后，延迟 2ms 的时间
              mCheck += mPkt[i+2]; //计算校验和，存到变量 mCheck 中
            }
            mPkt[8] = Serial1.read();
            //使用 Serial1.read 接口读取校验和数据，存到接收缓冲区中
            delay(1);
            mPkt[9] = Serial1.read();  //使用 Serial1.read 接口读取帧尾数据
            if(mCheck == mPkt[8])      //判断校验和是否相符
            {
              Serial1.flush();
              /*校验和相符，表示已完成一帧数据接收，调用 Serial1.flush 接口清除串口
                数据 */
              Pm25 = (uint16_t)mPkt[2] | (uint16_t)(mPkt[3]<<8);
              /*计算 PM2.5 的数值,题目给出数据 1 表示 PM2.5 的低字节,数据 2 表示 PM2.5
              的高字节，因此将字节序为 3 的数据 mPkt[3]左移 8 位于字节序为 2 的数据
              mPkt[2]进行或操作得出,注意使用强制类型转换,位操作的方式计算量相对小,
              计算速度快，因此在计算资源紧张的嵌入式环境中大量使用 */
              Pm10 = (uint16_t)mPkt[4] | (uint16_t)(mPkt[5]<<8);
              //get one good packet
              return;
            }
          }
        }
      }
    }
```

通过上述分析，容易得出各问题答案如下：

（1）判断是否为数据帧的帧头，查题干数据可知帧头标识为 0xAA；

（2）判断是否为数据帧的指令号，查题干数据可知指令号为 0xC0；

（3）进行 CRC 计算，根据代码上下文可知为为第 2～7 字节数据 mPkt[i+2]；

（4）进行 CRC 校验，查题干数据可知 CRC 校验位为 mPkt[8]；

（5）考查位操作，根据题干数据可知为数据 2 左移 8 位加上数据 1(uint16_t)mPkt[2]| (uint16_t)(mPkt[3]<<8)或者(uint16_t)((mPkt[3]<<8) | mPkt[2])；

（6）考查位操作，根据题干数据可知为数据 4 左移 8 位加上数据 3 (uint16_t)mPkt[4] |

(uint16_t)(mPkt[5]<<8)或者(uint16_t)((mPkt[5]<<8) | mPkt[4])。

参考答案

【问题 1】

$2^{11}\times 8 = 2048B = 2KB$

【问题 2】

（1）控制器

（2）视图

（3）模型

【问题 3】

（1）0xAA

（2）0xC0

（3）mPkt[i+2]

（4）mPkt[8]

（5）(uint16_t)mPkt[2] | (uint16_t)(mPkt[3]<<8) 或其等价形式

（6）(uint16_t)mPkt[4] | (uint16_t)(mPkt[5]<<8) 或其等价形式

试题二

阅读以下说明，回答问题 1 至问题 4，将解答填入答题纸的对应栏内。

【说明】

王工在采用某 16 位嵌入式 CPU 进行 A/D 采集硬件电路设计时， 利用 8255 控制器 C 口中的 PC0 输出控制信号，利用 PC7 读入 AD574 的状态信号，利用 A 口和 B 口读入 AD574 转换好的 12 位数据。图 2-1 为该 A/D 采集硬件系统设计的部分连接示意图。

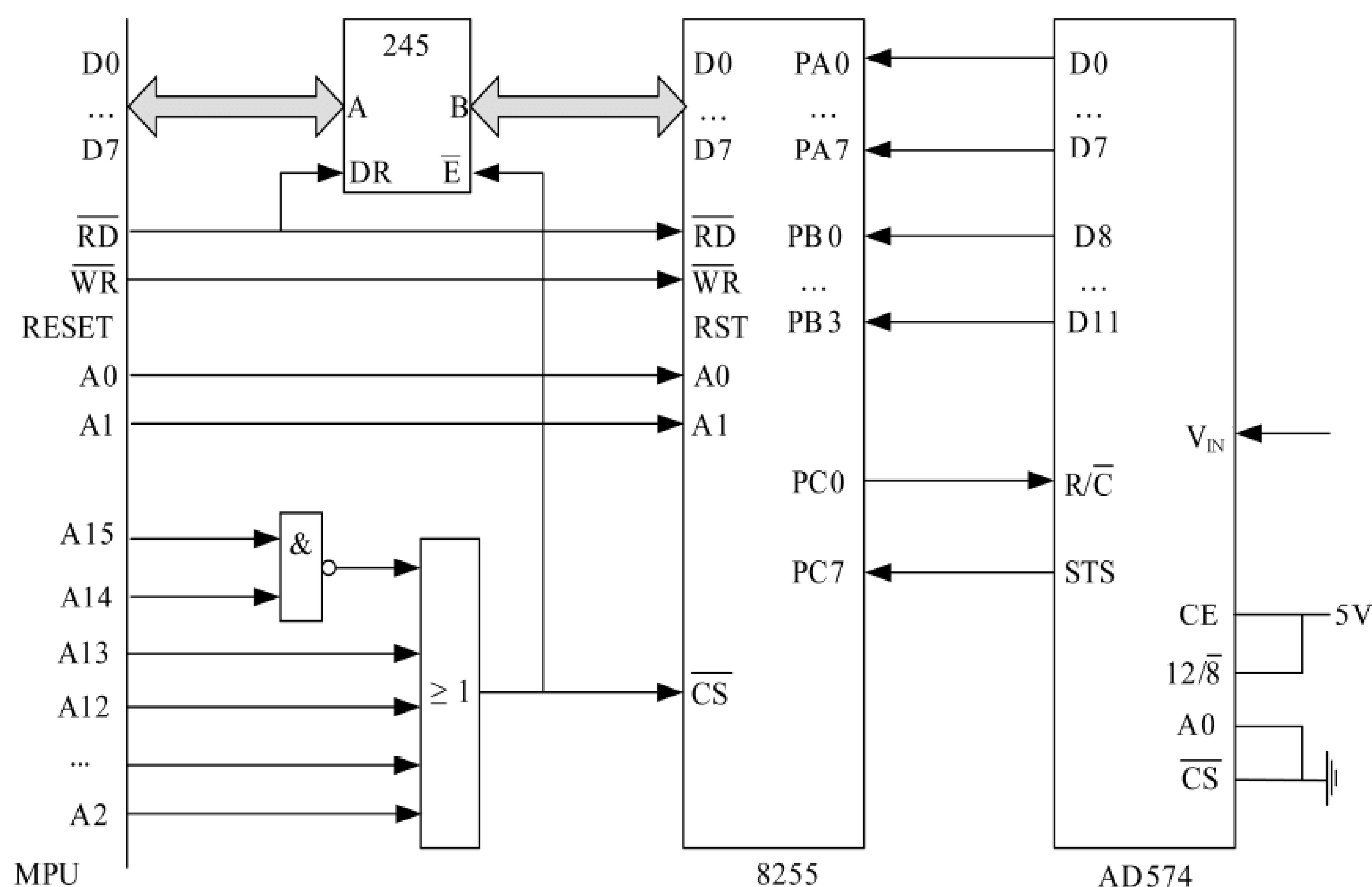


图 2-1　A/D 采集硬件系统设计部分连接示意图

其中，AD574 各个管脚功能定义如表 2-1 所述。

表 2-1　AD574 各个管脚功能定义表

序　号	管 脚 名 称	含　　义
1	D0~D11	12 位数字输出，高字节为 D8~D11，低字节为 D0~D7
2	STS	“忙”信号输出，高电平表示“忙”，低电平表示转换完成
3	$12/\overline{8}$	A/D 变换输出位数控制信号：高电平时 A/D 输出为 12 位； 低电平时 A/D 输出为 8 位
4	$\overline{CS}$	片选信号，低电平有效
5	A0	字节地址控制输入信号，A0=0 时按照完整的 12 位数据进行输出，A0＝1 时按照 8 位数据进行输出
6	$R/\overline{C}$	数据读输出和转换控制输入，先低电平，再高电平即可启动一次 AD 转换
7	CE	工作允许信号，高电平有效
8	V_{IN}	A/D 转换的输入模拟信号电平

AD574 的控制功能状态表如表 2-2 所示。

表 2-2　AD574 部分控制功能状态表

CE	$\overline{CS}$	$R/\overline{C}$	$12/\overline{8}$	A0	功 能 说 明
1	0	0	X	0	12 位转换
1	0	0	X	1	8 位转换
1	0	1	5V	X	12 位输出

8255 控制器各个管脚及地址控制描述如表 2-3 所示。

表 2-3　8255 控制器各个管脚功能定义表

序　号	管 脚 名 称	含　　义
1	D0~D7	双向数据线，用来传送命令、数据或者状态
2	$\overline{RD}$	读控制信号线
3	$\overline{WR}$	写控制信号线
4	$\overline{CS}$	片选信号
5	A1，A0	8255 的地址选择信号线： A1 A0 = 00 时，寻址 A 口 A1 A0 = 01 时，寻址 B 口 A1 A0 = 10 时，寻址 C 口 A1 A0 = 11 时，寻址控制寄存器
6	RST	复位输入信号
7	PA0 - PA7	A 口的 8 条输入输出信号线
8	PB0 - PB7	B 口的 8 条输入输出信号线
9	PC0 - PC7	C 口的 8 条输入输出信号线

【问题 1】

在该嵌入式系统设计中，AD574 是工作在 12 位转换模式还是 8 位转换模式？

【问题 2】

图 2-1 中 245 为双向缓冲器，在该硬件设计中配置 8255 控制字时，CPU 需要向 245 进行数据输出（245 的 A 口传输给 B 口）；在获取 AD 采集数据时 CPU 需要接收 245 所传输过来的数据（245 的 B 口传输给 A 口）。根据硬件设计，描述 DR 分别为高、低电平时，245 双向缓冲器在 A、B 口之间进行数据传输的方向。

【问题 3】

在该 A/D 变换中，如果用 1/2 LSB（最低有效位）来表示量化误差，当该 A/D 控制器的量程范围为 5V 时，其量化误差是多大？

【问题 4】

王工根据上述硬件设计，编写对应的数据采集程序，首先需要对 8255 进行初始化，然后进行数据采集，请根据注释要求补全如下 X86 汇编程序。

初始化 8255 程序如下：

```
INIT8255:   MOV     DPTR,    ____(1)____    ；进行 8255 的工作模式配置
            MOV     A,       10011010B
            MOVX    @DPRT,   A
            MOV     A,       00000001B
            MOVX    @DPRT,   A
```

数据采集程序如下：

```
            ORG 0200H

ACQU        NOP
            MOV     DPTR,    ____(2)____    ;通过 8255 的 C 口进行 AD574 的
            MOV     A,       ____(3)____    ;转换控制
            MOVX    @DPRT,   A
            MOV     A,       ____(4)____
            MOVX    @DPRT,   A

WAIT:       MOVX    A,       @DPTR
            ANL     A,       ____(5)____    ;通过与操作判断 AD 转换是否完毕
            JNZ     WAIT
            MOV     DPTR,    ____(6)____    ;读取 8255  A 口的 AD 转换数据
            MOVX    A,       @DPTR
            MOV     R2,      A              ;有效数据存放在 R2 寄存器中
            MOV     DPTR,    ____(7)____    ;读取 8255  B 口的 AD 转换数据
```

```
MOVX    A,      @DPTR
ANL     A,      ___(8)___    ;提取 A 寄存器中有效的低 4 位数据
MOV     R3,     A            ;4 位有效数据存放在 R3 寄存器中
RET
```

试题二分析

本题考查嵌入式硬件系统设计和基本的汇编程序编写知识。

此类题目要求考生认真阅读题目，对题目中给出的原理图、器件描述等内容进行理解，根据原理图中所包含的硬件模块和原理设计，进行问题回答和程序补全。题目给出了主要器件的管脚功能描述和部分程序。

【问题 1】

在该嵌入式系统设计中，AD574 是工作在 12 位转换模式还是 8 位转换模式依赖于 AD574 周边的管脚电路设计。从题目中已经给出的器件功能描述并结合原理图进行推断。

从题目给出的器件描述中可以看出，根据 AD574 的 A0 管脚确定 12 位/8 位模式，从原理图可以看出，A0 接地，即低电平。结合 AD574 的功能描述，可以知道该系统设计中 AD574 工作在 12 位模式。

【问题 2】

图 2-1 中 245 为双向缓冲器，在该硬件设计中配置 8255 控制字时，CPU 需要向 245 进行数据输出（245 的 A 口传输给 B 口）；在获取 AD 采集数据时 CPU 需要接收 245 所传输过来的数据（245 的 B 口传输给 A 口）。

根据硬件设计图可以看出，当 DR 为高电平时，RD 信号是无效的，也就是读信号无效，即此时为写信号有效。在写信号有效情况下，数据传输方向是从处理器向 8255 方向进行数据传输，即从 A 口传输给 B 口。反之，如果 RD 为低电平时，此时 RD 信号有效，也就是读信号有效，既需要从外部将数据读入到 CPU 处理器中，即从 8255 进行数据读取，放到处理器中，所以方向应该是从 B 口传输到 A 口。

【问题 3】

在该 A/D 变换中，如果用 1/2 LSB（最低有效位）来表示量化误差，当该 A/D 控制器的量程范围为 5v 时，其量化误差是多大?

由于工作在 12 位，其范围为 4096 个刻度。另外考虑到采用 1/2LSB 作为量化误差，所以误差大小即为：5v /(4096*2)= 0.61mv。

【问题 4】

运行数据采集程序时，首先需要对 8255 进行初始化，然后进行数据采集。

在该程序中，需要先进行 8255 的工作模式配置，由原理图和 8255 的工作模式可知，在该配置情况下，必须使得 8255 的 A1 A0 = 11，即工作在寻址控制器模式下，同时保证 8255 的片选有效，即必须使得 A15 = A14 = 1，　A13 = A12 = A11 = ⋯ = A2 = 0 才可以，

所以此时需要给 DPTR 寄存器的地址为#C003H。

在进行数据采集过程中，需要先通过 8255 的 C 口进行 AD574 的转换控制，要对 C 口操作即需要 A1 A0 = 10，再考虑到片选的有效性，需要给 DPTR 的地址是#C002H。

在进行一次数据转换时需要在 PC0 产生一个上升沿，所以要给 C 口输出配置为#00H 和#01H。

当从 C 口取出状态字后，需要借助 C 口的最高位 STS 进行转换完毕的状态判断，因此取出数据存在 A 寄存器后，需要和#80H 进行与操作来判断最高位的完成状态。

当判断有有效数据时候，需要分别从 8255 的 A 口和 B 口进行数据的获取，因此需要分别配置 A 口和 B 口的地址，依次为#C000H 和#C001H。

在进行 12 位数据合并时，只需要通过与操作取出低 4 位数据，和#0FH 进行与操作即可。

参考答案

【问题 1】

12 位

【问题 2】

DR=高电平时，A 口传向 B 口

DR=低电平时，B 口传向 A 口

【问题 3】

5V÷4096÷2 = 0.61mv

【问题 4】

（1）#C003H

（2）#C002H

（3）#00H

（4）#01H

（5）#80H

（6）#C000H

（7）#C001H

（8）#0FH

试题三

阅读以下说明，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

某嵌入式控制软件中，通过采集传感器数值来计算输出控制率，同时为提高数据采集的可靠性，对采集数值使用三余度采集方法进行三个通道的数据采集。

1．三余度数据采集及处理要求：

（1）如果某通道采集值在[−3.0，3.0]v 正常范围内，且与任一相邻通道间差值不大于

0.5v，则该通道数据满足要求；

（2）如果某通道采集值超过[−3.0，3.0]v 正常范围，或者此通道采集值与其他两个通道的差值均大于 0.5v，则该通道数据不满足要求；

（3）如果三通道值均满足要求，则取三通道中差值较小的两通道数据平均值；

（4）如果三通道值均满足要求，且相邻两数值的差值相等，则取三个采集值的中间值；

（5）如果仅有一个通道数据不满足采集要求，取满足要求的两个通道数据平均值；

（6）如果大于一个通道数据不满足采集要求，取安全值 0v。

2．对计算输出控制率的具体处理算法如下：

（1）如果依据采集数据计算的控制率 C_1 与目前实际控制率 C_0 差值不大于 0.01，则使用本周期计算控制率 C_1 进行输出控制，否则使用目前实际控制率 C_0 输出控制，连续超过范围计数加 1，不上报传感器故障；

（2）如果连续 3 个周期计算的控制率 C_1 与目前实际控制率 C_0 差值大于 0.01，则上报传感器三级故障，连续超过范围计数清零，使用目前实际控制率 C_0 输出控制；如果已经连续 3 个周期控制率差值超过范围，并已上报三级故障，但第 4 个周期计算的控制率 C_1 与目前实际控制率 C_0 差值不大于 0.01，则清除三级故障上报，并使用 C_1 进行输出控制；

（3）如果累计大于等于 10 个周期计算的控制率 C_1 与目前实际控制率 C_0 差值大于 0.01，则上报传感器二级故障，使用目前实际控制率 C_0 输出控制；

（4）如果累计大于等于 100 个周期计算的控制率 C_1 与目前实际控制率 C_0 差值大于 0.01，则上报传感器一级故障，清除二级故障，并切断输出控制（输出安全值 0）；

（5）如果低级故障和高级故障同时发生，则按高级故障上报和处理。

【问题 1】

为了测试采集算法，在不考虑测量误差的情况下，根据所设计测试用例的输入填写表 3-1 中的（1）～（6）空，预期输出结果精度为小数点后保留两位数字。

表 3-1 采集算法测试用例表

序号	输入			输出 Out_A1
	In_U[0]	In_U[1]	In_U[2]	预 期 结 果
1	0.0V	0.0V	0.0V	0.00V
2	2.0V	2.3V	1.8V	（1）
3	1.5V	1.6V	1.3V	（2）
4	2.8V	2.6V	2.0V	（3）
5	−3.0V	−3.1V	−2.8V	（4）
6	2.0V	1.4V	2.6 V	（5）
7	3.1V	2.8V	3.2V	（6）

【问题 2】

白盒测试方法和黑盒测试方法是目前嵌入式软件测试常用的方法，请简述白盒测试方法与黑盒测试方法的概念。同时依据本题说明，指明问题 1 中设计的测试用例使用了白盒测试方法还是黑盒测试方法。

【问题 3】

为了测试控制率计算算法，在不考虑测量误差的情况下，请完善所设计的测试用例，填写表 3-2 中的空（1）～（6）。

表 3-2　控制率算法测试用例表

序号	前置条件		输入		输出（预期结果）	
	控制率超差连续计数	控制率超差累计计数	计算控制率 C_1	实际控制率 C_0	输出控制率	上报故障
1	0	0	1.632	1.638	1.632	无
2	0	0	1.465	1.454	（1）	无
3	（2）	6	2.358	2.369	2.369	三级故障
4	1	（3）	1.569	1.557	1.557	二级故障
5	2	9	2.221	2.234	2.234	（4）
6	0	99	1.835	1.822	（5）	（6）

试题三分析

本题考查嵌入式软件测试过程中，一些常用的测试方法概念以及对这些测试方法的实际运用，同时考查测试人员通过对软件设计和算法的理解，充分地设计测试用例的能力。要求考生认真阅读题目所给的软件需求和算法信息，熟悉余度概念，结合软件测试常用测试方法的概念和测试用例设计要求，在此嵌入式软件测试中进行实际应用。

【问题 1】

为了测试三余度通道数据采集算法，就要依据题目说明三余度通道数据采集及处理要求中给定的 6 条设计要求，进行测试用例的设计。首先依据第 1 条设计说明，采集值正常范围为[−3.0，3.0]v，将输入范围进行等价类划分，划分为无效等价类（超出正常范围）和有效等价类（正常范围），同时在有效等价类中，还存在“任意两通道间差值不大于 0.5v”的约束。将设计测试用例的范围整理出来后，就可按照软件测试的要求设计测试用例。但是由于本题给出了采集值，只需要根据采集值计算输出即可。

对于序号 1、序号 2 和序号 3，因为三个采集值都是正常范围，且任意两通道间差值不大于 0.5v，依据第 3 条和第 4 条设计说明，采集值应为差值较小的两通道数据的平均值或相邻两数值的差值相等，则取三个采集值的中间值。因为序号 1 数据差值都为 0.0v，所以取三个通道采集值的中间值，故采集值为 0.00v；序号 2 取 In_U[0]和 In_U[2]的平均值，为 1.90v；序号 3 取 In_U[0]和 In_U[1]的平均值，为 1.55v。

对于序号 4，三个通道采集值是正常范围，但 In_U[2]通道与 In_U[0]和 In_U[1]间差值大于 0.5v，依据第 2 条和第 5 条设计说明，In_U[2]通道采集值不满足要求，应取满足要求的 In_U[0]和 In_U[1]两个通道数据的平均值，故采集值为 2.70v。

对于序号 5，In_U[1]通道通道采集值是超出正常范围，In_U[0]和 In_U[2]通道在正常范围，这里要注意 In_U[0]采集值为边界点，依据第 2 条和第 5 条设计说明，In_U[1]通道采集值不满足要求，应取满足要求的 In_U[0]和 In_U[2]两个通道数据的平均值，故采集值为−2.90v。

对于序号 6，三个通道采集值是正常范围，但三个通道采集值的任意两两差值均大于 0.5v，依据第 2 条和第 6 条设计说明，应取安全值 0v，故采集值为 0v。

对于序号 7，两个通道采集值超出正常范围，依据第 2 条和第 6 条设计说明，应取安全值 0v，故采集值为 0v。

【问题 2】

此题考查白盒测试方法和黑盒测试方法的概念及应用。

白盒测试也称结构测试、逻辑测试或基于程序的测试，需了解程序的内部构造，并且根据内部构造设计测试用例。

黑盒测试又称功能测试、数据驱动测试或基于需求规格说明的测试，这种测试不必了解被测对象的内容情况，而依靠需求规格说明中的功能来设计测试用例。

由于白盒测试方法与黑盒测试方法的概念定义较多，此题中白盒测试概念中只需给出根据程序内部构造设计测试用例的关键词即可，黑盒测试概念中只需给出依靠相应文档给出的功能设计测试用例即可。

问题 1 中设计的测试用例时，只是根据设计算法，进行功能方面的测试，不需要了解程序的内部构造，按照黑盒测试方法的概念，确定问题 1 使用了黑盒测试方法。

【问题 3】

为了测试控制率计算算法，就要依据题目说明对采集数值计算控制率的具体处理算法中给定的 5 条设计要求，进行测试用例的设计。此题考查测试用例的设计，不仅包括输入数据的设计，还包括前置条件（比如控制率超差连续计数和累计计数）及预期输出的设计（比如输出控制率和上报故障情况），条件增多，比问题 1 难度增加。

对于序号 1，前置条件中控制率超差连续计数和累计计数都为 0，计算控制率与实际控制率误差不超过 0.01，依据第 1 条设计说明，输出控制率为计算控制率 1.632，不上报故障。

对于序号 2，前置条件中控制率超差连续计数和累计计数都为 0，计算控制率与实际控制率误差超过 0.01，依据第 1 条设计说明，输出控制率为实际控制率 1.454，不上报故障。

对于序号 3，前置条件中控制率超差累计计数为 6，计算控制率与实际控制率误差超过 0.01，并且上报了三级故障，输出控制率为实际控制率 2.369，依据第 2 条设计说明，确定控制率超差连续计数预期值应该为 3，所以前置条件中的控制率超差连续计数只能为 2。

对于序号 4，前置条件中控制率超差连续计数为 1，计算控制率与实际控制率误差超过 0.01，并且上报了二级故障，输出控制率为实际控制率 1.557，依据第 3 条、第 4 条和第 5 条设计说明，确定控制率超差累计计数预期结果应该为大于等于 10 且小于等于 99 的整数，所以前置条件中的控制率超差累计计数为 9 至 98 区间中的任意整数，即任意大于等于 9 且小于等于 98 的整数。

对于序号 5，前置条件中控制率超差连续计数为 2 并且累计计数为 9，计算控制率与实际控制率误差超过 0.01，输出控制率为实际控制率 2.234，依据第 3 条和第 5 条设计说明，确定控制率超差累计计数预期结果应该为 10，所以应该上报二级故障。

对于序号 6，前置条件中控制率超差连续计数为 0 并且累计计数为 99，计算控制率与实际控制率误差超过 0.01，依据第 4 条和第 5 条设计说明，确定控制率超差累计计数预期应为 100，此时应该上报传感器一级故障，并清除二级故障，同时切断输出控制，即输出安全值 0，所以输出控制率为 0，上报一级故障。

参考答案

【问题 1】

（1）1.90v

（2）1.55v

（3）2.70v

（4）–2.90v

（5）0v

（6）0v

【问题 2】

白盒测试也称结构测试、逻辑测试或基于程序的测试，这种测试应了解程序的内部构造，并且根据内部构造设计测试用例。

黑盒测试又称功能测试、数据驱动测试或基于需求规格说明的测试，这种测试不必了解被测对象的内容情况，而依靠需求规格说明中的功能来设计测试用例。

问题 1 中设计的测试用例使用了黑盒测试方法。

【问题 3】

（1）1.454

（2）2

（3）9 到 98 都可以

（4）二级故障

（5）0

（6）一级故障

试题四

阅读下列说明，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

某公司承接了一个数据处理模块的项目，由沈工负责模块的方案设计，沈工的设计方案如图 4-1 所示。该数据处理模块以 PowerPC 处理器为核心，设计了存储器、以太网、温度传感器、调试接口等功能电路。

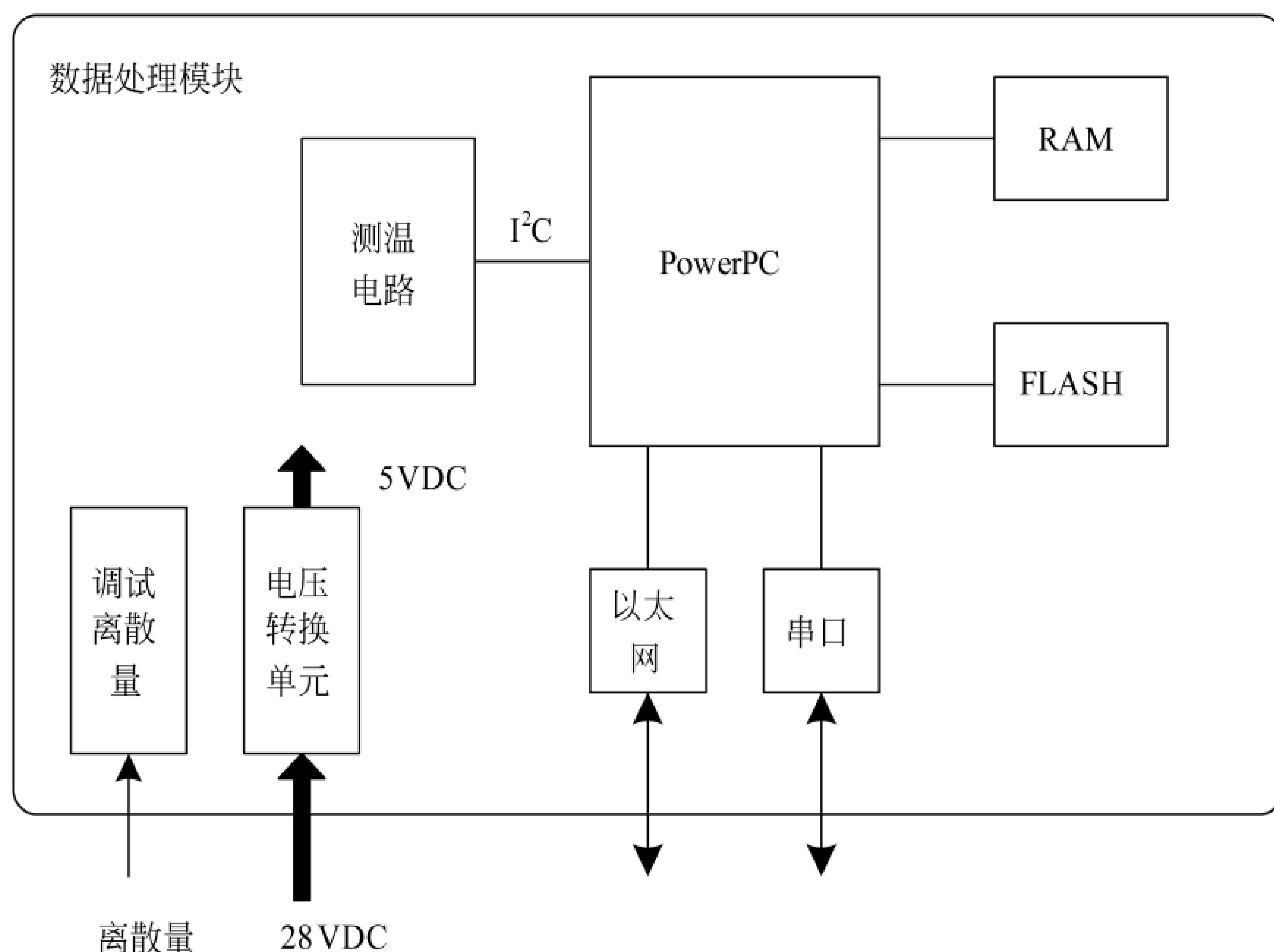


图 4-1 数据处理模块结构图

处理器外接 FLASH 存储器用于存储上电初始化程序和应用程序。处理器通过 I^2C 接口连接测温电路，监控模块的工作温度。以太网、串口、调试离散量等用于软件调试和状态显示。

测温电路选用 ADT7461AR 芯片，用于测试模块温度。ADT7461AR 是一个双通道数字温度计，工作电压 3v 至 5v，具有低/超温报警功能，采用 I^2C 接口实现主机对远程/本地温度数据的采集，采集数据存储在高/低两个数据寄存器中，每个寄存器为 16 位，高寄存器表示整数值，低寄存器表示小数值。

存储模块采用某公司的 FLASH 存储芯片。支持编程、擦除、复位等操作命令。该

FLASH 芯片的常用命令序列如表 4-1 所示。表中的地址和数据皆为十六进制数。

表 4-1　该 FLASH 芯片常用命令序列

命令	序列数	命令序列											
		命令 1		命令 2		命令 3		命令 4		命令 5		命令 6	
		地址	数据	地址	数据	地址	数据	地址	数据	地址	数据	地址	数据
读数据	1	RA	RD										
复位	1	XXX	F0										
写数据	4	555	AA	2AA	55	555	A0	PA	PD				
芯片擦除	6	555	AA	2AA	55	555	80	555	AA	2AA	55	555	10
扇区擦除	6	555	AA	2AA	55	555	80	555	AA	2AA	55	SA	30

注 1：RA 读地址，RD 读数据，PA 写地址，PD 写数据，SA 扇区地址

【问题 1】

ADT7461AR 芯片支持两种测温模式，其中第一种模式为二进制模式，用 0 表示 0 度，测温范围为 0℃～+127℃；第二种模式为偏移二进制模式，用 64 表示 0 度，测温范围为–55℃～+150℃，温度数据转换关系如表 4-2 所示。

表 4-2　ADT7461AR 温度/数据转换关系

温　度	对应转换结果	
	二进制模式	偏移二进制模式
–55℃	0000 0000 0000 0000	0000 1001 0000 0000
–10℃	0000 0000 0000 0000	(1)
0℃	0000 0000 0000 0000	0100 0000 0000 0000
+0.25℃	(2)	0100 0000 0100 0000
+0.5℃	0000 0000 1000 0000	0100 0000 1000 0000
+1℃	0000 0001 0000 0000	(3)
+25℃	0001 1001 0000 0000	0101 1001 0000 0000
+50℃	(4)	0111 0010 0000 0000
+75℃	0100 1011 0000 0000	1000 1011 0000 0000
+127℃	0111 1111 0000 0000	1011 1111 0000 0000
+150℃	0111 1111 0000 0000	1101 0110 0000 0000

请在（1）～（4）处写出对应温度的二进制数。

【问题 2】

沈工用 C 语言实现对 FLASH 的操作，需按照表 4-1 中定义的命令序列顺序执行即可。仔细阅读下列代码，请在（1）～（4）处将对应的 C 语言代码补全。

```
/*定义宏 FLASH_BASE_ADDRESS 为 FLASH 芯片的基地址*/;
```

```
#define FLASH_BASE_ADDRESS  xxxxxxxx（此处代码略）
/*定义向 FLASH 空间写一个命令的宏*/
# define FLASH_WRITE_BYTE（addr,data）xxxxxxxx（此处代码略）

/*Reset Flash*/
void ResetFlash（void）
{
  FLASH_WRITE_BYTE (FLASH_BASE_ADDRESS,0xF0);
  return;
}

/* 对 FLASH 的擦除是按扇区进行的，SectorErase 函数每次可擦除一个扇区。假设某扇区的
偏移地址为 offset_addr，下面 SectorErase 函数体为擦除该扇区的命令序列 */
void SectorErase(int offset_addr)
{
  FLASH_WRITE_BYTE (FLASH_BASE_ADDRESS+0x555, 0xAA);
  FLASH_WRITE_BYTE (FLASH_BASE_ADDRESS+ (1) , 0x55);
  FLASH_WRITE_BYTE (FLASH_BASE_ADDRESS+0x555, (2) );
  FLASH_WRITE_BYTE (FLASH_BASE_ADDRESS+0x555, 0xAA);
  FLASH_WRITE_BYTE (FLASH_BASE_ADDRESS+0x2AA, 0x55);
  FLASH_WRITE_BYTE (FLASH_BASE_ADDRESS+ (3) , (4) );
  return;
}
```

【问题 3】

该嵌入式系统对处理的性能要求较高，沈工在完成软件设计后，需要对每一个函数的执行性能进行测试，检测其是否满足系统设计的要求。沈工通过 PowerPC 处理器内部的高精度时钟寄存器（TimeBase）进行计时，该寄存器由高低两个 32 位的寄存器组成，根据总线频率自动递增，当低 32 位寄存器递增到 0xFFFFFFFF 时，向高 32 位寄存器进位。计数值可以换算成时间值，精确到微秒级。

在功能函数 function1()的执行体前后，进行时间统计，最后计算出该函数的执行时间值，请在（1）～（2）处将对应的 C 语言代码补全。

```
struct timeBase
{
  unsigned int upper;
  unsigned int lower;
};

void function1(void)
```

```
{
   struct timeBase  tb0, tb1, tb2;
   long  value;
   /*获取 TimeBase 寄存器中的计数值*/
   TimeBaseGet(&tb0.upper, &tb0.lower); /
   /*
   函数执行体……
   */
   /*再次获取 TimeBase 寄存器中的计数值*/
   TimeBaseGet(&tb1.upper,&tb1.lower);
   tb2.upper = tb1.upper - tb0.upper;
   /*当低 32 位计数值未反转，则直接进行计算，否则需借用高位进行计算*/
   if(tb1.lower>=tb0.lower)
   {
      tb2.lower= (1) ;
   }
   else
   {
      tb2.upper-=1;
      tb2.lower= (2) ;
   }
   /*根据总线频率，将时钟节拍转换为时间值*/
   value=CountToUs(tb2);
   printf("%s cost time %dus.\n",__function__,value);
}
```

试题四分析

本题考查嵌入式系统中计算机模拟量表示、FLASH 设备驱动、高精度计数器等方面的相关知识及应用。

【问题 1】

计算机模拟量是指变量在一定范围连续变化的量，也就是在一定范围（定义域）内可以取任意值（在值域内）。模拟量输入是指输入为连续变化的物理量。与之相对的是数字量，数字量是分立量，而不是连续变化量，只能取几个分立值，如二进制数字变量只能取两个值。

本题中采用的是 ADT7461AR 芯片，在工作时的电压信号就属于模拟信号，因为在任何情况下被测温度都不可能发生突跳，所以测得的电压信号无论在时间上还是在数量上都是连续的。而且，这个电压信号在连续变化过程中的任何一个取值都是具体的物理意义，即表示一个相应的温度。芯片采集模拟量输入信号，然后用二进制表示出来，由设备驱动程序通过读取芯片的寄存器，获取温度值。温度值的精度取决于芯片寄存器的

位数，精度越高，位数越多，把这个模拟量表示的越细，结果也就越精准。

由题干得知，该芯片的采集数据存储在高/低两个数据寄存器中，高寄存器表示整数值，低寄存器表示小数值。

当芯片工作在第一种模式（即二进制模式时），由于测温范围为0℃至+127℃，则高8位寄存器从0到127，表示0℃～+127℃，而低8位寄存器表示小数值，每一位分别表示2^{-1}℃、2^{-2}℃、2^{-3}℃、2^{-4}℃、2^{-5}℃、2^{-6}℃、2^{-7}℃、2^{-8}℃，表示精度为2^{-8}℃。所以+0.25℃高位为0，低位为0100 0000；+50℃高位为0011 0010，低位为0。

当芯片工作在第二种模式，即偏移二进制模式时，用64表示0度。由于测温范围为−55℃～+150℃，则高8位寄存器从9（64−55）到214（64+150），表示−55℃～+150℃，而低8位寄存器表示小数值，表示含义和精度同第一种模式。所以−10℃高位为0011 0110，低位为0；+1℃高位为0100 0001，低位为0。

【问题 2】

本题中采用的FLASH芯片为NOR FLASH，NOR FLASH是很常见的一种存储芯片，数据掉电不会丢失。NOR FLASH支持Execute On Chip，即程序可以直接在FLASH片内执行（这意味着存储在NOR FLASH上的程序不需要复制到RAM就可以直接运行）。因此，在嵌入式系统中，NOR FLASH很适合作为启动程序的存储介质。NOR FLASH的读取和RAM很类似（只要能够提供数据的地址，数据总线就能够正确的给出数据），但不可以直接进行写操作。对NOR FLASH的写操作需要遵循特定的命令序列，最终由芯片内部的控制单元完成写操作。

FLASH一般都分为很多个SECTOR，每个SECTOR包括一定数量的存储单元，对有些大容量的FLASH，还分为不同的BANK，每个BANK包括一定数目的SECTOR。FLASH的擦除操作一般都是以SECTOR、BANK或是整片FLASH为单位的。

在对FLASH进行写操作的时候，每个位可以通过编程由1变为0，但不可以由0修改为1。为了保证写操作的正确性，在执行写操作前，都要执行擦除操作，擦除操作会把FLASH的一个SECTOR、一个BANK或是整片FLASH的值全修改为0xFF，这样写操作就可以正确完成了。

FLASH芯片一般都支持编程、擦除、复位等操作命令，命令序列可参考芯片厂家提供的用户手册。本项目中根据芯片手册提供的常用命令序列表，可知SECTOR擦除操作共需要6个周期的总线写操作完成，命令序列如下：

1）将0xAA写到FLASH芯片地址0x555；

2）将0x55写到FLASH芯片地址0x2AA；

3）将0x80写到FLASH芯片地址0x555；

4）将0xAA写到FLASH芯片地址0x555；

5）将0x55写到FLASH 芯片地址0x2AA；

6）将0x30写到要擦除的SECTOR对应的地址。

【问题 3】

Power Architecture 的处理器提供了一个名为 Time Base（TB）的计数寄存器，它用来记录系统时间。TB 寄存器会以一种依赖于实现的总线频率周期性地增加，这个频率可能不是恒定的。操作系统（OS）要负责确定更新频率是否发生了变化，以及对内部结构进行必要的调整，从而将计数值换算为绝对时间值。一般 TB 寄存器的计时精度可以达到微妙级。

本项目中用一个包含高低两个 32 位整型数的结构体来存储 TB 寄存器的值。当低 32 位寄存器发生溢出时，处理器会自动向高 32 寄存器加 1。通过插桩的方式测量函数的执行时间时，需要在功能函数 function1()的执行体前后，分别两次获取 TB 寄存器的值，最后计算两次的差值，即为该函数的执行时间值。本题中 tb0 为函数进入时的 TB 值，tb1 为函数退出前的 TB 值，tb2 为 tb1 和 tb0 的差值，即函数的执行时间。

当 tb1 的低 32 位大于等于 tb0 的低 32 位时，tb2 的高位等于 tb1 的高位与 tb0 的高位的差值，tb2 的低位等于 tb1 的低位与 tb0 的低位的差值。

当 tb1 的低 32 位小于 tb0 的低 32 位时，则需借用高位进行计算。tb2 的高位等于 tb1 高位与 tb0 高位的差值再减 1，tb2 的低位等于 0xFFFFFFFF - tb0 的低位 + tb1 的低位再加 1。

参考答案

【问题 1】

（1）0011 0110 0000 0000

（2）0000 0000 0100 0000

（3）0100 0001 0000 0000

（4）0011 0010 0000 0000

【问题 2】

（1）0x2AA

（2）0x80

（3）offset_addr

（4）0x30

【问题 3】

（1）tb1.lower – tb0.lower

（2）0xFFFFFFFF – tb0.lower + tb1.lower + 1

试题五

阅读以下说明和 C 程序代码，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

程序 1 是关于条件编译的一段程序示例；

程序 2 是一段 switch 语句应用示例。C 语言要求 switch 之后圆括弧内的“表达式”

类型必须是整型或字符型。该程序代码中 a 与 x 的对应关系如表 5-1 所示。

表 5-1 a 与 x 对应关系表

a	(int)a	x
0<=a<=2	0	3
	1	
	2	
2<a<4	2	1
	3	1
4<=a<5	4	2
a 为其他值时		输出“a is error”

程序 3 是冒泡排序算法的实现。假设有 N 个数据存放在数组 aa 中，用冒泡排序将这 N 个数从小到大排序。首先，在 aa[0]到 aa[N−1]的范围内，依次比较两个相邻元素的值，若 aa[j]>aa[j+1]，则交换 aa[j]与 aa[j+1]，j 的值取 0, 1, 2, …, N−2；经过这样一趟冒泡，就把这 N 个数中最大的数放到 aa[N−1]中。接下来对 aa[0]到 aa[N−2]中的数再进行一趟冒泡，这样就将该范围内的最大值换到 aa[N−2]中。依次进行下去，最多只要进行 N−1 趟冒泡，就可完成排序。如果在某趟冒泡过程中没有交换相邻的值，则说明排序已完成，可以提前结束处理。

【C 程序代码 1】

```
#include<stdio.h>
#define _DEF_X

main()
{
       int x;
  #ifndef_DEF_X
       x=1;
  #else
       x=2;
  #endif
       printf("x=%d\n", x);
}
```

【C 程序代码 2】

```
float a;
int x;
scanf("%d", &a);
switch((int)a)
```

```
{
    case 0:
    case 1:
    case 2:
      if(a>2)x=1;
      else ___(1)___;
      break;
    case 3:
      ___(2)___;
      break;
    case 4:
      ___(3)___;
      break;
    default:
      prinf("a is error\r\n");
}
```

【C 程序代码 3】

```
#include<stdio.h>
#define  N  8
main()
{
   int I, j, aa[N], temp, swap;
   clrscr();
   for(i=0; i<N; i++)
     scanf("%d",___(4)___);

   for(i=0; i<N; i++)
   {
      swap=0;
      for(j=0; j<___(5)___; j++)
      {
         if(aa[j] > aa[j+1])
         {
            swap=1;
            temp=aa[j];
            aa[j]=aa[j+1];
            aa[j+1]=temp;
         }
      }
```

```
            if( (6) ) break;
        }

        for(i=0; i<N; i++)
        printf("%d  ", aa[i]);
        printf("\n");
    }
```

【问题 1】

（1）什么是 C 语言的条件编译？

（2）请解释#ifndef 的作用。

（3）分析 C 程序代码 1，写出该段执行后的输出结果。

【问题 2】

完成 C 程序代码 2 中的（1）～（3）空，将答案写到答题纸相应的位置。

【问题 3】

完成 C 程序代码 3 中的（4）～（6）空，将答案写到答题纸相应的位置。

试题五分析

本题考查 C 语言编程方面的基础知识。

问题 1 考查条件编译的概念；问题 2 考查考生对 switch 语句的理解；问题 3 考查考生对排序算法程序的理解。

【问题 1】

C 语言中提供控制编译器流程的语句为条件编译语句，在一般情况下，C 源程序中所有的行都参加编译过程，但有时出于对程序代码优化的考虑，希望对其中一部分内容只是在满足一定条件时才进行编译，形成目标代码，这种对一部分内容指定编译的条件称为条件编译。

下面是关于#ifdef 语句的使用规则：

```
#ifdef   宏名
    程序段 1;
#else
    程序段 2;
#endif
```

或者

```
#ifdef   宏名
    程序段;
#endif
```

该语句的作用是，如果#ifdef 后面的“宏名”在此前已用#define 语句定义，则编译“程序段 1”或“程序段”；否则编译“程序段 2”。如果没有#else 部分，则当“宏名”未定义时直接跳过#endif。

下面是关于#ifndef 语句的使用规则：

```
#ifndef  宏名
    程序段 1;
#else
    程序段 2;
#endif
```

或者

```
#ifndef  宏名
    程序段;
#endif
```

#ifndef 语句的功能与#ifdef 语句的功能正好相反，如果#ifndef 后面的“宏名”未定义，则编译“程序段 1”或“程序段”；否则编译“程序段 2”。如果没有#else 部分，则当“宏名”已定义时直接跳过#endif。

在 C 程序代码 1 中，由于在执行条件编译语句时，x 已定义，所以，执行 x=2；语句。最终程序执行结果为：x=2。

【问题 2】

在 C 语言中，选择结构的作用是根据所给的条件是否满足，决定从给定的两个或多个分支中，选择其中的一个分支来执行。C 语言中有两种选择结构语句，if 语句和 switch 语句。使用 if 语句的嵌套结构实现多分支选择功能时，程序的结构显得不够清晰。因此，C 语言专门提供了 switch 语句。

switch 语句的一般形式如下：

```
switch(表达式)
{
   Case 常量表达式 1; 语句 1; break;
   Case 常量表达式 2; 语句 2; break;
   ......
   Case 常量表达式 n; 语句 n; break;
   Default: 语句 n+1;  break;
}
```

在使用 switch 语句时有以下要求：

① switch 语句后面圆括号内的“表达式”的值和 case 后面的“常量表达式”的值，

都必须是整型或字符型的，不允许是实数。

② 在 case 后的各常量表达式的值不能相同，否则会出现错误。

在本题中变量 a 是实数，所以在 switch 语句要进行转换：switch((int)a)。根据题意，a 取整后的值为 0、1、2 时，0≤ a < 3。按照表 5-1，当 a>2 时，x=1；当 a < 2，x=3；所以，第一问为 x=3；

a 取整后的值为 3 时，3 ≤ a < 4。所以，第二问为 x=1；

a 取整后的值为 4 时，4 ≤ a < 5。所以，第三问为 x=2。

【问题 3】

本题为冒泡排序算法的一种程序实现，其算法的实现方法在程序 3 已经讲的很清楚。程序是对规模为 8 的一组数进行用冒泡排序从小到大排序，首先要求输入这 8 个数，存入数组 aa 中，使用“scanf("%d"，&aa[i]);”在冒泡排序算法开始执行后，用 for 循环语句来控制排序趟数和每一趟的结束位置，语句应为“for(j=0; j< N−i−1; j++)” swap 变量为是否还需要数据交换的标志，如果!swap 或 swap==0 为真，则表明已排序成功，不需要再交换数据，这是退出循环。

参考答案

【问题 1】

（1）条件编译：C 语言中提供控制编译器流程的语句。

或 C 源程序中希望对其中一部分内容只是在满足一定条件时才进行编译，形成目标代码，这种对一部分内容指定编译的条件称为条件编译。

（2）#ifndef 的作用：如果#ifndef 后面的“宏名”未定义，则编译其体内的程序段；否则编译#else 部分的程序段，如果没有#else 部分，则当“宏名”已定义时直接跳过#endif。

（3）x = 2

【问题 2】

（1）x = 3

（2）x = 1

（3）x = 2

【问题 3】

（4）&aa[i]

（5）N-i-1

（6）!swap　或 swap==0

第 11 章　2017 下半年嵌入式系统设计师上午试题分析与解答

试题（1）

在程序的执行过程中，Cache 与主存的地址映射是由__（1）__完成的。

（1）A．操作系统　　B．程序员调度

C．硬件自动　　D．用户软件

试题（1）分析

本题考查计算机系统基础知识。

由于快速存储器非常昂贵，所以将存储器按照层次方式组织，越接近处理器，容量越小、速度越快、每字节的成本也越高。

Cache 是高速缓存，位于处理器与主存之间，一般又分为多级。处理器给出需要访问的内存地址后，首先访问 Cache，若不命中，再访问主存。Cache 与主存之间的地址映射由硬件自动完成，以保证高的处理速度。

参考答案

（1）C

试题（2）

某四级指令流水线分别完成取指、取数、运算、保存结果四步操作。若完成上述操作的时间依次为 8ns、9ns、4ns、8ns，则该流水线的操作周期应至少为__（2）__ns。

（2）A．4　　B．8　　C．9　　D．33

试题（2）分析

本题考查计算机系统基础知识。

指令流水线的操作周期应为“瓶颈”段所需时间，因此至少为 9ns。

参考答案

（2）C

试题（3）、（4）

在面向对象方法中，将逻辑上相关的数据以及行为绑定在一起，使信息对使用者隐蔽称为__（3）__。当类中的属性或方法被设计为 private 时，__（4）__可以对其进行访问。

（3）A．抽象　　B．继承　　C．封装　　D．多态

（4）A．应用程序中所有方法　　B．只有此类中定义的方法

C．只有此类中定义的 public 方法　　D．同一个包中的类中定义的方法

试题（3）、（4）分析

本题考查面向对象的基本知识。

在面向对象方法中，对象是基本的运行时实体，它既包括数据（属性），也包括作用于数据的操作（行为），即一个对象把属性和行为封装为一个整体。这一封装使得对象的使用者和生产者分离，对象的使用者需要使用对象中的属性和方法时，需要通过对象来进行。封装是面向对象的特征之一。对象中的属性和方法的可访问性由访问权限修饰关键字来指定，C++和 Java 均支持 private、protected 和 public 关键字，分别说明类中属性或行为是私有的、保护的还是公有的。其中 private 表示对内可见，只有类内部所定义的方法才可以访问；protected 对外不可见，对继承子类可见，在使用继承时具有继承关系的子类可以访问；public 对外对内均可见，所有类使用者均可以访问。在 Java 中，缺省的访问权限指定默认访问权限是不采用任何访问权限修饰关键字，指定在同一个 package 中或子类中访问的成员。

参考答案

（3）C （4）B

试题（5）、（6）

求解两个长度为 n 的序列 X 和 Y 的一个最长公共子序列（如序列 ABCBDAB 和 BDCABA 的一个最长公共子序列为 BCBA）可以采用多种计算方法。如可以采用蛮力法，对 X 的每一个子序列，判断其是否也是 Y 的子序列，最后求出最长的即可，该方法的时间复杂度为__（5）__。经分析发现该问题具有最优子结构，可以定义序列长度分别为 i 和 j 的两个序列 X 和 Y 的最长公共子序列的长度为 $c[i,j]$，如下式所示。

$$c[i,j]=\begin{cases}0 & 若 i=0 或 j=0\\ c[i-1,j-1]+1 & 若 i,j>0 且 x_i=y_j\\ \max(c[i-1,j],c[i,j-1]) & 其他\end{cases}$$

采用自底向上的方法实现该算法，则时间复杂度为__（6）__。

（5）A．$O(n^2)$ B．$O(n^2\lg n)$ C．$O(n^3)$ D．$O(n2^n)$

（6）A．$O(n^2)$ B．$O(n^2\lg n)$ C．$O(n^3)$ D．$O(n2^n)$

试题（5）、（6）分析

本题考查算法设计与分析的基本知识。要求考生熟悉典型的算法设计技术及其典型的问题的求解。

应用蛮力法求解最长公共子序列时，其思路在题干已经给出。对 X 的每一个子序列，判断其是否也是 Y 的子序列，那么长度为 n 的序列 X 的子序列数是 2^n，而判断一个子序列是否也是 Y 的子序列的时间是 n，因此时间复杂度为 $O(n2^n)$。

而采用动态规划自底向上的方法求解时，题干也给出了最优子结构和递归式的定义，因此很容易看出算法的时间复杂度实际上就是 i 和 j 的两重循环，时间复杂度为 $O(n^2)$。

参考答案

（5）D （6）A

试题（7）、（8）

与 HTTP 相比，HTTPS 协议对传输的内容进行加密，更加安全。HTTPS 基于＿（7）＿安全协议，其默认端口是＿（8）＿。

（7）A．RSA B．DES C．SSL D．SSH

（8）A．1023 B．443 C．80 D．8080

试题（7）、（8）分析

本题考查的是 HTTPS 的基本知识。

HTTPS 协议是经过使用 SSL 技术将索要传输的数据进行加密之后传输的安全的超文本传输协议，使用 TCP 协议 443 号端口。HTTP 协议使用明文来传输超文本数据，安全性较差。

参考答案

（7）C （8）B

试题（9）

下列攻击行为中，属于典型被动攻击的是＿（9）＿。

（9）A．拒绝服务攻击 B．会话拦截

C．系统干涉 D．修改数据命令

试题（9）分析

本题考查网络攻击的基本知识。

网络攻击分为主动攻击和被动攻击两种。主动攻击包含攻击者访问他所需信息的故意行为。比如通过远程登录到特定机器的邮件端口以找出企业的邮件服务器的信息；伪造无效 IP 地址去连接服务器，使接收到错误 IP 地址的系统浪费时间去连接哪个非法地址。攻击者是在主动地做一些不利于你或你的公司系统的事情。主动攻击包括拒绝服务攻击（DoS）、分布式拒绝服务（DDos）、信息篡改、资源使用、欺骗、伪装、重放等攻击方法。

主要是收集信息而不是进行访问，数据的合法用户对这种活动一点也不会觉察到。被动攻击包括嗅探、信息收集等攻击方法。

参考答案

（9）B

试题（10）

＿（10）＿不属于入侵检测技术。

（10）A．专家系统 B．模型检测 C．简单匹配 D．漏洞扫描

试题（10）分析

本题考查入侵检测技术。

入侵检测技术包括专家系统、模型检测、简单匹配；漏洞扫描不是入侵检测的内容。

参考答案

（10）D

试题（11）

以下关于防火墙功能特性的叙述中，不正确的是 （11） 。

（11）A．控制进出网络的数据包和数据流向
B．提供流量信息的日志和审计
C．隐藏内部 IP 以及网络结构细节
D．提供漏洞扫描功能

试题（11）分析

本题考查防火墙的基础知识。

防火墙最重要的特性就是利用设置的条件，监测通过的包的特征来决定放行或者阻止数据，同时防火墙一般架设在提供某些服务的服务器前，具备网关的能力，用户对服务器或内部网络的访问请求与反馈都需要经过防火墙的转发，相对外部用户而言防火墙隐藏了内部网络结构。防火墙作为一种网络安全设备，安装有网络操作系统，可以对流经防火墙的流量信息进行详细的日志和审计。

参考答案

（11）D

试题（12）

某软件公司项目组的程序员在程序编写完成后均按公司规定撰写文档，并上交公司存档。此情形下，该软件文档著作权应由 （12） 享有。

（12）A．程序员　　B．公司与项目组共同
C．公司　　D．项目组全体人员

试题（12）分析

本题考查知识产权知识。

程序员在所属公司完成文档撰写工作是职务行为，该软件文档著作权应由其所在公司享有。

参考答案

（12）C

试题（13）

我国商标法规定了申请注册的商标不得使用的文字和图形，其中包括县级以上行政区的地名（文字）。以下商标注册申请，经审查，能获准注册的商标是 （13） 。

（13）A．青岛（市）　B．黄山（市）　C．海口（市）　D．长沙（市）

试题（13）分析

本题考查知识产权知识。

青岛、海口和长沙都属于县级以上行政区的地名，而黄山不是。

参考答案

（13）B

试题（14）

李某购买了一张有注册商标的应用软件光盘，则李某享有＿（14）＿。

（14）A．注册商标专用权　　B．该光盘的所有权

C．该软件的著作权　　D．该软件的所有权

试题（14）分析

本题考查知识产权知识。

李某购买了一张有注册商标的应用软件光盘，他享有该光盘的所有权。

参考答案

（14）B

试题（15）、（16）

某医院预约系统的部分需求为：患者可以查看医院发布的专家特长介绍及其就诊时间；系统记录患者信息，患者预约特定时间就诊。用 DFD 对其进行功能建模时，患者是＿（15）＿；用 ERD 对其进行数据建模时，患者是＿（16）＿。

（15）A．外部实体　　B．加工　　C．数据流　　D．数据存储

（16）A．实体　　B．属性　　C．联系　　D．弱实体

试题（15）、（16）分析

本题考查结构化分析方法的基础知识。

数据流图是结构化分析的一个重要模型，描述数据在系统中如何被传送或变换，以及描述如何对数据流进行变换的功能，用于功能建模。

数据流图中有四个要素：①外部实体，也称为数据源或数据汇点，表示要处理的数据的输入来源或处理结果要送往何处，不属于目标系统的一部分，通常为组织、部门、人、相关的软件系统或者硬件设备；②数据流表示数据沿箭头方向的流动；③加工是对数据对象的处理或变换；④数据存储在数据流中起到保存数据的作用，可以是数据库文件或者任何形式的数据组织。根据上述定义和题干说明，患者是外部实体。

实体联系图也是一个常用的数据模型，用于描述数据对象及数据对象之间的关系。实体联系图有三个要素：①实体是目标系统所需要的复合信息的表示，也称为数据对象；②属性定义数据对象的特征；③联系是不同数据对象之间的关系。在该系统中患者是一个数据对象，即实体，具有多种属性。

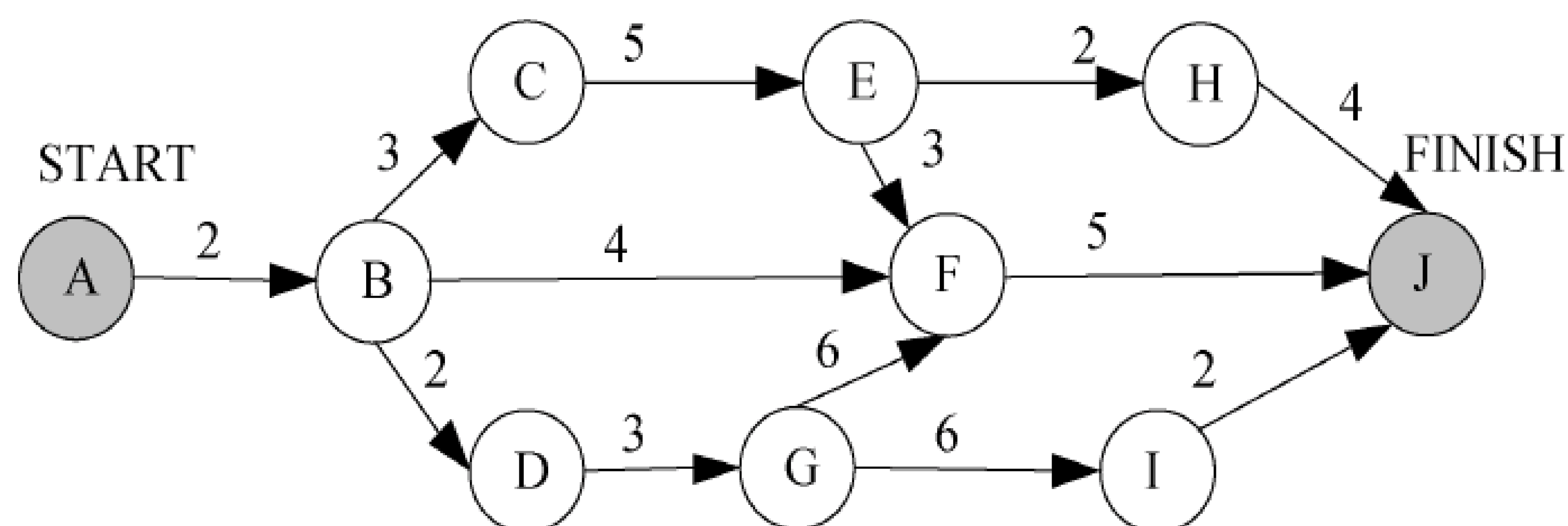
参考答案

（15）A　（16）A

试题（17）、（18）

某软件项目的活动图如下图所示，其中顶点表示项目里程碑，连接顶点的边表示包

含的活动，边上的数字表示活动的持续时间（天）。完成该项目的最少时间为__（17）__天。由于某种原因，现在需要同一个开发人员完成 BC 和 BD，则完成该项目的最少时间为__（18）__天。



（17）A．11　　B．18　　C．20　　D．21

（18）A．11　　B．18　　C．20　　D．21

试题（17）、（18）分析

本题考查软件项目管理的基础知识。

活动图是描述一个项目中各个工作任务相互依赖关系的一种模型，项目的很多重要特性可以通过分析活动图得到，如估算项目完成时间，计算关键路径和关键活动等。

根据上图计算出关键路径为 A-B-C-E-F-J 和 A-B-D-G-F-J，其长度为 18。

活动 BC 和 BD 由一个工作人员完成，而这两个活动都在关键路径上，松弛时间为 0。若先完成活动 BC，则活动 BD 要晚 3 天才能开始，完成该项目的最少时间是 18+3=21 天；若先完成活动 BD，则活动 BC 要晚 2 天才能开始，完成该项目的最少时间为 18+2=20 天。因此选择先完成活动 BD，再完成活动 BC，此时完成项目的最少时间为 20 天。

参考答案

（17）B　（18）C

试题（19）

某企业财务系统的需求中，属于功能需求的是__（19）__。

（19）A．每个月特定的时间发放员工工资

B．系统的响应时间不超过 3 秒

C．系统的计算精度符合财务规则的要求

D．系统可以允许 100 个用户同时查询自己的工资

试题（19）分析

本题考查软件开发中需求的基本概念。

软件需求包括功能需求和非功能需求。功能需求是根据要求的活动来描述需要的行为。选项 A 要求系统在每个月特定的时间发放员工工资是一个功能需求，选项 B 是系统的性能需求，选项 C 是精度要求，而选项 D 是性能需求。

参考答案

（19）A

试题（20）

更适合用来开发操作系统的编程语言是__(20)__。

（20）A．C/C++　B．Java　C．Python　D．JavaScript

试题（20）分析

本题考查程序语言知识。

C/C++是编译型程序设计语言，常用于进行系统级软件的开发。

Java、Python 和 JavaScript 都是解释型本程序设计语言，其中 Python 和 JavaScript 是脚本语言。

参考答案

（20）A

试题（21）

以下关于程序设计语言的叙述中，不正确的是__(21)__。

（21）A．脚本语言中不使用变量和函数

B．标记语言常用于描述格式化和链接

C．脚本语言采用解释方式实现

D．编译型语言的执行效率更高

试题（21）分析

本题考查程序语言知识。

用脚本语言编程时也会使用变量以及定义和调用函数。

参考答案

（21）A

试题（22）

将高级语言源程序通过编译或解释方式进行翻译时，可以先生成与源程序等价的某种中间代码。以下关于中间代码的叙述中，正确的是__(22)__。

（22）A．中间代码常采用符号表来表示

B．后缀式和三地址码是常用的中间代码

C．对中间代码进行优化要依据运行程序的机器特性

D．中间代码不能跨平台

试题（22）分析

本题考查程序语言知识。

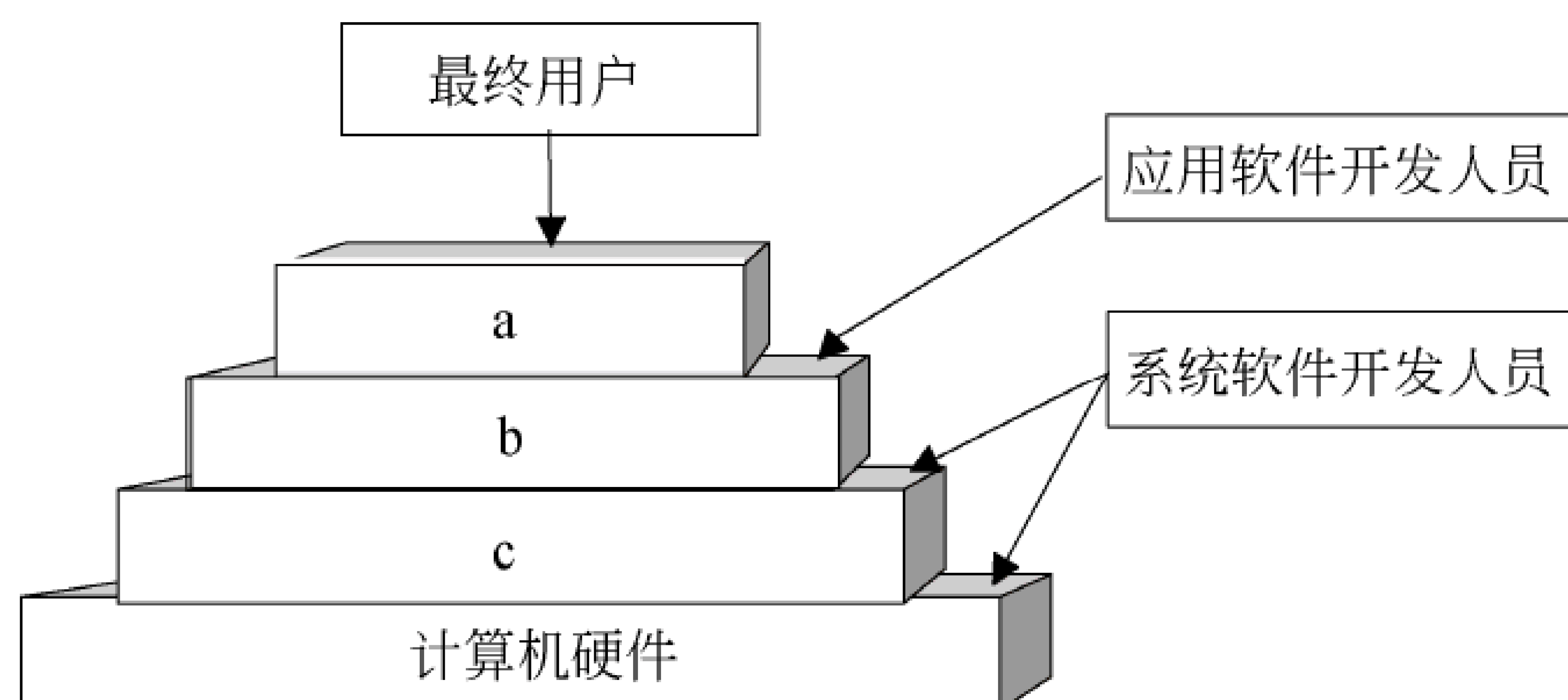
在对源程序进行编译的过程中，常生成与源程序等价的中间代码，以利于进行优化，常见的中间代码有后缀式、三地址码和树等。

参考答案

（22）B

试题（23）

计算机系统的层次结构如下图所示，基于硬件之上的软件可分为 a、b 和 c 三个层次。图中 a、b 和 c 分别表示___（23）___。



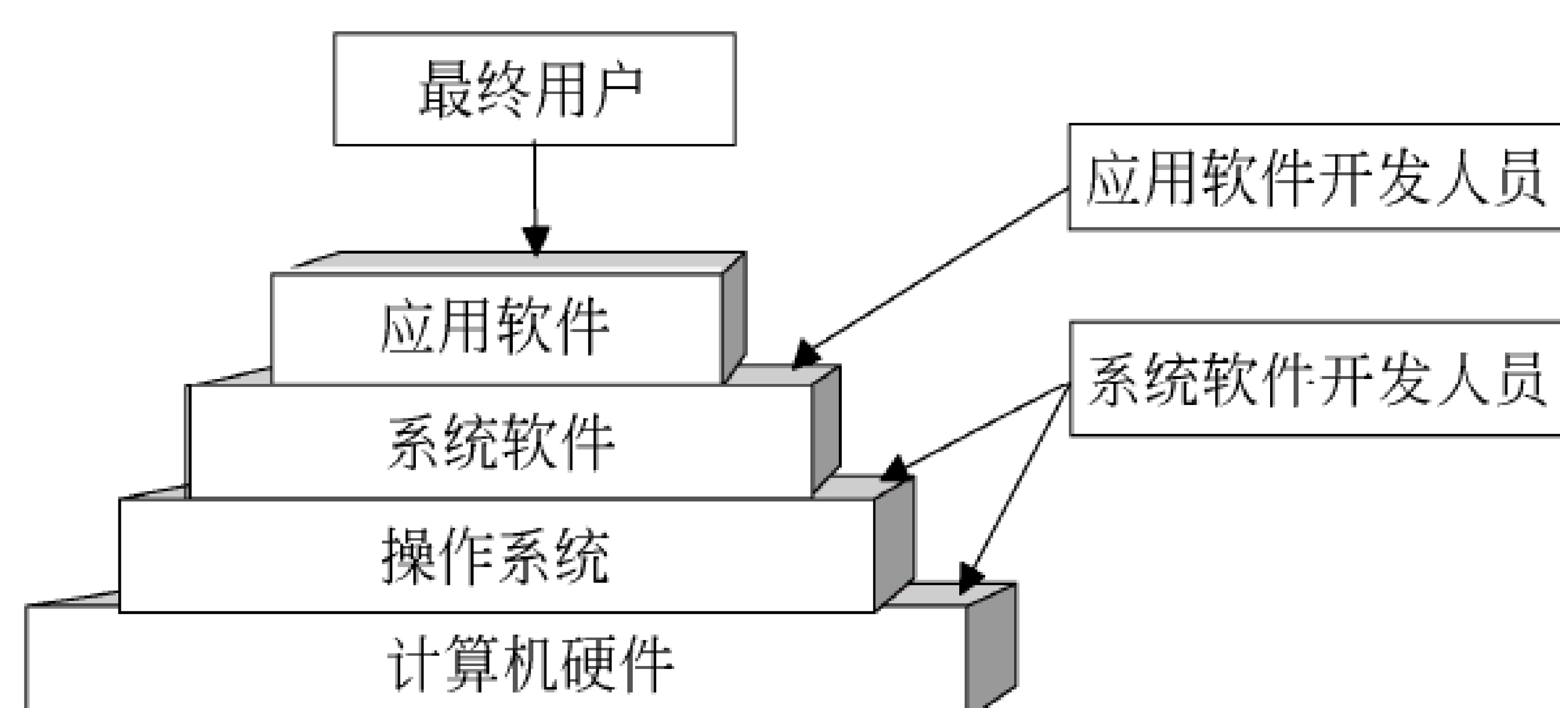
（23）A．操作系统、系统软件和应用软件
B．操作系统、应用软件和系统软件
C．应用软件、系统软件和操作系统
D．应用软件、操作系统和系统软件

试题（23）分析

本题考查操作系统基本概念。

计算机系统由硬件和软件两部分组成。通常把未配置软件的计算机称为裸机。直接使用裸机不仅不方便，而且将严重降低工作效率和机器的利用率。操作系统（Operating System）目的是为了填补人与机器之间的鸿沟，即建立用户与计算机之间的接口，而为裸机配置的一种系统软件。

操作系统在计算机系统中的地位如下图所示。



从图中可见，操作系统是裸机上的第一层软件，是对硬件系统功能的首次扩充。它在计算机系统中占据重要而特殊的地位，所有其他软件，如编辑程序、汇编程序、编译程序、数据库管理系统等系统软件，以及大量的应用软件都是建立在操作系统基础上的，并得到它的支持和取得它的服务。从用户角度看，当计算机配置了操作系统后，用户不再直接使用计算机系统硬件，而是利用操作系统所提供的命令和服务去操纵计算机，操作系统已成为现代计算机系统中必不可少的最重要的系统软件，因此把操作系统看作是用户与计算机之间的接口。

参考答案

（23）C

试题（24）

以下关于嵌入式微处理器中断的叙述中，错误的是__（24）__。

（24）A．大多数系统可以使用轮询方式让多个设备共享一个中断

B．高优先级中断可以抢占低优先级中断，最高优先级中断不可被抢占

C．多个中断源同时请求中断时，系统只能响应一个中断，其他中断会被丢弃

D．当中断发生时，系统将自动备份当前程序状态寄存器

试题（24）分析

本题考查嵌入式微处理器中断方面的基础知识。

大多数系统不止一个 I/O 设备，因此一个实用的中断系统需要多个中断请求线路，大多数系统可以使用轮询方式让多个设备共享一个中断。中断优先级使得 CPU 容易进行中断区分，中断向量能让中断设备指定中断程序。优先级机制使得高优先级中断时候，不发生低优先级中断，该决策过程称之为屏蔽。最高优先级中断一般称为不可屏蔽中断 NMI，不能被关掉，比如电源故障中断。在中断发生时，正在执行的程序会停下来，通常都会执行以下中断步骤：

① 保存现场：备份 PC 指针和当前程序状态寄存器；

② 模式切换：根据发生的中断类型，进入 IRQ 或 FIQ 模式；

③ 获取中断服务子程序的地址，PC 指针跳转到中断服务子程序，进行中断处理；

④ 当有多个中断请求时，通常会给这些中断定义不同的优先级，并为每个中断设置一个中断标志位，通过判断中断优先级以及访问中断标志位的状态来识别哪一个中断发生了，进而调用相应的函数进行中断处理，不会导致中断被丢弃；

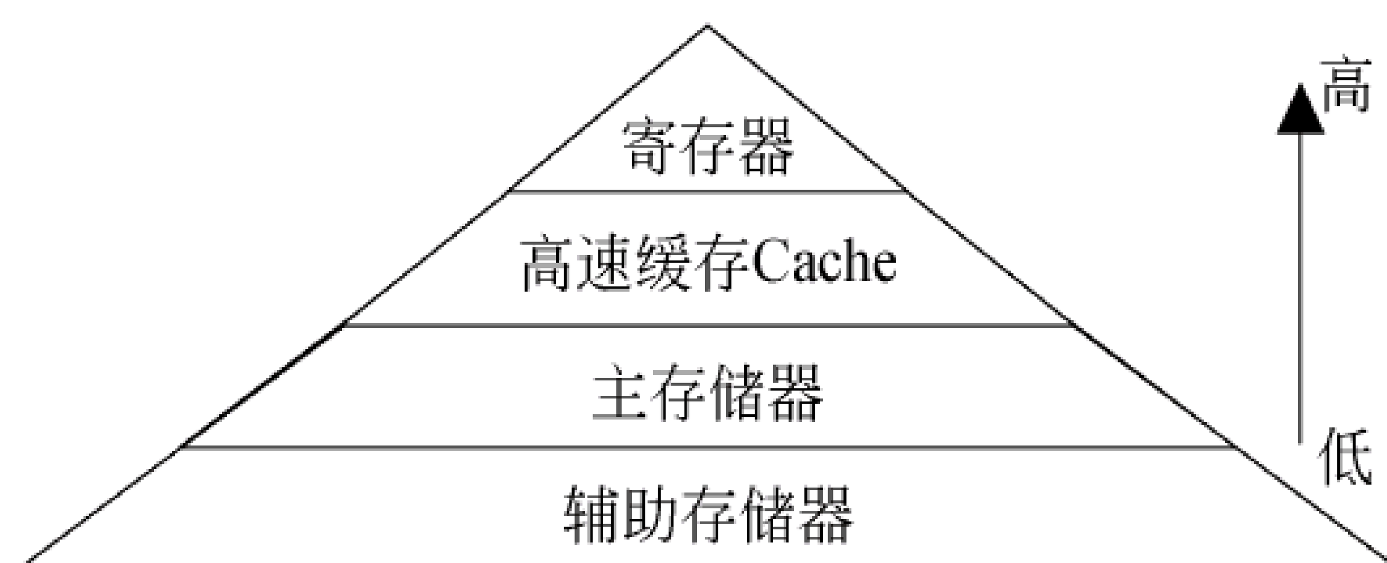
⑤ 中断返回，恢复现场。

参考答案

（24）C

试题（25）

典型的嵌入式系统存储器层次结构示意图如下所示，存储层次由低到高依次是辅助存储器、主存储器、高速缓存 Cache、寄存器，以下叙述中错误的是__（25）__。



（25）A．层次越高读写速度越快

B．层次越高存储容量越大

C．高层存储器可以被看作低层存储器的缓存

D．各级存储层次之间存储容量和读写速度呈反比

试题（25）分析

本题考查嵌入式系统存储器结构方面的基础知识。

典型的嵌入式系统存储器层次结构如题中图所示。在这种存储器分层结构中，上一层的存储器作为下一层存储器的高速缓存。CPU 寄存器就是 Cache 的高速缓存，Cache 又是主存储器的高速缓存。在这种存储器分层结构中，层次越高，存储器容量越小，读写速度越快，存储设备也越昂贵；层次越低，存储容量越大，读写速度越慢，存储设备也越便宜。

参考答案

（25）B

试题（26）

以下四个选项中，不属于 NOR Flash 的存储特性的是<u>（26）</u>。

（26）A．在进行擦除前需先将目标块内所有位都写为 0

B．应用程序不能直接在 NOR Flash 内运行

C．写操作只能将数据位从 1 写成 0，不能从 0 写成 1

D．存储容量一般较小，多用于存储代码

试题（26）分析

本题考查 NOR Flash 方面的基础知识。

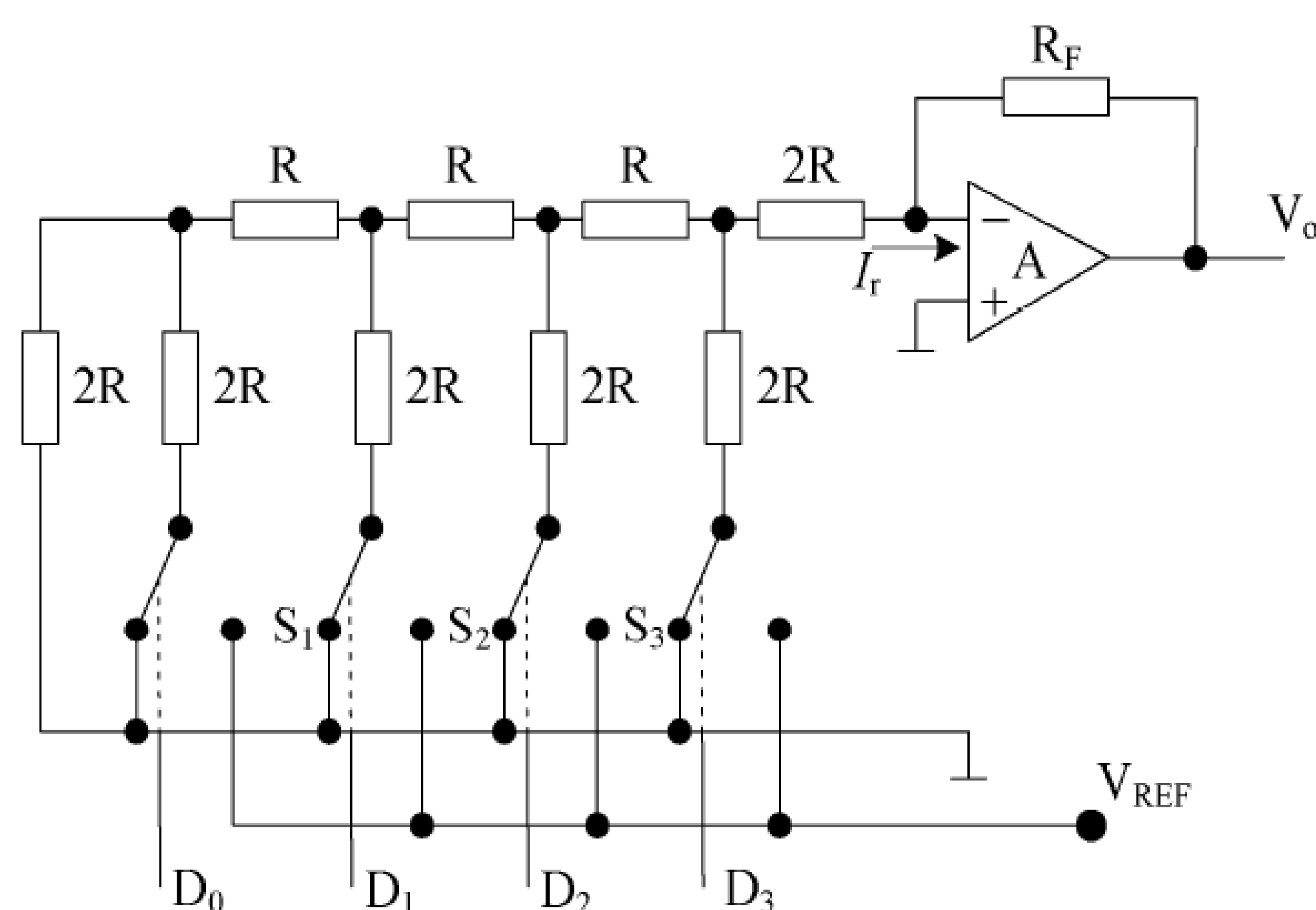
由于 Flash Memory 的写操作只能将数据位从 1 写成 0，而不能从 0 写成 1，所以在对存储器进行写入之前必须先执行擦除操作，NOR Flash 还要求在进行擦除前先要将目标块内所有位都写为 0。NOR Flash 容量通常在 1～8MB，主要应用在代码存储介质中。应用程序可以直接在 NOR Flash 内运行，不需要再把代码读到系统 RAM 中运行。在 NOR Flash 上运行代码不需要任何的软件支持。

参考答案

（26）B

试题（27）

一个 4 位 T 型电阻网络 D/A 转换电路如下图所示，若取 $R_F=3R$，则运放的输出电压 V_o 为：$V_o=V_{REF}/2^4(D_3\times2^3+D_2\times2^2+D_1\times2^1+D_0\times2^0)$。假设 V_{REF} 电压为 12V，为了得到 9V 的输出电压，D_3～D_0 的二进制值应为<u>（27）</u>。



（27）A．0111　　　B．1001　　　C．1100　　　D．1111

试题（27）分析

本题考查 T 型电阻网络 D/A 转换电路方面的基础知识。

一个 4 位 T 型电阻网络 D/A 转换电路如题中图所示。电路由 R-2R 电阻解码网络、模拟电子开关及求和放大电路构成。因为 R 和 2R 组成 T 型，故称为 T 型电阻网络 DAC。根据等效电源定理，每经过一个电阻并联支路，等效电源电压减少一半，而等效电阻不变，且均为 R。当传递到最左边时，运放的输入端等效内阻仍为 R，而等效电压经过 N 级则减为 $V_{REF}/2^N$。当传递到运放的输入端时，其运放的等效内阻也是 R，而等效电压则为 $V_{REF}/2^{N-1}$。根据叠加原理，运放总的等效电压是各支路等效电压之和，即

$$V_e=\frac{V_{REF}}{2}(D_3\times 2^3+D_2\times 2^2+D_1\times 2^1+D_0\times 2^0)$$

若取 R_F=3R，运放的输入端电流为

$$I_r=\frac{V_{REF}}{3R\times 2^4}\quad V_{REF}/2(D_3\times 2^3+D_2\times 2^2+D_1\times 2^1+D_0\times 2^0)$$

运放的输出电压 V_o 为

$$V_o=\frac{V_{REF}}{2^4}(D_3\times 2^3+D_2\times 2^2+D_1\times 2^1+D_0\times 2^0)$$

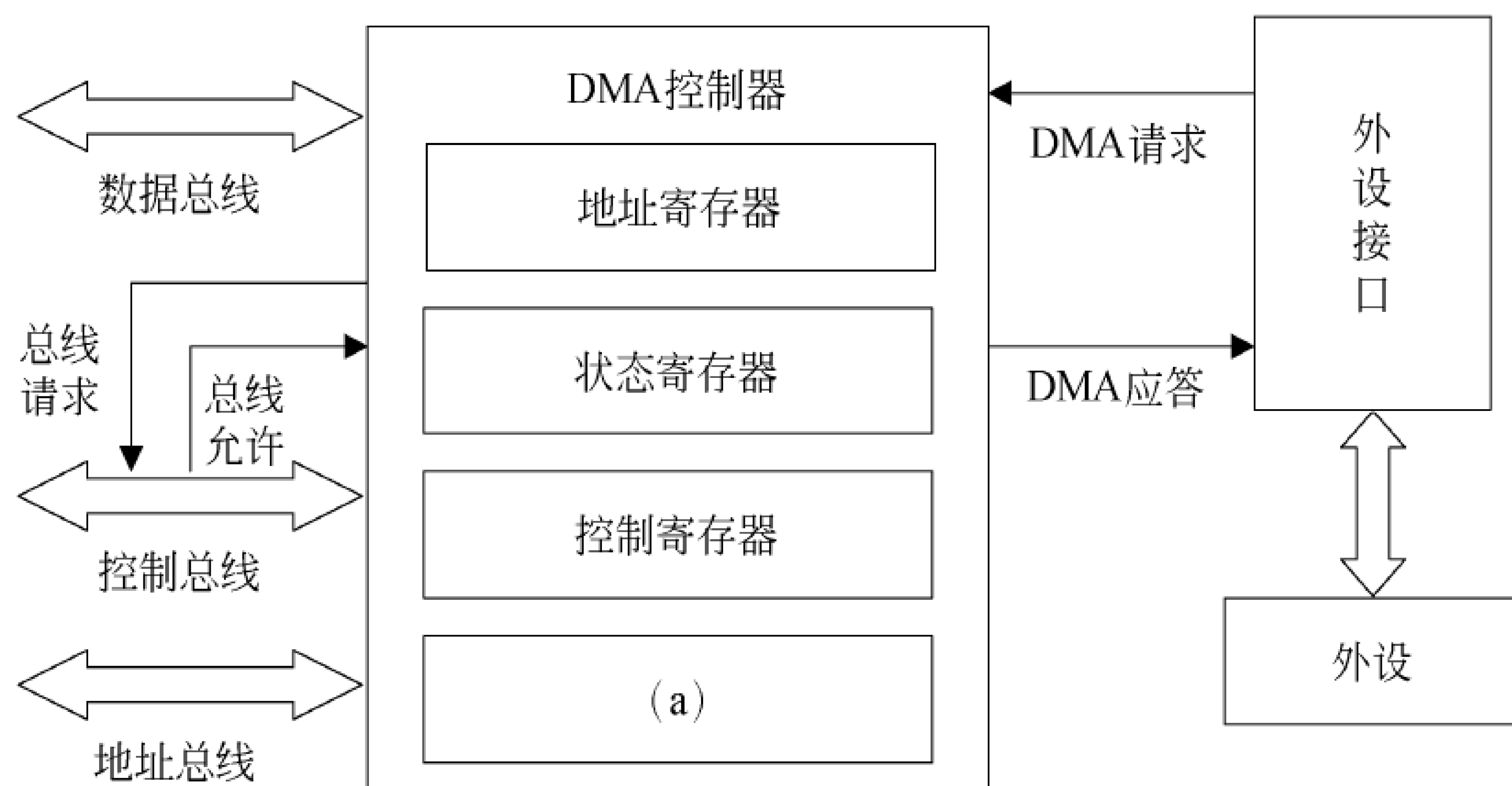
根据题干，V_o=9V，V_{REF}=12V，则 D_3~D_0 的二进制值应为 1100

参考答案

（27）C

试题（28）

下图为典型直接存储器访问（DMA）控制器的结构示意图，图中（a）应为<u>（28）</u>。



（28）A．总线仲裁器　　　　　　　　B．字节计数器
　　　C．参数寄存器　　　　　　　　D．中断寄存器

试题（28）分析

本题考查直接存储器访问（DMA）控制器方面的基础知识。

DMA 控制器可以像 CPU 那样获得总线的控制权，完成外设与存储器之间的数据高速交换。DMA 控制器不但要与外设连接，以接受外设发出的 DMA 操作请求和在 DMA 期间对外设进行控制，还要与 CPU 连接，以请求总线的控制权；同时，它还需要与三大总线连接，以便进行总线的控制。DMA 控制器里面包含地址寄存器、状态寄存器、控制寄存器、字节计数器。地址寄存器包括源地址和目的地址寄存器；状态寄存器用于寄存 DMA 传送前后的状态；控制寄存器用于选择 DMA 控制器的操作类型、工作方式、传送方向和有关参数；字节计数器用于控制传送数据块的长度。

参考答案

（28）B

试题（29）

以下四种串行总线中，一组总线上不能挂接多个器件的是＿（29）＿。

（29）A．RS232　　　B．RS485　　　C．I^2C　　　D．SPI

试题（29）分析

本题考查常用串行总线方面的基础知识。

RS232 是现在主流的串行通信接口之一。计算机利用 RS232 接口进行串口通信，有简单连接和完全连接两种连接方式。RS232 只支持点对点的连接。

RS422 标准是 RS232 的改进型，允许在相同传输线上连接多个接收节点，支持一点对多点的双向通信。RS485 在 RS422 的基础上，增加了多点、双向通信能力。RS485 可以采用二线与四线方式，常用的二线制可实现真正的多点双向通信。RS485 可以连接多个设备。

I^2C BUS（Inter Integrated Circuit BUS，内部集成电路总线）是由 Philips 公司推出的

二线制串行扩展总线，用于连接微控制器及其外围设备。I^2C 总线是具备总线仲裁和高低速设备同步等功能的高性能多主机总线，直接用导线连接设备，通信时无需片选信号。

SPI（Serial Peripheral Interface，串行外围设备接口）是由 Motorola 公司开发的一个低成本、易使用的接口，主要用在微控制器和外围设备芯片之间进行连接。SPI 是一个 4 线接口，主要使用 4 个信号：主机输出/从机输入（MOSI）、主机输入/从机输出（MISO）、串行 SCLK 或 SCK、外设芯片片选（/CS）。当 SPI 总线上挂接多个器件时，需要使用片选信号来选择当前通信的器件。

参考答案

（29）A

试题（30）

以下关于嵌入式系统时钟管理的叙述中，错误的是__（30）__。

（30）A．系统的主时钟可以由外部时钟源提供，也可由外部晶体振荡器提供

B．时钟控制逻辑可以在不需要锁相环的情况下产生慢速时钟

C．利用锁相环可以对输入时钟进行倍频输出，但无法改变输出时钟的相位

D．可以通过软件来控制时钟与每个外围模块的连接还是断开

试题（30）分析

本题考查嵌入式系统时钟管理方面的基础知识。

嵌入式系统主时钟可以由外部时钟源提供，也可以由外部振荡器提供。时钟控制逻辑可以在不需要锁相环（Phase Locked Loops，PLL）的情况下产生慢速时钟，并且可以通过软件来控制时钟与每个外围模块是连接还是断开，从而降低功耗。系统时钟源直接采用外部晶振时，内部 PLL 电路可以调整系统时钟，使系统运行速度更快。由于片内的 PLL 电路可以兼具频率放大和信号提纯的功能，因此，系统可以以较低的外部时钟信号获得较高的工作频率，从而降低因高速开关时钟所造成的高频噪声。锁相环在工作的过程中，当输出信号的频率与输入信号的频率相等时，输出电压与输入电压保持固定的相位差值，即输出电压与输入电压的相位被锁住。

参考答案

（30）C

试题（31）

以下关于嵌入式实时操作系统（RTOS）的叙述中，错误的是__（31）__。

（31）A．实时性和公平性是 RTOS 调度器最重要的两个指标

B．RTOS 调度器多采用基于优先级的可抢占调度算法

C．单调速率调度算法的基本思想是任务的周期越短，优先级越高

D．最早期限优先算法会根据任务的截止时间来确定其优先级

试题（31）分析

本题考查嵌入式实时操作系统方面的基础知识。

嵌入式实时操作系统（RTOS）是指能够在指定或者确定的时间内完成系统功能和对外部或内部、同步或异步时间做出响应的系统，系统能够处理和存储控制系统所需要的大量数据。RTOS 的正确性不仅依赖于系统计算的逻辑结果，还依赖于产生这个结果的时间。RTOS 中调度的目的则是要尽可能地保证每个任务满足它们的时间约束，及时对外部请求做出响应。RTOS 调度器多采用基于优先级的可抢占调度算法。单调速率调度算法的基本思想是任务的优先级按任务周期 T 来分配。它根据任务的执行周期的长短来决定调度优先级，那些具有小的执行周期的任务具有较高的优先级，周期长的任务优先级低。最早期限优先算法是根据任务的截止时间来确定任务的优先级，截止时间愈早，其优先级愈高。

参考答案

（31）A

试题（32）

在进行嵌入式系统硬件电路设计时，可采用__（32）__增强电路的抗干扰能力。

（32）A．布线时走 90 度折线　　　　B．使用 IC 插座

　　　C．布线时减少回路环的面积　　D．闲置未用的 I/O 口尽量悬空

试题（32）分析

本题考查嵌入式系统硬件电路设计方面的基础知识。

在进行嵌入式系统硬件电路设计时，提高敏感器件的抗干扰能力是指从敏感器件这边考虑尽量减少对干扰噪声的拾取以及从不正常状态尽快恢复。提高抗干扰能力的常用措施有：布线时尽量减少回路环的面积，以降低感应噪声；减少回路环面积布线时，电源线和地线要尽量粗；布线时避免 90 度折线，减少高频噪声发射；对于闲置未用的管脚不要悬空，在不改变系统逻辑的情况下接地或接电源；在速度能满足要求的前提下，尽量降低晶振频率和选用低速数字电路；器件尽量直接焊在电路板上，少用 IC 插座。

参考答案

（32）C

试题（33）

嵌入式系统硬件 PCB 图设计及布线过程中应遵循的原则不包括__（33）__。

（33）A．先复杂后简单　　B．核心器件优先

　　　C．高速信号优先　　D．先局部后整体

试题（33）分析

本题考查嵌入式系统硬件 PCB 图设计及布线方面的基础知识。

PCB 图设计及布线的步骤为：

① 确定 PCB 机构尺寸

② 从原理图设计软件生成网络表并导入 PCB 设计软件

③ 器件布局：采用先核心器件，后外围器件的原则进行

④ 布线：对于核心器件和高速信号要优先进行布线

⑤ 后处理：主要包括修改不合理的走线或者多余的走线；电源层平面分割；铺铜；排列文字；添加各种表示符号等

因此，应遵循先复杂后简单的原则，优先布局核心复杂器件，然后布局外围简单器件；布线时核心器件和高速信号优先。

参考答案

（33）D

试题（34）

嵌入式系统中常用 BIT（内置自检测）来检测硬件的状态。BIT 通常可分为上电 BIT、周期 BIT、启动 BIT、维护 BIT 等，其中不能影响应用软件正常运行的是__（34）__。

（34）A．上电 BIT　　B．周期 BIT　　C．启动 BIT　　D．维护 BIT

试题（34）分析

本题考查嵌入式系统中 BIT 检测的基础知识。

BIT 根据运行的时机和目的不同，分为多种类型，如上电 BIT、周期 BIT、启动 BIT、维护 BIT 等。

上电 BIT 在系统加电引导过程中完成，确保了待测设备单元在使用前都被测试。

周期 BIT 负责检测和隔离系统运行中的故障和异常，并记录了故障的发生与持续时间。它要求在任务期间执行但不影响和破坏任务的正常运行。

启动 BIT 在系统运行过程中，由操作人员启动运行，检测设备中可能存在的故障。

维护 BIT 在任务停止的时候被执行，具有最完备的测试用例集合，可用于某些疑难故障的检测和隔离。

参考答案

（34）B

试题（35）

将一个 32 位数 0x12345678 存储到 8000H～8003H 四个字节单元中，若以小端模式存储，则 8000H 存储单元的内容为__（35）__。

（35）A．0x12　　B．0x21　　C．0x78　　D．0x87

试题（35）分析

本题考查计算机存储系统的基础知识。

在计算机系统中，是以字节为基本单位存储数据的，每个地址单元都对应着一个字节，一个字节为 8bit。但是在 C 语言中除了 8bit 的 char 等类型之外，还有 16bit 的 short 型，32bit 的 long 型（要看具体的编译器）等。另外，对于位数大于 8 位的处理器，例如 16 位或者 32 位的处理器，由于寄存器宽度大于一个字节，那么必然存在着一个如何将多个字节安排的问题。因此就导致了大端存储模式和小端存储模式。

大端模式是指数据的高位保存在内存的低地址中，而数据的低位则保存在内存的高

地址中，地址由小向大增加，而数据从高位往低位放。

小端模式是指数据的高位保存在内存的高地址中，而数据的低位则保存在内存的低地址中，这种存储模式将地址的高低和数据位权有效地结合起来，高地址部分权值高，低地址部分权值低，和我们的逻辑方法一致。

例如一个 16bit 的 short 型 x，在内存中的地址为 0x0010，x 的值为 0x1122，那么 0x11 为高字节，0x22 为低字节。对于大端模式，就将 0x11 放在低地址中，即 0x0010 中，0x22 放在高地址中，即 0x0011 中。小端模式，刚好相反。

常用的 X86 结构是小端模式，而 PowerPC 则为大端模式。很多的 ARM，DSP 都为小端模式。有些 ARM 处理器还可以由硬件来选择是大端模式还是小端模式。

参考答案

（35）C

试题（36）

在 C 程序中，语句“char *func(int x,int y);”表示的含义是__（36）__。

（36）A．对函数 func 的定义　　B．对函数 func 的调用
　　　C．对函数 func 返回值类型的说明　　D．对函数 func 的原型说明

试题（36）分析

本题考查 C 语言中函数的基础知识。

函数体现了 C 语言面向过程的模块化思想，具体作用是：

① 使用函数使程序结构清晰；

② 函数可复用，也可以反复调用。

函数必须先定义或声明，才能调用。一个函数声明包括函数头和语句体两部分。函数头由下列三部分组成：函数返回值类型、函数名、参数表。

函数返回值类型可以是某个数据类型、或者是某个数据类型的指针、指向结构的指针、指向数组的指针等。

函数名在程序中必须是唯一的，它也遵循标识符命名规则。

参数表可以没有也可以有多个，在函数调用的时候，实际参数将被拷贝到这些变量中。

参考答案

（36）D

试题（37）

RS232 接口接收数据时，可以采用查询和中断两种方式，其中采用中断方式的特点是__（37）__。

（37）A．硬件电路简单，易于设计
　　　B．不长期占用 CPU 资源，系统开销小
　　　C．设计复杂，降低了系统的实时性

D．软件设计简单，可移植性好

试题（37）分析

本题考查嵌入式系统中断相关技术。

中断是并行运行的基础，是 CPU 处理外部突发事件的一个重要技术。当某个事件发生时，CPU 暂停当前正在执行的程序，转而执行处理该事件的一个程序。该程序执行完成后，CPU 接着执行被暂停的程序。这个过程称为中断。

引起中断的原因或者说发出中断请求的来源叫做中断源。根据中断源的不同，可以分为硬件中断和软件中断两大类，而硬件中断又可以分为外部中断和内部中断两类。外部中断一般是指由计算机外设发出的中断请求，如：键盘中断、打印机中断、定时器中断、外部设备中断等。外部中断是可以屏蔽的中断，也就是说，利用中断控制器可以屏蔽这些外部设备的中断请求。内部中断是指因硬件出错（如突然掉电、奇偶校验错等）或运算出错（除数为零、运算 溢出、单步中断等）所引起的中断。内部中断是不可屏蔽的中断。软件中断其实并不是真正的中断，它们只是可被调用执行的一般程序。例如：ROM BIOS 中的各种外部设备管理中断服务程序（键盘管理中断、显示器管理中断、打印机管理 中断等）以及 DOS 的系统功能调用（INT 21H）等都是软件中断。

中断能使 CPU 在运行过程中对外部事件发出的中断请求及时地进行处理，处理完成后又立即返回断点，继续进行 CPU 原来的工作。它是计算机可以更好更快利用有限的系统资源解决系统响应速度和运行效率的一种控制技术。它的作用就是可以使计算机系统运行更快、更平稳。一方面，有了中断功能，计算机系统就可以使 CPU 和外设同时工作，使系统可以及时地响应外部事件。而且有了中断功能，CPU 可允许多个外设同时工作。这样就大大提高了 CPU 的利用率，也提高了数据输入、输出的速度。另一方面，有了中断功能，就可以使 CPU 及时处理各种软硬件故障。计算机在运行过程中，往往会出现事先预料不到的情况或出现一些故障，如电源掉电、存储出错，运算溢出等等。计算机可以利用中断系统自行处理，而不必停机或报告工作人员。

参考答案

（37）B

试题（38）

在处理器的指令系统中，程序控制类指令的功能是__（38）__。

（38）A．改变程序执行的顺序

B．进行主存和 CPU 之间的数据传送

C．进行 CPU 和 I/O 设备之间的数据传送

D．进行算术运算和逻辑运算

试题（38）分析

本题考查计算机指令系统的基础知识。

指令系统是指计算机所能执行的全部指令的集合，它描述了计算机内全部的控制信

息和“逻辑判断”能力。不同计算机的指令系统包含的指令种类和数目也不同。一般按功能划分包括如下类型：

① 数据处理指令：包括算术运算指令、逻辑运算指令、移位指令、比较指令等；

② 数据传送指令：包括寄存器之间、寄存器与主存储器之间的传送指令等；

③ 程序控制指令：包括条件转移指令、无条件转移指令、转子程序指令等；

④ 输入/输出指令：包括各种外围设备的读、写指令等，有的计算机将输入/输出指令包含在数据传送指令类中；

⑤ 状态管理指令：包括诸如实现置存储保护、中断处理等功能的管理指令。

程序控制指令也称转移指令。执行程序时，有时机器执行到某条指令时，出现了几种不同结果，这时机器必须执行一条转移指令，根据不同结果进行转移，从而改变程序原来执行的顺序。这种转移指令称为条件转移指令。除各种条件转移指令外，还有无条件转移指令、转子程序指令、返回主程序指令、中断返回指令等。转移指令的转移地址一般采用直接寻址和相对寻址方式来确定。

参考答案

（38）A

试题（39）

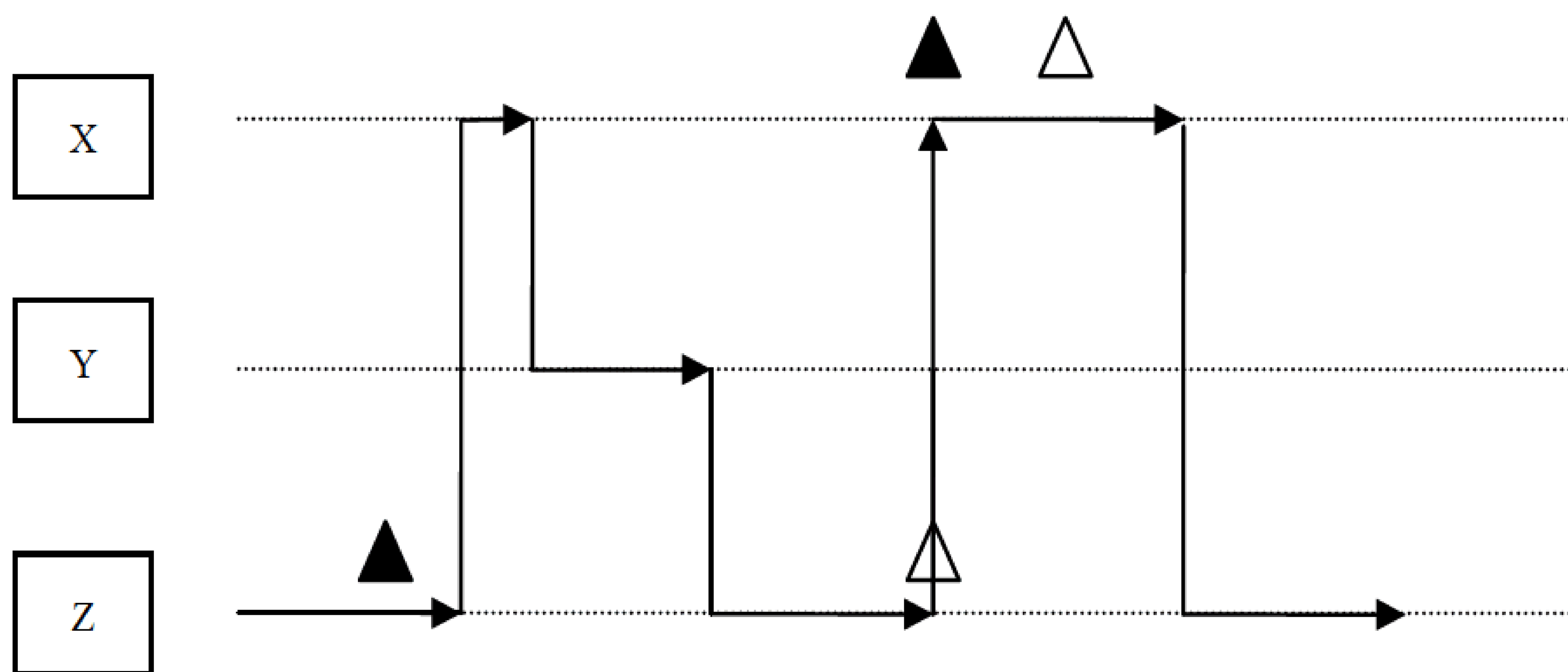
某系统中采用固定优先级调度，有 3 个任务，优先级顺序为 X>Y>Z，任务 Z 先执行，并且运行过程中独占了共享资源 S，在释放 S 之前，任务 X 和 Y 开始运行，X 也申请资源 S，Y 和 Z 之间没有共享资源，则三个任务执行完成的顺序是__（39）__。

（39）A．X、Y、Z　　B．Y、X、Z　　C．Y、Z、X　　D．Z、X、Y

试题（39）分析

本题考查操作系统调度的基础知识。

在固定优先级任务调度中，每次调度时，系统把处理机分配给就绪队列中优先数最高的进程让它运行，但在运行的过程中，如果出现另一个优先数比它高的进程，它就要立即停止，并将处理机分配给新的高优先数进程。X、Y、Z 三个任务的执行顺序如下。



参考答案

（39）B

试题（40）

下列关于 C 语言中结构类型的叙述中，错误的是＿（40）＿。

（40）A．结构第一个成员的地址和整个结构的地址相同

B．缺省条件下，编译器为每个成员按自然对齐（alignment）条件分配空间

C．结构成员按照它们被声明的顺序在内存中顺序存储

D．结构是一种复合数据类型，其构成元素只能是基本数据类型

试题（40）分析

本题考查 C 语言数据结构方面的基础知识。

在 C 语言中，结构体（struct）是 C 语言中聚合数据类型的一类。结构体可以被声明为变量、指针或数组等，用以实现较复杂的数据结构。结构体同时也是一些元素的集合，这些元素称为结构体的成员，且这些成员可以为不同的类型，成员一般用名字访问。

结构体的成员可以包含其他结构体，也可以包含指向自己结构体类型的指针，而通常这种指针的应用是为了实现一些更高级的数据结构如链表和树等。

在实际项目中，结构体是大量存在的。程序员常使用结构体来封装一些属性来组成新的类型。由于 C 语言内部类型比较简单，程序员通常使用结构体创造新的“属性”，其目的是简化运算。结构体在函数中的主要作用就是封装。封装的好处就是可以再次利用。

结构体的大小不是结构体元素单纯相加就行的，因为主流计算机使用 32bit 字长的 CPU，对这类型的 CPU 取 4 个字节的数要比取一个字节要高效，也更方便。所以在结构体中每个成员的首地址都是 4 的整数倍的话，取数据元素时就会相对更高效，这就是内存对齐的由来。每个特定平台上的编译器都有自己的默认“对齐系数”。程序员可以通过预编译命令#pragma pack(n)，n=1,2,4,8,16 来改变这一系数，其中的 n 就是要指定的“对齐系数”。缺省条件下，编译器为每个成员按自然对齐（alignment）条件分配空间。

结构体的第一个数据成员放在偏移为 0 的地方，以后每个数据成员的对齐按照#pragma pack 指定的数值和这个数据成员自身长度决定。在数据成员完成各自对齐之后，结构体本身也要进行对齐，对齐将按照#pragma pack 指定的数值和结构最大数据成员长度决定。

参考答案

（40）D

试题（41）

用标准 C 语言库进行文件操作时，若要以 a+方式打开一个已经存在的文件，则下列叙述中正确的是＿（41）＿。

（41）A．原有的文件内容保留，位置指针移动到文件的末尾，可进行读写操作

B．原有的文件内容保留，位置指针移动到文件的开头，可进行读写操作

C．原有的文件内容保留，位置指针移动到文件的末尾，可进行只读操作

D．原有的文件内容被删除，可进行写操作

试题（41）分析

本题考查标准C语言库中关于文件系统的基础知识。

标准C库文件系统中关于文件的打开方式较多，每种打开方式的含义如下：

"r" = "rt"，打开一个文本文件，文件必须存在，只允许读；

"r+" = "rt+"，打开一个文本文件，文件必须存在，允许读写；

"rb"，打开一个二进制文件，文件必须存在，只允许读；

"rb+"，打开一个二进制文件，文件必须存在，允许读写；

"w" = "wt"，新建一个文本文件，已存在的文件将被删除，只允许写；

"w+" = "wt+"，新建一个文本文件，已存在的文件将被删除，允许读写；

"wb"，新建一个二进制文件，已存在的文件将被删除，只允许写；

"wb+"，新建一个二进制文件，已存在的文件将被删除，允许读写；

"a" = "at"，打开或新建一个文本文件，只允许在文件末尾追写；

"a+" = "at+"，打开或新建一个文本文件，可以读，但只允许在文件末尾追写；

"ab"，打开或新建一个二进制文件，只允许在文件末尾追写；

"ab+"，打开或新建一个二进制文件，可以读，但只允许在文件末尾追写。

参考答案

（41）A

试题（42）

假设某系统总线在一个总线周期中并行传输4字节信息，一个总线周期占用2个时钟周期，总线时钟频率为10MHz，则总线带宽是__（42）__。

（42）A．10MB/s　　B．20MB/s　　C．40MB/s　　D．80MB/s

试题（42）分析

本题考查计算机总线的基础知识。

总线周期通常指的是CPU完成一次访问MEM或I/O端口操作所需要的时间。一个总线周期由几个时钟周期组成。

总线的带宽指的是这条总线在单位时间内可以传输的数据总量，它等于总线位宽与工作频率的乘积。例如，对于64位、800MHz的前端总线，它的数据传输率就等于64bit×800MHz÷8(Byte)=6.4GB/s；32位、33MHz PCI总线的数据传输率就是32bit×33MHz÷8=132MB/s等等。

参考答案

（42）B

试题（43）

下列总线中不属于高速串行总线的是__（43）__。

（43）A．PCI Express　　B．RapidIO
　　C．1394　　D．VME

试题（43）分析

本题考查计算机总线的基础知识。

在计算机系统中，总线是 CPU、内存、输入/输出设备传递信息的公用通道，主机的各个部件通过总线相连接，外部设备通过相应的接口电路再与总线相连接。

总线分类的方式有很多，从功能上来对总线进行划分，可以分为地址总线（address bus）、数据总线（data bus）和控制总线（control bus）。在有的系统中，数据总线和地址总线可以在地址锁存器控制下被共享，也即复用。地址总线是专门用来传送地址的。在设计过程中，见得最多的应该是从 CPU 地址总线来选用外部存储器的存储地址。数据总线是用于传送数据信息，它又有单向传输和双向传输数据总线之分，双向传输数据总线通常采用双向三态形式的总线。控制总线是用于传送控制信号和时序信号。如有时微处理器对外部存储器进行操作时要先通过控制总线发出读/写信号、片选信号和读入中断响应信号等。控制总线一般是双向的，其传送方向由具体控制信号而定，其位数也要根据系统的实际控制需要而定。

按照数据传输的方式划分，总线可以被分为串行总线和并行总线。常见的串行总线有 SPI、I^2C、USB、、RS232、CAN 等；而并行总线相对来说种类要少，常见的如 ISA、PCI、VME 等。新一代的高速串行总线主要有 SATA、PCIE、IEEE 1394、RapidIO、USB 3.0 以及基于光纤的高速串行总线 AFDX、FC 等。

参考答案

（43）D

试题（44）

微内核操作系统在嵌入式系统中得到越来越广泛的应用，以下关于微内核操作系统叙述中，错误的是__（44）__。

（44）A．微内核操作系统，就是一种基于微内核架构的操作系统
　　B．微内核操作系统由一群尽可能将数量最小化的软件程序组成
　　C．微内核并非一个完整的操作系统，而只是操作系统中最基本的部分
　　D．由于微内核不能有效的支持多处理机运行，所以不适用分布式系统环境

试题（44）分析

本题考查嵌入式领域微内核操作系统方面的概念。

微内核操作系统是近 30 几年发展起来的一种操作系统结构，Windows NT 是第一个具有微内核结构的商用操作系统软件产品。微内核结构的基本思想是尽可能地将操作系统核心缩小，仅仅实现基础部分，如中断接受、并行调度等与硬件有关的部分，完全避

免制定策略，策略层面向用户。这样，大量的代码就移向进程。可见，微内核并非一个完整的操作系统，而只是操作系统中最基本的部分。微内核可以支持多处理机运行，适用分布式系统环境。

参考答案

（44）D

试题（45）

某计算机字长 16 位，存储器存取周期是 500ns，存储器的带宽是__（45）__。

（45）A．8 Mbit/s　　B．16 Mbit/s
　　C．32Mbit/s　　D．64 Mbit/s

试题（45）分析

本题考查嵌入式计算机存储器带宽基本概念和知识。

带宽是指计算机每秒钟由存储器读出的二进制数据的位数。本题中，存储器存取周期是 500ns，1 秒钟可以访问 RAM 的次数为 1/500ns，而每访问一次 RAM，读出 16bit 数据。所以，本题中存储器带宽 ＝16bit ×（1/500ns），计算结果应为 32Mbit/s。

参考答案

（45）C

试题（46）

某 32 位计算机 Cache 容量 16KB，Cache 块大小 16Byte，假设主存与 Cache 地址映像采用直接映像方式，则主存地址为 1234E8F8（十六进制）的单元，装入 Cache 的地址是__（46）__。

（46）A．00010001001101　　B．01000100011010
　　C．10100011111000　　D．11010011101000

试题（46）分析

本题考查计算机 Cache 方面的概念和知识。

为了提高访问主存的速度，在 CPU 与主存之间增加一级 Cache，Cache 的速度比主存快，当 CPU 访问主存取指令时，把包含该条指令的一个数据块一起调入 Cache，根据程序访问的局部性原理，访问下条指令时，则该条指令很有可能已调入 Cache，CPU 从 Cache 中取指令，速度就快多了。

本题中，主存地址共 32 位，主存一个数据块调入 Cache 时使用直接映像方式，把主存按 Cache 容量分为若干区，主存某一数据块只能放在与 Cache 块号相同的数据块中，这样地址转换比较方便。由于 Cache 与主存的数据块大小是 16B，块内地址需 4 位，Cache 容量 16KB，故 Cache 可分为 1024 块，块地址需 10 位，除去这 14 位低位地址，主存地址高位共 18 位，即主存分区号，作为字块标志也需要写入 Cache 数据块中，因此装入 Cache 的地址编号为低 14 位数据即 10100011111000B。

参考答案

（46）C

试题（47）

以下关于指令执行速度 MIPS（Million Instructions Per Second）的叙述中，正确的是__（47）__。

（47）A．MIPS 是用来描述计算机的浮点运算速度

B．一台计算机的 MIPS 峰值是按其指令集中所有指令的执行速度计算的

C．在比较不同计算机 MIPS 值时，不用说明使用了什么样的基准程序

D．设每一机器周期为 t 微妙，基本指令需 k 个周期，则 MIPS 峰值为 1/kt

试题（47）分析

本题考查指令执行速度 MIPS（Million Instructions Per Second）方面的概念和知识。

MIPS 用来描述计算机的定点运算速度，表示当执行定点程序时，该机器每秒钟能完成的多少百万条指令，设每一机器周期为 t 微妙，基本指令需 k 个周期，则 MIPS 峰值为 1/kt。

对于一台计算机而言，其峰值 MIPS 是按其指令集中基本指令的执行速度计算的；其平均 MIPS 值，是用其指令使用频度加权各类指令执行速度计算得到的；其基准程序 MIPS 值是用运行基准程序测得的 MIPS 值，由于不同的基准程序各种指令的比例不同。因此，在比较时必须说明是怎样的基准程序。

参考答案

（47）D

试题（48）

以下关于特权指令的叙述中，错误的是__（48）__。

（48）A．特权指令集是计算机指令集的一个子集

B．特权指令通常与系统资源的操纵和控制有关

C．当处于用户态运行时，计算机可以执行特权指令

D．当处于系统态运行时，计算机可以执行特权指令

试题（48）分析

本题考查计算机特权指令方面的概念和知识。

特权指令集是计算机指令集的一个子集，在多用户、多任务的计算机系统中必不可少，通常与系统资源的操纵和控制有关，主要用于系统资源的分配和管理，包括改变系统工作方式，检测用户访问权限，修改虚拟存储器管理的段表、页表，完成任务的创建和切换等这类指令只用于操作系统或者其他系统软件，一般不直接提供给用户使用。

只有当计算机处于系统态运行时，才可以执行特权指令。

参考答案

（48）C

试题（49）

以下关于软件验证的叙述中，错误的是__（49）__。

（49）A. 试图证明在软件生命周期各阶段，软件产品或中间产品能满足客户需求
B. 强调对于过程的检验，而不是对于结果的检验
C. 验证软件是否满足它的需求规格说明
D. 验证软件的手段只有软件测试和评审

试题（49）分析

本题考查关于软件验证方面的概念和知识。

软件验证，就是希望证明在软件生命周期各阶段，软件产品或中间产品能满足客户需求，强调对于过程的检验，而不是对于结果的检验，验证软件是否满足它的需求规格说明。

验证软件的手段有测试、同行评审、审查、走查、模拟、演示等。

参考答案

（49）D

试题（50）

仔细阅读下面程序，请给出运行结果__（50）__。

```
#include<stdio.h>
#include<math.h>
int f1(int x) { return  x*x;}
int f2(int x) { return  x*x*x;}

main()
{
    int x=3,y1,y2,y3,y4;
    int(*f)();
    f=f1;
    y1=(*f)(x);
    y2=f1(x);
    f=f2;
    y3=f(x);
    y4=f2(x);
    printf("y1=%d,y2=%d,y3=%d,y4=%d\n",y1,y2,y3,y4);
}
```

（50）A. y1=9,y2=9,y3=27,y4=27　　B. y1=3,y2=9,y3=27,y4=9
C. y1=3,y2=3,y3=9,y4=9　　D. y1=3,y2=9,y3=9,y4=27

试题（50）分析

本题考查 C 语言编程方面的概念和知识。

程序中，f=f1 是将函数指针 f 指向了函数 f1，因此，y1=(*f)(x)是调用了函数 f1，结果应该与 y2=f1(x)直接调用函数 f1 相同，因此，y1=y2=9。

同样 f=f2 是将函数指针 f 指向了函数 f2，y3=f(x)是调用函数 f2，与直接调用函数 f2 等价，因此，y3=27，y4=27。

参考答案

（50）A

试题（51）

下面关于软件需求分析的叙述，错误的是__（51）__。

（51）A．需求分析阶段的输入是软件研制任务书

B．需求分析的任务是确定软件的功能、性能、接口等需求

C．完成软件需求分析工作后应提交一份软件需求规格说明

D．需求规格说明可用程序流程图表达系统内部数据的流向和运动情况

试题（51）分析

本题考查软件需求分析方面的基础知识。

软件需求分析的任务是确定软件系统的功能、性能、接口等要求，分析软件系统的数据要求，导出系统的逻辑模型，修正项目开发计划。

软件需求分析阶段的输入是软件研制任务书，完成系统需求分析工作后，作为工作成果，应提交一个需求规格说明书，主要有 3 个作用：描述了目标系统的逻辑模型，作为开发人员进行系统设计和实施的基础；作为用户和开发人员之间的协议或合同，为双方的交流和监督提供基础；作为目标系统验收和评价的依据。

软件需求分析过程中，可用数据流图来表达系统内数据的运行情况，用结构化语言、判定表与判定树来描述数据流变换，用数据字典来定义与系统相关的数据元素。

参考答案

（51）D

试题（52）

以下关于文件系统的叙述，错误的是__（52）__。

（52）A．文件控制块是文件系统中最重要的数据结构，但不是文件存在的唯一标志

B．文件控制块主要包括文件的标识信息、位置信息和文件的访问权限信息等

C．文件目录将系统中所有的文件控制块按照某种规律组织起来以便于检索

D．文件目录也由文件组成

试题（52）分析

本题考查文件系统相关的概念和知识。

文件控制块是文件系统中最重要的数据结构，是文件存在的唯一标志。它存放文件

的一些基本信息，主要包括文件的标识信息，包括文件名、所有者名、文件类型、文件最近修改时间等；文件的位置信息，包括文件的长度、文件的存放位置等；文件的访问权限信息，如口令、保存时限、保护类别等。一旦创建文件，文件系统首先为其生成一个文件控制块 FCB。

文件目录是文件控制块的有序集合，将系统中所有的文件控制块按照某种规律组织起来以便于检索，就形成了文件目录。必须说明，文件目录也由文件组成。

参考答案

（52）A

试题（53）

以下关于直接存储器访问（DMA）的叙述中，错误的是__（53）__。

（53）A．DMA 是一种快速传递大数据的技术

B．DMA 将传输的数据从一个地址空间复制到另一个地址空间

C．DMA 数据传送过程中，由 CPU 和 DMA 控制器共同控制

D．在 DMA 控制器控制下，主存和外设之间直接交换数据

试题（53）分析

本题考查关于直接存储器访问（DMA）相关的概念和知识。

DMA 方式，即“直接存储器访问”方式，是一种快速传送大量数据的技术，DMA 方式传送数据时，是通过直接访问存储器来完成，而不经过 CPU，因此省去了保存现场和恢复现场的问题。

DMA 方式的工作过程是：

① 向 CPU 申请 DMA 传送；

② CPU 允许后，DMA 接受系统总线的控制权；

③ 在 DMA 控制器的控制下，在主存和外部设备之间直接交换数据，DMA 将传输的数据从一个地址空间复制到另一个地址空间，传送过程中不需要中央处理器参与，传送开始前需要 CPU 提供传送数据的主存起始地址和数据长度；

④ 传送结束后，向 CPU 返回 DMA 操作完成信号。

参考答案

（53）C

试题（54）

某个应用任务 TaskA 正在等待信号量到来从而执行，此时 TaskA 所处的状态名称为__（54）__。

（54）A．就绪态状态　　B．执行状态　　C．阻塞状态　　D．结束状态

试题（54）分析

本题考查嵌入式操作系统的基础知识。

操作系统中的进程状态有三种：执行状态、就绪状态和阻塞状态。

下图给出了进程三个状态：运行、就绪、等待之间的切换关系。

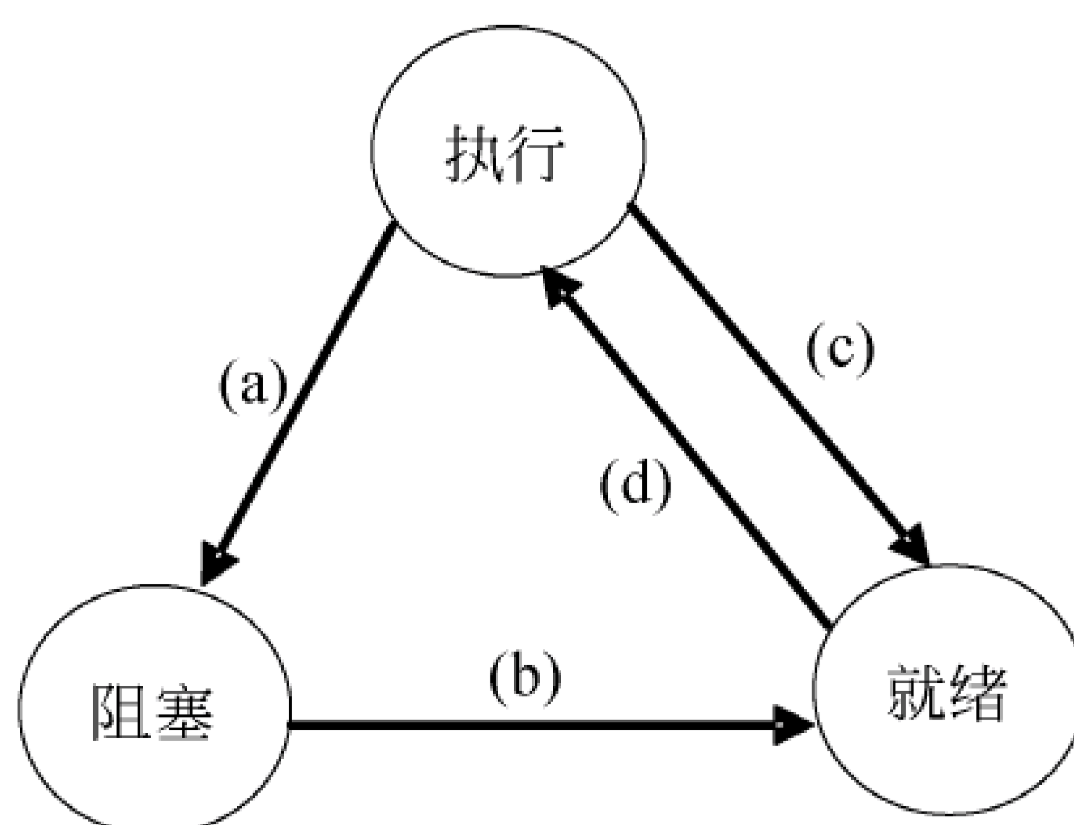


图　进程状态转换示意图

正在运行的进程，当某个运行条件不能满足，例如等待某个资源时，便将 CPU 让出而转入等待态；当等待条件消失，例如等待的资源已经获得满足，进程从等待态进入就绪态等待调度；处于运行态的进程，如自愿放弃 CPU，或被高优先级进程强制剥夺 CPU 使用权后，从运行态转入就绪态；控制权被释放后，CPU 将从就绪队列中选取排在最前面的进程投入运行。就绪队列中获得 CPU 使用权的进程，便转入运行态。

三种状态特点如下所述：

① 运行态（执行态）：进程占有 CPU，正在运行其程序时处于运行态；

② 就绪态：进程具备了一切运行的条件，但由于 CPU 正在运行别的进程而使它不能运行时，处于就绪态；

③ 等待态（阻塞态）：进程由于自身原因必须等待某个条件的具备，否则不能继续运行时，处于等待态。

三种状态之间的切换条件分别为：

① 某个运行条件不能满足（例如等待资源）；

② 等待条件消失（例如等待的资源已经获得满足）；

③ 进程自愿放弃 CPU 使用权，或被强制剥夺 CPU 使用权；

④ 就绪队列中的进程获得 CPU 使用权。

参考答案

（54）C

试题（55）

软件配置管理功能不包括＿（55）＿。

（55）A．配置标识　　B．版本控制　　C．审计和审查　　D．程序设计

试题（55）分析

本题考查软件工程方面的基础知识。

配置管理是指以技术和管理的手段来监督和指导开展如下工作的规程：

① 识别和记录配置项的物理特性和功能特性；

② 管理和控制上述特性的变更；

③ 记录和报告变更过程和相应的配置项状态；

④ 验证配置项是否于需求一致。

其中配置项是在配置管理当中作为单独实体进行管理和控制的工作产品的集合。

按照上述 CMMI 给出的定义，配置标识、版本控制、审计和审查都属于配置管理功能范围，而程序设计则不属于配置管理功能范围，故本题应选择 D。

参考答案

（55）D

试题（56）

以下关于质量保证的叙述中，错误的是__（56）__。

（56）A. 质量保证主要任务是识别与项目相关的各种质量标准

B. 质量保证应该贯穿整个项目生命期

C. 质量保证给质量的持续改进过程提供保证

D. 质量审计是质量保证的有效手段

试题（56）分析

本题考查软件工程方面的基础知识。

项目质量保证人员在项目策划初期策划质量保证活动。在项目生存期，依据适用的标准、过程和规程，按照质量保证计划审核项目的过程活动和工作产品，向项目组和相关领导提供审核结果。标识并文档化不符合项，进行跟踪，直至不符合项得到解决。同时接受质量保证组的检查。质量审计（审核）是质量保证的有效手段，项目质量保证人员对过程的审计（审核）可采用以下方式进行：参与评审、确认测试、验收测试等软件工程活动；参与项目组例会、访谈项目成员；审核相关工作产品、报告、记录等。

参考答案

（56）A

试题（57）

软件设计阶段的输出主要是__（57）__。

（57）A. 程序 B. 模块 C. 伪代码 D. 软件设计文档

试题（57）分析

本题考查软件工程方面的基础知识。

软件设计阶段的主要任务是制定并选择技术方案，进行软件体系结构设计和详细设计，同时启动单元和集成测试策划，以及启动软件集成策划。在“软件需求规格说明”评审通过后进入软件设计阶段。软件设计阶段依据“软件研制任务书”“软件需求规格说明”“接口需求规格说明”（可选）以及相关的软件设计标准，展开软件设计。

在进入软件设计阶段，首先要明确项目的软件设计标准，如果用户提供软件设计标

准，将用户的软件设计标准作为项目的软件设计标准；否则，使用规定软件设计标准或制定项目的软件设计标准。

然后要进行软件设计决策，即从用户角度描述软件怎样运转以满足软件需求，以及影响组成该 CSCI 的软件单元的选择与设计的决策，并记录于“软件设计说明”中。当存在多种软件体系结构难以抉择时，可按“决策分析与决定过程”的要求，选定最终的软件体系结构。

按照项目的软件设计标准完成软件体系结构的设计，包括执行方案、软件模块划分和接口设计。在软件体系结构设计前期，应特别关注关键需求，确保其在规定的资源和进度条件下得到满足。

按照项目的软件设计标准完成软件详细设计，对每个软件单元，说明其使用的算法，设计约束、输入和输出，以及所用到的逻辑等。详细程度应达到能够根据软件单元设计说明进行编码实现。

编写“软件设计说明”，将软件体系结构设计和软件详细设计的内容并入“软件设计说明”。

之后还要对“软件设计说明”进行相应级别的评审，同时启动软件集成与集成测试策划、启动软件集成测试用例设计。

软件程序是在软件实现阶段才进行编写的。模块设计是硬件设计的内容，伪代码属于详细设计的一部分，所以本题正确答案应该是“软件设计文档”。

参考答案

（57）D

试题（58）

软件测试可分为静态测试和动态测试，以下不属于静态测试的是__（58）__。

（58）A．代码检查
　　B．静态结构分析
　　C．覆盖率分析
　　D．代码质量度量（圈复杂分析等）

试题（58）分析

软件测试按照不同的划分方法，有不同的分类。按照程序是否执行，可以分为静态测试和动态测试；按照测试用例的设计方法，可以分为白盒测试和黑盒测试；按照开发阶段划分，可以分为单元测试、集成测试、确认测试、系统测试和验收测试等等。

静态测试的主要特征是在用计算机测试源程序时，计算机并不真正运行被测试的程序。静态测试包括代码检查、静态结构分析、代码质量度量等。它可以由人工进行，也可以借助软件工具自动进行。

动态测试的主要特征是计算机必须真正运行被测试的程序，通过输入测试用例，对其运行情况进行分析，判断期望结果和实际结果是否一致。动态测试包括功能确认与接

口测试、覆盖率分析、性能分析、内存分析等。

覆盖率分析属于动态测试。

参考答案

（58）C

试题（59）

软件配置管理是一组用于在计算机软件<u>（59）</u>管理变化的活动。

（59）A．交付使用后　　　　B．开发过程中

C．整个生命周期　　　　D．测试过程中

试题（59）分析

本题考查软件工程方面的基础知识。

软件研制能力成熟度模型以及软件配置管理的要求，配置管理包括对数据版本、变更、发布和维护的控制。软件配置管理过程规定了软件项目的配置管理活动要求，贯穿项目的整个生存周期。

在软件项目的初期阶段，配置管理组开始策划配置管理活动并建立配置管理系统，并且随着项目进展建立并发布相关基线。通过配置管理的配置控制、变更管理和配置审核等功能，对配置管理系统中的工作产品的发布和基线的变更实施系统性的控制和监督。

参考答案

（59）C

试题（60）

执行下面C语言程序段的结果是<u>（60）</u>。

```
main() {
    int x=1,a=1,b=1;
    switch(x) {
        case 0:  b++;
        case 1:  a++;
        case 2:  a++; b++;
    }
    printf("a=%d, b=%d",a,b);
}
```

（60）A．a=2, b=2　　B．a=3, b=2　　C．a=2, b=1　　D．a=3, b=3

试题（60）分析

本题考查C语言基础知识。

switch语句是多分支语句。它的一般形式如下：

switch（表达式）

```
{  case 常量表达式1：语句1
```

```
    case 常量表达式 2：语句 2
    …
    case 常量表达式 n：语句 n
    default：语句 n+1
}
```

switch 后面括弧内的“表达式”，可以是整型表达式或字符型表达式，也可以是枚举型数据。当表达式的值与某一个 case 后面的常量表达式的值相等时，就执行此 case 后面的语句，若所有的 case 中的常量表达式的值都没有与表达式的值匹配的，就执行 default 后面的语句。每一个 case 的常量表达式的值必须互不相同。执行完一个 case 后面的语句后，流程控制转移到下一个 case 继续执行，“case 常量表达式”只是起语句标号作用，并不是在该处进行条件判断。在执行 switch 语句时，根据 switch 后面表达式的值找到匹配的入口标号，就从此标号开始执行下去，不再进行判断。因此，一般用一个 break 语句使得在执行一个 case 分支后，使流程跳出 switch 结构，即终止 switch 语句的执行。

本题的 switch 结构没有使用 break 语句，变量 x=1，因此从 case 1 的语句开始执行，之后接着执行 case 2 的语句。

参考答案

（60）B

试题（61）

执行下面的一段 C 程序后，变量 ret 的值为 （61） 。

```
char str[20];
int ret=strlen(strcpy(str,"Hello_World"));
```

（61）A．0　　B．11　　C．12　　D．20

试题（61）分析

本题考查 C 语言基础知识。

在本题中 str 的空间为 20 个字节，执行 strcpy(str,"Hello_World")语句后，程序将后面的字符串考入 str 中，“Hello_World”字符串的长度为 11，str 的第 12 个字符为串结束标志。但在 strlen(strcpy(str,"Hello_World"))语句时，等价于 strlen(str)语句，即返回值为 str 的字符串长度，应为字符串结束符前的字节数。

参考答案

（61）B

试题（62）

已知：char str[10], *p=str; 下面 C 语言语句中正确的是 （62） 。

（62）A．str="ABC";　　B．p="ABC";　　C．*str="ABC";　　D．*p="ABC";

试题（62）分析

本题考查C语言基础知识。

在本题中str的空间为10个字节数组，C语言程序在编译时为该数组分配地址。p为一个字符型指针，按本题的题意，在初始化时指向的字符串str的地址空间。

答案A是将"ABC"赋值给str，"ABC"也是一个分配有地址的字符串直接量，不能使用赋值语句，应该使用strcpy语句，或在初始化时这样赋初值。

答案B是将指针p由原来指向字符串str，改变为指向字符串"ABC"，所以是正确的语句。

答案C是将"ABC"赋值给str，因为str的数据类型为字符串型，不能使用这种赋值语句，应该使用strcpy语句。如果是整型或浮点类型的数据，可以这样赋值。

答案D是将"ABC"赋值给指针p，因为指针p的数据类型为字符串型，同样不能使用这种赋值语句，应该使用strcpy语句。

参考答案

（62）B

试题（63）

软件项目至少应形成功能基线、分配基线和产品基线三类基线。功能基线形成的时机是__（63）__。

（63）A．在系统分析与软件定义阶段结束时
　　　B．在需求分析阶段结束时
　　　C．在软件设计阶段结束时
　　　D．在综合测试阶段结束时

试题（63）分析

本题考查软件工程的基础知识。

在配置项目生存周期的某一特定时间内，一个和一组正式指定或固定下来的配置标准文件。基线加上根据这些基线批准同意的改动构成了当前配置标识，对于配置管理有以下三个基线：

① 功能基线：在系统分析与软件定义阶段结束时，经过正式批准、签字的系统规格说明书、项目任务书、合同书或协议书中所规定的对待开发软件系统的规格说明。

② 分配基线：在需求分析阶段结束时，经过正式评审和批准的需求规格说明。分配基线是最初批准的分配配置标识。;

③ 产品基线：在综合测试阶段结束时，经过正式评审和批准的有关所开发的软件产品的全部配置项的规格说明。产品基线是最终批准产品配置标识。

参考答案

（63）A

试题（64）

软件能力成熟度模型 CMM（Capability Maturity Model）规定了__（64）__中的主要软件管理过程和工程过程的实践。

（64）A. 系统分析与软件定义阶段　　B. 软件研制和维护活动

C. 软件研制和软件测试　　D. 软件设计

试题（64）分析

本题考查软件工程基础知识。

CMM 即软件能力成熟度模型，是目前国际上最流行、最实用的软件生产过程标准和软件企业成熟度的等级认证标准。CMM 是美国卡内-梅隆大学软件工程研究所与企业、政府合作的基础上开发的模型，软件能力成熟度模型 CMM 规定了软件研制和软件测试中的主要软件管理过程和工程过程的实践，主要用于评价软件企业的质量保证能力。目前，国内外的很多大型企业采用这一模型，如国内的鼎新、浪潮通软、用友、金蝶、创智、亚信、华为等公司都启动了 CMM 软件过程改进计划。国军标 GJB 500—2003《军用软件能力成熟度模型》就是以 CMM 为参考蓝本而制定的。

CMM 把软件开发过程的成熟度由低到高分为初始级、可重复级、已定义级、已管理级和优化级共 5 个级别，每个成熟度等级被分解成几个关键过程域，共 18 个关键过程区域，其中初始级无关键过程区域。

可重复级包括 6 个关键过程区域，为软件配置管理、软件质量保证、软件子合同管理、软件项目跟踪与监督、软件项目策划、软件需求管理；

已定义级包括 7 个关键过程区域，为同行评审、组间协调、软件产品工程、集成软件管理、培训大纲、组织过程定义、组织过程集点；

已管理级包括两个关键过程区域，为软件质量管理和定量过程管理；

优化级包括 3 个关键过程区域，为过程更改管理、技术改革管理和缺陷预防。

参考答案

（64）C

试题（65）

软件需求分析阶段的验证手段一般采用__（65）__。

（65）A. 总结　　B. 阶段性报告　　C. 需求分析评审　　D. 黑盒测试

试题（65）分析

本题考查软件工程方面的基础知识。

在软件需求分析阶段，依据“软件研制任务书”，分析软件产品需求或软件部件需求，获取并确认软件要满足的需求，以及策划软件需求验证。

在软件需求分析阶段，应明确项目的软件需求标准，如果用户提供软件需求标准，将用户的软件需求标准作为项目的软件需求标准；否则，依据相关的软件需求标准执行，亦可制定项目的软件需求标准。

确定软件需求：对“软件研制任务书”进行需求分析，按照项目软件需求标准的要求，使用技术术语并以条目化的方式表述软件需求；分析需求以确保它们完备、可行、可实现和可验证；分析需求以平衡利益相关方的需要和约束；识别对成本、进度、功能性、风险或性能有严重影响的关键需求。

标识软件接口需求：标识软件外部和内部接口。

软件需求评审是软件需求验证的重要手段，可根据要求，对软件需求进行相应级别的评审。重点关注的评审内容包括：

① 对软件的功能、性能、安全性有明确说明。

② 软件需求符合项目的软件需求标准，特别是需求定义应是完整的、准确的、充分的、唯一的、协调一致的、可验证的。

③ 软件需求在选定目标机中是可实现的。

④ 所有用户需求可追踪到软件需求，所有软件需求也可追踪到用户需求，派生的需求理由充分。

参考答案

（65）C

试题（66）

相比于 TCP，UDP 的优势为__（66）__。

（66）A．可靠传输　　B．开销较小　　C．拥塞控制　　D．流量控制

试题（66）分析

本试题考查传输层协议的基本原理。

主要的传输层协议为 TCP 和 UDP。TCP 协议的是现较为复杂，采用 3 次握手建立连接，传输过程中能实现可靠传输、流量控制以及拥塞控制，因而也带来了较大开销。UDP 协议主要通过端口号实现传输层级的寻址，开销也小。

参考答案

（66）B

试题（67）

若一台服务器只开放了 25 和 110 两个端口，那么这台服务器可以提供__（67）__服务。

（67）A．E-mail　　B．Web　　C．DNS　　D．FTP

试题（67）分析

本题考查的是传输层的基本知识。

传输层协议 TCP 和 UDP，对应不同的端口就可以标识不同应用层协议。应用层协议代表着服务器上的服务，服务器上的服务如果对客户端提供服务，必须在 TCP 或 UDP 端口侦听客户端的请求。

邮件服务使用两个协议，一个是 SMTP（简单邮件传送协议）和 POP3（邮局协议）协议，SMTP 协议用于发送邮件，使用 25 号端口，POP3 协议用于接收邮件，使用 110

号端口，这两种协议均是基于 TCP 协议的应用层协议。

参考答案

（67）A

试题（68）

SNMP 是一种异步请求/响应协议，采用__（68）__协议进行封装。

（68）A．IP　　B．ICMP　　C．TCP　　D．UDP

试题（68）分析

本题考查的是 SNMP 协议的功能。

SNMP 采用 UDP 协议进行封装。

参考答案

（68）D

试题（69）

在一台安装好 TCP/IP 协议的计算机上，当网络连接不可用时，为了测试编写好的网络程序，通常使用的目的主机 IP 地址为__（69）__。

（69）A．0.0.0.0　　B．127.0.0.1　　C．10.0.0.1　　D．210.225.21.255/24

试题（69）分析

本题考查本地回送地址。

127.0.0.1 是本地回送地址，当网络连接不可用时，为了测试编写好的网络程序，通常使用的目的主机 IP 地址为 127.0.0.1。

参考答案

（69）B

试题（70）

测试网络连通性通常采用的命令是__（70）__。

（70）A．Netstat　　B．Ping　　C．Msconfig　　D．Cmd

试题（70）分析

本题考查网络检测的基础知识。

备选项命令的作用分别是：Netstat 用于显示网络相关信息；Ping 用于检查网络是否连通；Msconfig 用于 Windows 配置的应用程序；Cmd 称为命令提示符，在操作系统中进行命令输入的工作提示符。

参考答案

（70）B

试题（71）～75

An operating system also has to be able to service peripheral __（71）__, such as timers, motors, sensors, communication devices, disks, etc. All of those can request the attention of the OS __（72）__, i.e. at the time that they want to use the OS, the OS has to make sure it's ready

to service the requests. Such a request for attention is called an interrupt. There are two kinds of interrupts: Hardware interrupts and Software interrupts. The result of an interrupt is also a triggering of the processor, so that it jumps to a （73） address. Examples of cases where software interrupts appear are perhaps a divide by zero, a memory segmentation fault, etc. So this kind of interrupt is not caused by a hardware event but by a specific machine language operation code. Many systems have more than one hardware interrupt line, and the hardware manufacturer typically assembles all these interrupt lines in an interrupt （74）. An Interrupt （75） is a piece of hardware that shields the OS from the electronic details of the interrupt lines, so that interrupts can be queued and none of them gets lost.

（71）A. hardware　B. software　C. application　D. processor
（72）A. synchronously　B. asynchronously　C. simultaneously　D. directly
（73）A. random　B. pre-specified　C. constant　D. unknown
（74）A. vector　B. array　C. queue　D. list
（75）A. Cell　B. Vector　C. Controller　D. Manager

参考译文

操作系统也要为外围硬件服务，例如定时器、马达、传感器、通信设备、硬盘等。所有这些硬件设备都可以向操作系统发出异步请求，例如当它们想要使用操作系统时，操作系统必须保证已经做好准备对这些请求进行服务。这种请求被称作中断。中断可以被分为两类：硬件中断和软件中断。一个中断的结果是对处理器进行触发，使得处理器跳转到预定义的地址执行。例如，除以 0 或内存访问段错误等都可以触发软件中断。这种中断不是由硬件触发产生，而是由特定的机器语言操作代码产生。很多系统有不止一个中断线，硬件厂商一般会集成这些中断线到一个中断向量中。中断控制器是一块硬件资源，它使得操作系统不必关注中断线的电气细节特性，也使得所有中断会被队列缓存而不至于丢失。

参考答案

（71）A　（72）B　（73）B　（74）A　（75）C

第 12 章　2017 下半年嵌入式系统设计师下午试题分析与解答

试题一（共 15 分）

阅读下列说明和图，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

某舰载综合处理系统由若干数据处理模块、IO 处理模块、信号处理模块、图形处理模块、大容量处理模块和电源模块组成，各处理模块通过 CAN 总线连接，如图 1-1 所示。

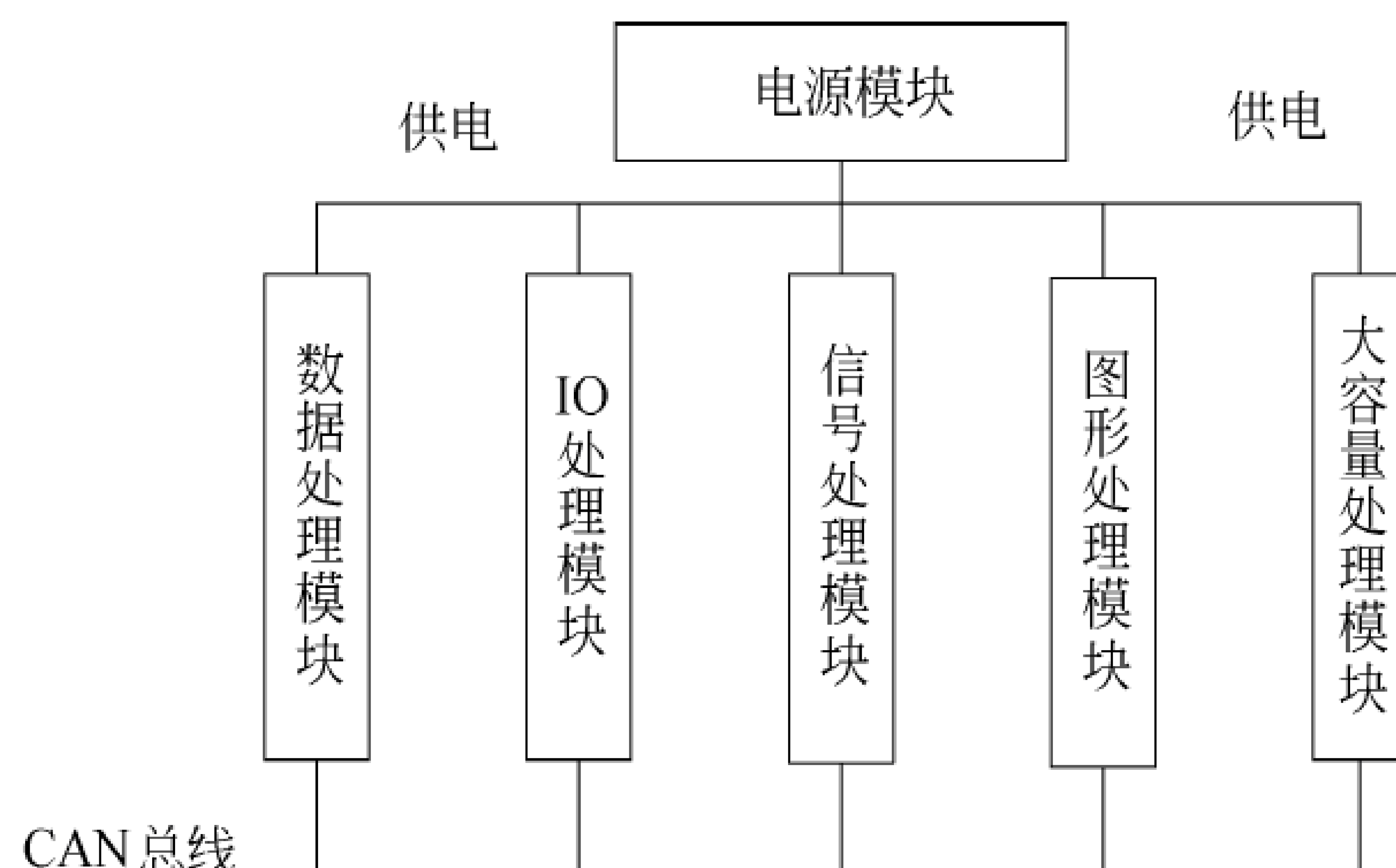


图 1-1　舰载综合处理系统结构图

为了提高综合处理系统的处理速度，主要处理模块都设计为多个处理器。其中，数据处理模块有 4 片 PowerPC8640 处理器，通过 RapidIO 内部网络连接，如图 1-2 所示。

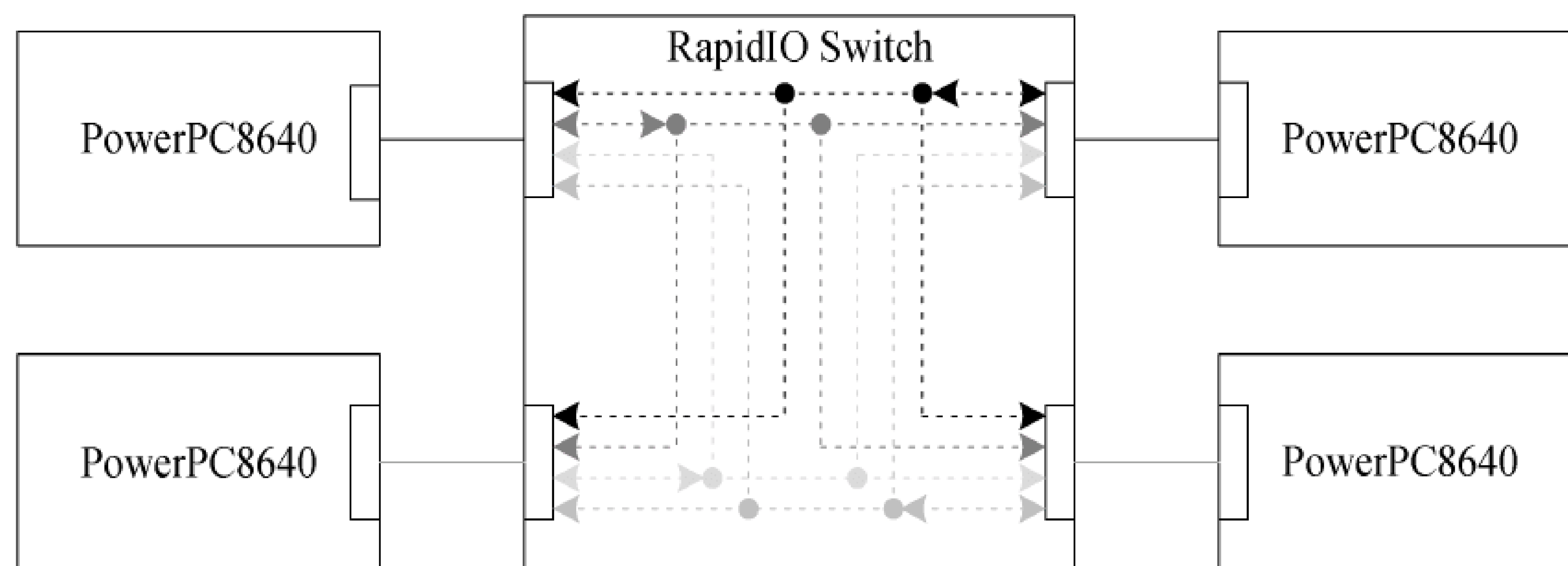


图 1-2　数据处理模块的处理器与 RapidIO 连接示意图

串行 RapidIO 协议即 SRIO 通信协议，构建了 3 层的协议体系。如图 1-3 所示，分别是物理层、传输层、逻辑层。物理层定义了硬件接口的电器特性，并包括链路控制、初级流量控制和低级错误管理等功能；传输层负责进行寻址和路由信息管理；逻辑层定义了服务类型和包交换的格式。

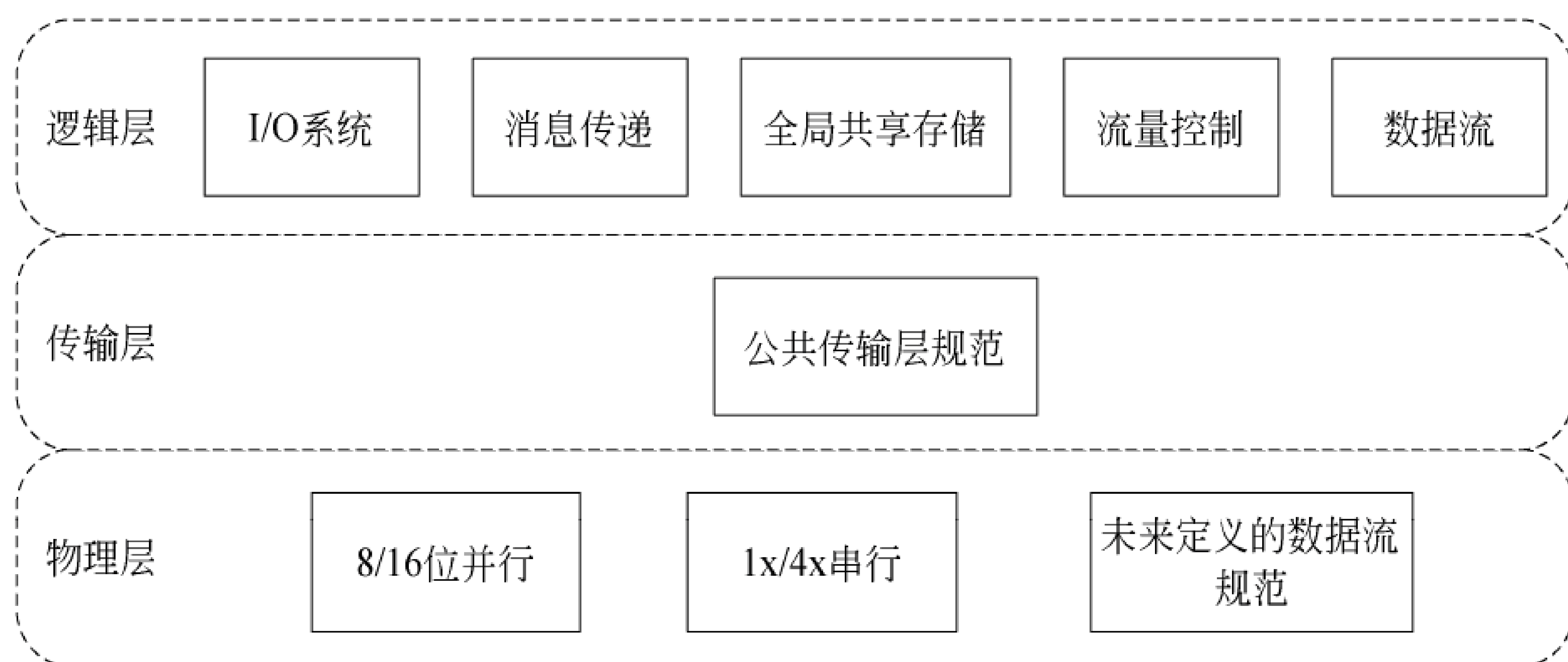


图 1-3 RapidIO 通信协议结构模型

逻辑层定义了数据包的格式，同时支持两种操作方式，分别是直接 IO/DMA 方式和消息传递方式。

直接 IO/DMA 是一种常用的数据传输方式，发送端需要知道被访问设备的存储空间地址映射，被访问端的操作基本由硬件实现。直接 IO/DMA 下，发起一次传输操作，需要有效数据、目标器件 ID、数据长度、数据在被访问设备存储空间的地址以及包优先级等；同时，所有构成的包的长度为 32bit 的整数倍；若包长度不能满足要求，则添加附加位进行弥补。

消息传递方式不要求发送节点知道目的节点的地址空间映射，当数据到达目的节点时，会根据邮箱号确定消息存储位置。在消息传递模式下进行数据传输时，除了有效载荷外还需要提供目的节点的 ID、数据长度、包优先级和邮箱号等。

【问题 1】（4 分）

可执行程序有严格的格式，一般分为 text 段、data 段和 bss 段，请解释各段存放的内容，并将答案填写在答题纸的（1）～（3）中。

陈工程师写了一段图形图像相关的程序，在程序中他定义了一个大数组，如下所示：

```
char arrMap[1024*1024];
void main(void)
{    …    }
```

请问此数组位于内存哪个位置（即在那个段中）？请将答案写到答题纸（4）处。

【问题 2】（5 分）

RapidIO 逻辑层中直接 IO/DMA 和消息传递这两种传输方式的主要差异如表 1-1 所示。请完成表中的内容，将表 1-1 中的（1）～（5）答案填写在答题纸的对应栏中。

表 1-1　RapidIO 逻辑层中两种传输方式的比较

主 要 特 征	直接 IO/DMA 方式	消息传递方式
发送端设备是否能直接访问目的端设备存储地址	（1）	不可以
发送端设备是否需要知道目的端设备存储空间的地址映射	需要	（2）
支持的数据寻址方式	直接寻址	（3）
支持的数据访问方式	（4）	只能写
被访问端设备是否存在软件开销	（5）	有

【问题 3】（6 分，每空 1.5 分）

在 IO 处理模块等多个模块上，都采用中断方式处理输入输出。在中断处过程包括关中断、保存断点、识别中断源等一系列步骤，如图 1-4 所示，请完成其中的填空，将答案填写在答题纸的对应栏中。

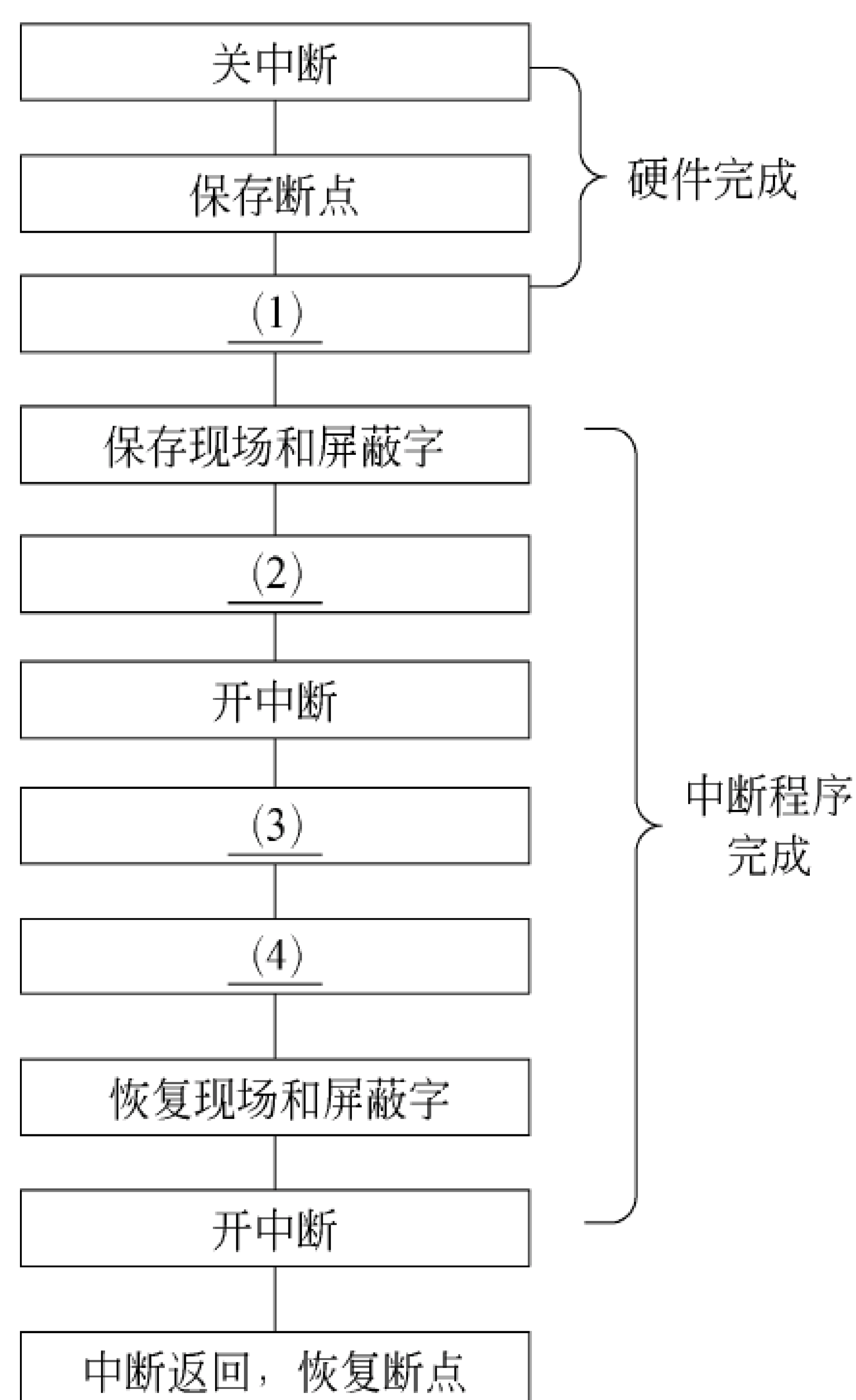


图 1-4　中断处理流程图

试题一分析

本题考查考生解决嵌入式系统综合问题的能力。

【问题 1】

本问题考查程序可执行程序基本结构和概念。

程序经过编译后生成的目标文件至少含有三个段，分别是 text 段、data 段和 bss 段。

bss 段(bss segment)通常是指用来存放程序中未初始化的全局变量的一块内存区域，在程序载入时由内核清零。bss 段属于静态内存分配。

data 段（data segment）通常是指用来存放程序中已初始化的全局变量的一块内存区域，data 段属于静态内存分配。

text 段（code segment/text segment）通常是指用来存放程序执行代码的一块内存区域，这部分区域的大小在程序运行前就已经确定，并且内存区域通常属于只读（某些架构也允许代码段为可写，即允许修改程序）。在代码段中，也有可能包含一些只读的常数变量，例如字符串常量等。

在本题中数组 arrMap 被定义为无初值的全局变量，所以此数组位于 bss 段中。

【问题 2】

本问题考查 RapidIO 通讯的基本概念。

RapidIO 规范在 2009 年发布了 2.1 版本，向后兼容 RapidIO1.3。在 2.1 版本中采用了新的高性能物理层，除此之外还增强了数据平面的性能。针对并行传输方式提出了 8/16 并行 LVDS 协议，对串行方式提出了 1x/4x 两种模式。RapidIO 协议的 I/O 操作是基于请求的，在结束时会有响应事务。

上述串行模式下的 RapidIO 协议即 SRIO 通信协议，它构建了 3 层的协议体系。如图 1-3 所示，分别是物理层、传输层、逻辑层。物理层定义了硬件接口的电器特性，并包括链路控制、初级流量控制和低级错误管理等功能；位于中间的传输层，负责进行寻址和路由信息管理；顶层的逻辑层定义了服务类型和包交换的格式。

逻辑层定义了数据包的格式，同时支持两种操作方式，分别是直接 IO/DMA（Direct IO/Direct Memory Access）方式和消息传递（Message Passing）方式。

1）直接 IO/DMA 传输方式

直接 IO/DMA 是一种常用的数据传输方式，但是发送端需要知道被访问设备的存储空间地址映射。在直接 IO/DMA 模式下，被访问端的操作基本由硬件实现。直接 IO/DMA 下，发起一次传输操作，需要有效数据、目标器件 ID、数据长度、数据在被访问设备存储空间的地址以及包优先级等。同时，所有构成的包的长度为 32bit 的整数倍；若包长度不能满足要求，则添加附加位进行弥补。在直接 IO/DMA 传输方式下包含以下几种传输类型：

（1）NWRITE：可以直接向被访问器件的存储空间写数据。单次操作最多写入 256 字节数据，且不要求目标器件响应。

（2）NWRITE_R：与 NWRITE 基本相同，不同的是 NWRITE_R 操作要求目标器件响应。

NWRITE 和 NWRITE_R 这两种传输类型均属于 Rapid 协议中定义的第 5 类事务。

（3）SWRITE：流写操作。在进行流写操作时数据大小要满足 8 字节的整数倍，且发送后不要求目的器件进行响应。同时 SWRITE 操作也是 SRIO 传输方式中效率最高的。其属于第 6 类事务，包的开销大大减小，提高了数据传输的效率。

（4）NREAD：直接从目的器件相应的存储空间读取内容，一次操作可读取数据长度为 1～256bit。NREAD 属于 SRIO 协议中第 2 类事务。

（5）Atomic：即原子操作，它不包含任何有效载荷。

（6）Maintenance：即维护包，它的主要作用是器件发现、路由信息维护和交换器件初始化配置等。

2）消息传递方式

消息传递方式不要求发送节点知道目的节点的地址空间映射，当数据到达目的节点时，会根据邮箱号确定消息存储位置。在消息传递模式下进行数据传输时，除了有效载荷外还需要提供目的节点的 ID、数据长度、包优先级和邮箱号等。除了用户自定义的传输类型外，消息传输方式定义了两种传输类型：

（1）DOORBELL：门铃消息要求信息传输长度小于等于 16bit，适合于处理器间的中断通知。门铃消息属于第 10 类事务。

（2）MESSAGE：多事务消息的有效载荷最高可达 4096 字节，最多可包含 16 个事务，每个事务最大有效载荷为 256 字节，且要求有效载荷大小必须为双字的整数倍。MESSAGE 是第 11 类事务。

3）以上两种传输方式的差异

SRIO 逻辑层中直接 IO/DMA 模式和消息传递模式这两种传输方式的主要差异如表 1-1 所示。

表 1-1　RapidIO 逻辑层中两种传输方式的比较结果

主 要 特 征	直接 IO/DMA 方式	消息传递方式
发送端设备是否能直接访问目的端设备存储地址	可以	不可以
发送端设备是否需要知道目的端设备存储空间的地址映射	需要	不需要
支持的数据寻址方式	直接寻址	通过邮箱号间接寻址
支持的数据访问方式	读/写	只能写
被访问端设备是否存在软件开销	无	有

【问题 3】

本问题考查中断处理的基本知识。

中断是指计算机系统运行时，出现来自处理机以外的任何现行程序不知道的事件，CPU 暂停现行程序，转去处理这些事件，待处理完毕，再返回原来的程序继续执行，这个过程称为中断，这种控制方式称为中断控制方式。

请求 CPU 中断的设备或事件称为中断源，根据中断源的不同类别，可以把中断分为内中断和外中断两种。中断的处理过程一般按如下步骤进行：

（1）关中断：进入不可再次响应中断的状态，由硬件自动实现；

（2）保存断点：为了在中断处理结束后能正确地返回到中断点，在响应中断时，必须把当前的程序计数器 PC 中的内容（即断点）保存起来；

（3）识别中断源，转向中断服务程序：在多个中断源同时请求中断的情况下，本次实际响应的只能是优先权最高的那个中断源，所以，需要进一步判断中断源，并转入相应的中断服务程序入口；

（4）保存现场和屏蔽字：进入中断服务程序后，首先要保存现场，现场信息一般指的是程序状态字，中断屏蔽寄存器和 CPU 中某些寄存器的内容。保存旧的屏蔽字是为了中断返回前恢复屏蔽字，设置新的屏蔽字是为了实现屏蔽字改变中断优先级或控制中断的产生；

（5）开中断：因为接下去就要执行中断服务程序，开中断将允许更高级中断请求得到响应，实现中断嵌套；

（6）执行中断服务程序主体：不同中断源的中断服务程序是不同的，实际有效的中断处理工作是在此程序段中实现的；

（7）关中断：是为了在恢复现场和屏蔽字时不被中断打断；

（8）恢复现场和屏蔽字：将现场和屏蔽字恢复到进入中断前的状态；

（9）中断返回：中断返回是用一条 IRET 指令实现的，它完成恢复断点的功能，从而返回到原程序执行。

进入中断时执行的关中断、保存断点操作和识别中断源是由硬件实现的，它类似于一条指令，但它与一般的指令不同，不能被编写在程序中。

参考答案

【问题 1】

（1）text 段：存放程序代码。

（2）data 段：存放有初值的全局变量和常量。

（3）bss 段：存放未被初始化的全局变量。

（4）bss 段

【问题 2】

（1）可以

（2）不需要

（3）通过邮箱号间接寻址

（4）读/写

（5）无

【问题 3】

（1）识别中断源

（2）设置新的屏蔽字

（3）执行中断服务程序主体

（4）关中断

试题二（15 分）

阅读以下说明，回答问题 1 至问题 4，将解答填入答题纸的对应栏内。

【说明】

某智能农业基地需要实时监控各个蔬菜大棚的温湿度，李工开发了一款温湿度监测仪，硬件系统设计部分如图 2-1 所示。

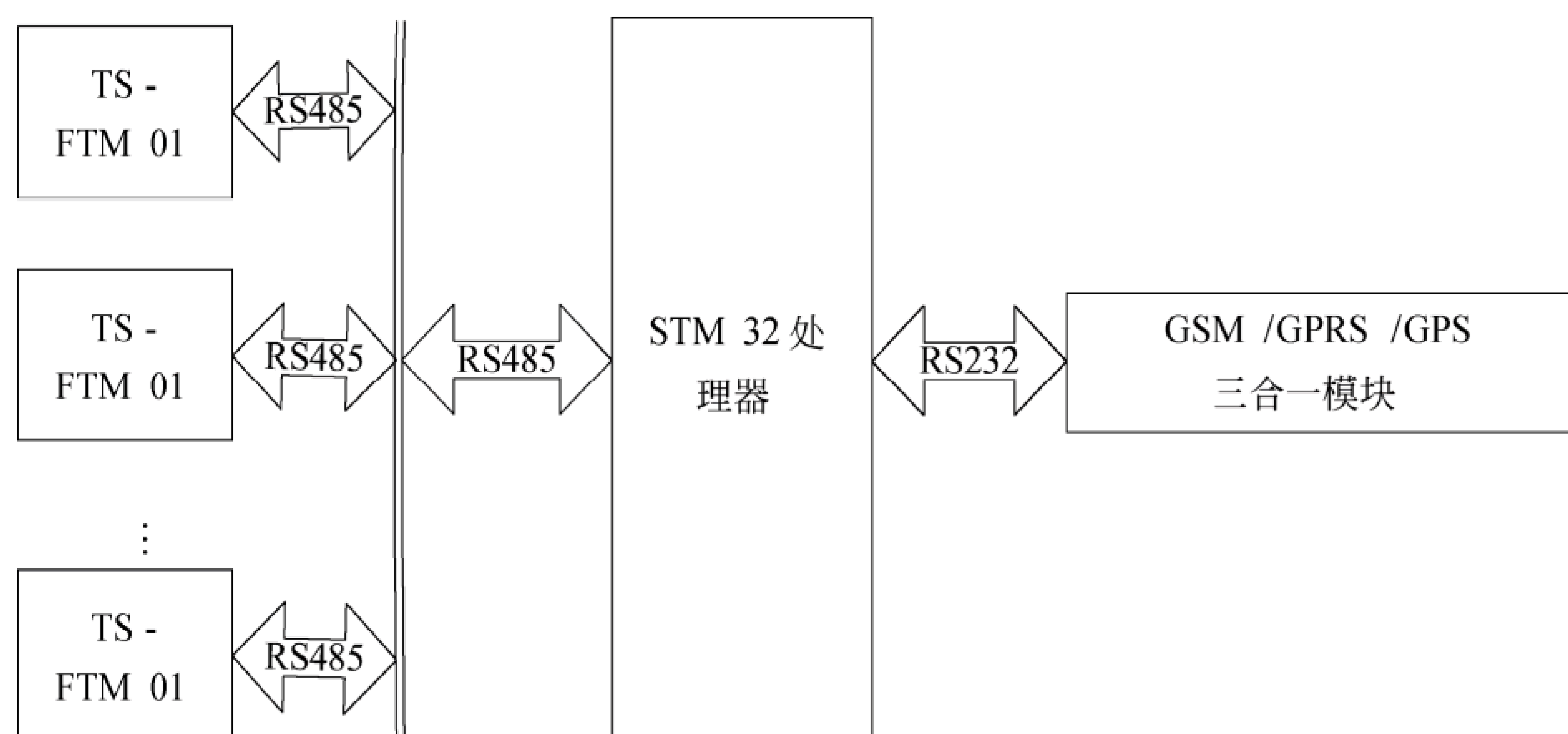


图 2-1　温湿度监控仪硬件系统设计部分连接示意图

李工采用 STM32 作为主控处理器，利用 TS-FTM01 传感器进行温度和湿度采集，采用 GSM/GPRS/GPS 三合一模块来实现温湿度采集数据的上报。TF-FTM01 传感器和主处理器之间采用 RS485 总线进行通信。在系统设计中，使用 STM32 处理器实现对多个 TF-FTM01 传感器的数据读取。GSM/GPRS/GPS 三合一模块可以实现自我定位，并把采集到的温湿度数据进行上报，该模块和 STM32 处理器之间采用 RS232 进行数据通信。

TS-FTM01 传感器使用 RS485 通信机制，每个传感器的 RS485 通信地址可以通过如图 2-2 所示的拨码开关进行配置。拨码开关一共有 6 位，实现对 TS-FTM01 传感器地址的编码。

STM32 处理器具有通用同步异步收发器（USART），USART 利用分数波特率发生器提供宽范围的波特率选择。STM32 处理器的波特比率寄存器 USART_BRR 的定义如

图 2-3 和表 2-1 所示。

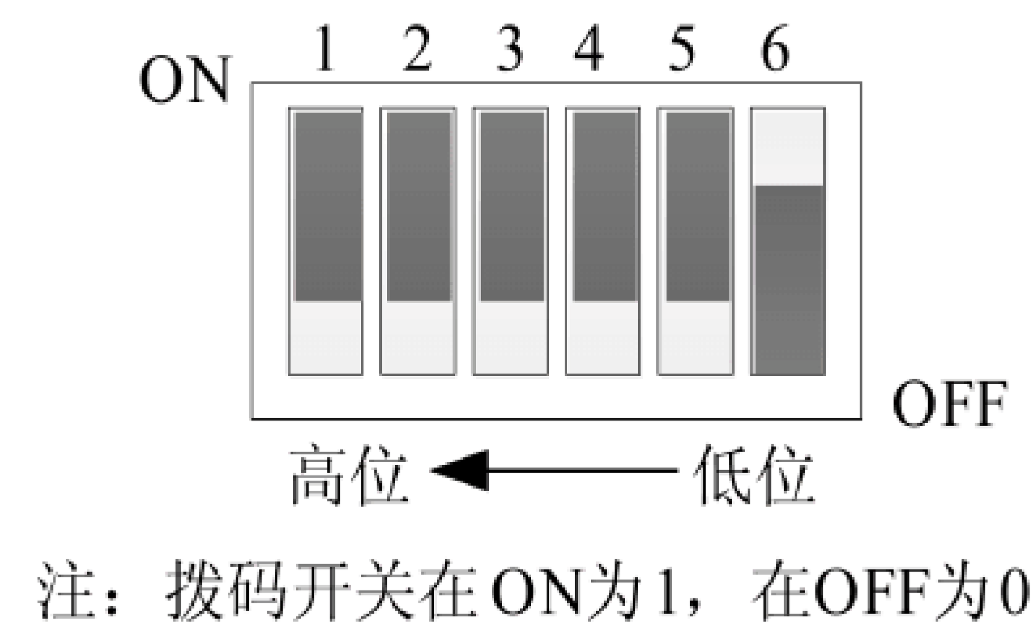


图 2-2　TS-FTM01 传感器地址设置示意图



图 2-3　USART_BRR 定义示意图

表 2-1　USART_BRR 各个位含义说明

比　特　位	功 能 说 明
位 31:16	保留位，硬件强制为 0
位 15:4	DIV_Mantissa[11:0]：USARTDIV 的整数部分 这 12 位定义了 USART 分频器除法因子（USARTDIV）的整数部分
位 3:0	DIV_Fraction[3:0]：USARTDIV 的小数部分 这 4 位定义了 USART 分频器除法因子（USARTDIV）的小数部分

【问题 1】（4 分）

RS232 和 RS485 都属于串行通信总线，以下关于串行通信、RS232、RS485 的叙述中，正确的是__（1）__、__（2）__、__（3）__、__（4）__。请将答案填写在答题纸的对应栏中。

A．RS232 支持全双工通信，只允许一对一通信

B．RS232 采用差分传输方式进行数据信号的传输

C．RS232 传输距离远，传输距离最远可达上千米

D．RS485 一般采用两线制进行半双工通信，允许一对多通信

E．RS485 采用差分传输方式，抗干扰能力强，传输距离远

F．在进行嵌入式开发时，常采用 RS485 作为调试串口使用

G．RS232 典型的连接器包括 DB9 和 DB25，仅使用三线也可进行基本通信

【问题 2】（4 分）

STM32 处理器具有通用同步异步收发器（USART），USART 利用分数波特率发生器提供宽范围的波特率选择。波特率的计算公式为：

$$波特率=\frac{f_{CK}}{(16*USARTDIV)}$$

其中，f_{CK} 为给外设的时钟，USARTDIV 是一个无符号数，其值设置在 USART_BRR 寄存器中。假设给外设提供的时钟频率 f_{CK}=72MHz，GSM/GPRS/GPS 三合一模块所需的波特率为 115200，则 USARTDIV 的值应为__（1）__，USART_BRR 寄存器的十六进制值应为__（2）__。请完成其中的填空，将答案填写在答题纸的对应栏中。

【问题 3】（2 分）

RS485 总线使用特制的 RS485 芯片，最大支持节点数可达 128 个以上。该系统的 RS485 总线上最多可以支持__（1）__个 TS-FTM01 传感器？请完成其中的填空，将答案填写在答题纸的对应栏中。

【问题 4】（5 分）

基于图 2-1 所示的硬件设计，需要实现某地点的温湿度数据的定时上报功能。该功能要求以 T 为周期读取 RS485 总线上 16 个 TS-FTM01 传感器（地址编码为 0～15）的温湿度数据，通过 GPS 获取当前的位置信息，然后通过 GSM 网络把温湿度数据和定位信息发送到固定的手机号码上。需要特别指出的是，在图 2-1 所示的硬件设计中未使用专用的 RS485 芯片，STM32 端的 RS485 总线是通过 GPIO45 和 GPIO46 两根 GPIO 口线模拟出的，即通过两根 GPIO 口线的高低电平变化来模拟 RS485 数据传输协议。

基于上述硬件和软件设计，请从以下选项中选择正确的操作，把图 2-4 所示的软件流程补充完整，将流程图 2-4 中的（1）～（3）的答案填写在答题纸的对应栏中。

A．设置 GPIO45 为输入模式，设置 GPIO46 为输出模式

B．设置 GPIO45 和 GPIO46 为输入模式

C．设置 GPIO45 为输出模式，设置 GPIO46 为输入模式

D．设置 GPIO45 和 GPIO46 为输出模式

E．addr > 16

F．addr>=16

本方案利用低速串行总线遍历读取 16 个传感器的温湿度数据及 GPS 的定位信息，并通过 GSM 实现数据上报。该执行过程需要消耗一定的时间，导致现有的算法流程并不能精确实现以 T 为周期进行温湿度数据的采集和上报。为了修正该问题，需要把图 2-4 所示流程中的步骤__（4）__调整到步骤__（5）__后执行。请完成其中的填空，将答案填写在答题纸的对应栏中。

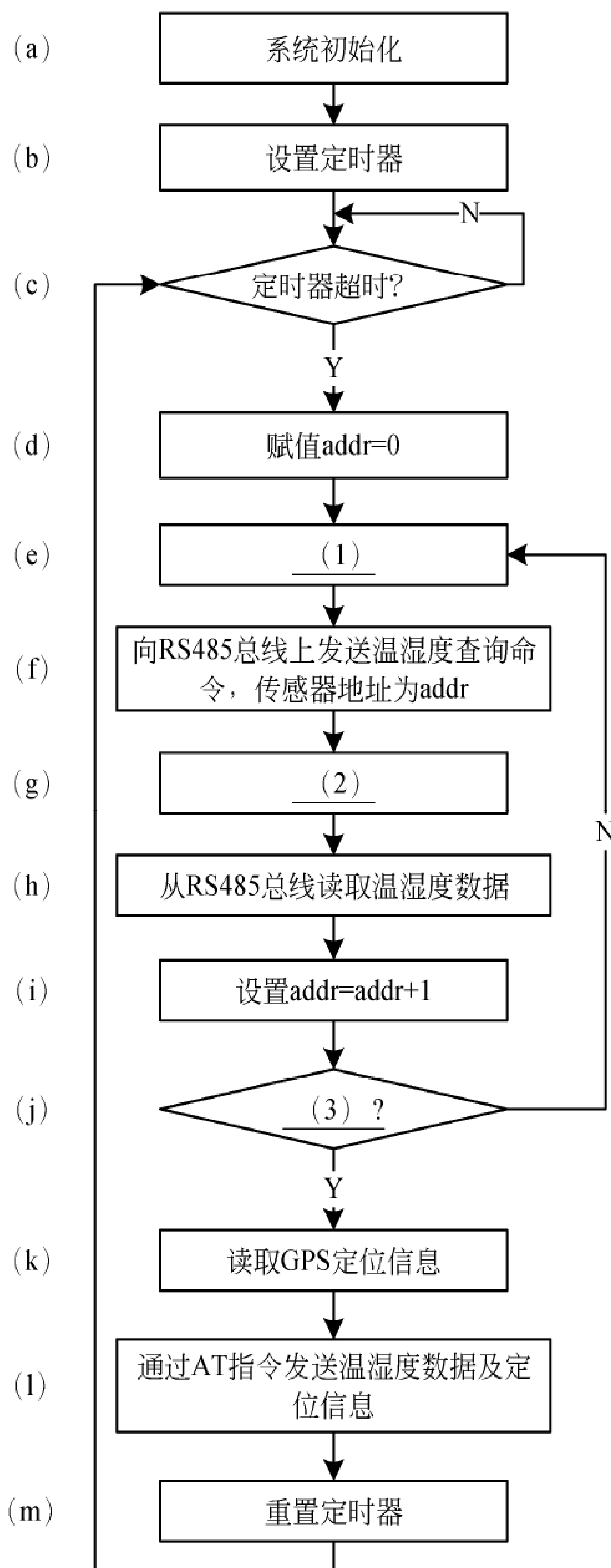


图 2-4 软件流程图

试题二分析

本题考查嵌入式系统硬件设计及串行总线等方面的知识。

此类题目要求考生认真阅读题目对现实嵌入式系统的描述，仔细阅读每个问题的题干，进行作答。

【问题 1】

本问题考查串行总线 RS232 和 RS485 的基础知识。

RS232 是现在主流的串行通信接口之一，支持全双工通信，但只允许一对一通信。RS232 典型的连接器包括 DB9 和 DB25，仅使用三线也可进行基本通信。简单三线制连接即只连接发送数据线、接收数据线和信号地。在进行嵌入式开发时，常采用 RS232 作为调试串口使用。在波特率不高于 9600 bit/s 的情况下进行串口通信时，RS232 通信线路的长度通常要小于 15 米，否则可能出现数据丢失现象。

RS485 允许在相同传输线上连接多个接收节点，支持一点对多点的双向通信。RS485 可以采用二线与四线方式，常用的二线制可实现真正的一对多半双工通信。RS485 采用差分传输方式，具有抑制共模干扰的能力，抗干扰能力强，传输距离可达千米以上。在通信距离为几十米至上千米时，通常采用 RS485 收发器。在进行嵌入式开发时，常采用 RS485 作为外设的控制总线来使用。

【问题 2】

本问题考查嵌入式系统设计时基本的寄存器配置。

根据题干描述，波特率的计算公式为：

$$\text{波特率}=\frac{f_{CK}}{(16*\text{USARTDIV})}$$

已知给外设提供的时钟频率 f_{CK}=72MHz，GSM/GPRS/GPS 三合一模块所需的波特率为 115200，则 USARTDIV 的值应为

$$\text{USARTDIV}=\frac{72'\times 10^{6}}{16'\times 115200}=39.0625$$

根据图 2-3 和表 2-1 对寄存器 USART_BRR 的功能描述，寄存器 USART_BRR 的 4～15 位对应 USARTDIV 的整数部分，寄存器 USART_BRR 的 0～3 位对应 USARTDIV 的小数部分。因此，在本题中，USARTDIV 的整数部分为 39，则寄存器 USART_BRR 的 4～15 位的十六进制值应为 0x27；USARTDIV 的小数部分为 0.0625（即 1/16），则寄存器 USART_BRR 的 0～3 位的十六进制值应为 0x1。综合上述分析，USARTDIV 的值应为 39.0625，USART_BRR 寄存器的十六进制值应为 0x271。

【问题 3】

本问题考查 RS485 总线一对多通信机制的设计。

根据题干，RS485 总线使用特制的 RS485 芯片，最大支持节点数可达 128 个以上。但根据图 2-2 所示，TS-FTM01 传感器地址采用 6 位拨码开关进行编码，这意味着 TS-FTM01 传感器的地址编码范围为 0～63。在 RS485 通信机制中采用地址编码来区分不同的 RS485 设备。因此，尽管 RS485 总线上最大支持节点数可达 128 个以上，但 TS-FTM01 传感器最多只能编码 64 个地址，最终该系统的 RS485 总线上最多可以支持 的 TS-FTM01 传感器的数目为 64。

【问题 4】

本问题考查考生对 RS485 总线机制的理解以及对硬件定时器的使用。

RS485 采用二线制进行半双工通信。本题要求用两根 GPIO 口线来模拟二线制的 RS485 总线，通过两根 GPIO 口线上的信号的高低来模拟 RS485 的差分信号，以便实现 RS485 信号的传输。本题在用两根 GPIO 口线模拟 RS485 总线方面并未全面考查 RS485 时序，只对 RS485 半双工通信概念进行考查。因此，在利用模拟的 RS485 总线进行数据发送时，总线处于写状态，因此要把这两根 GPIO 口线配置为输出模式；当处理器通过模拟的 RS485 总线实现了数据发送后，要立即把 RS485 总线的状态从写状态切换到读状态，以便接收传感器的应答信息，实现半双工通信。因此，此时应把这两根 GPIO 口线配置为输入模式。对应图 2-4 所示的软件流程中，在（1）处应把 GPIO45 和 GPIO46 配置为输出模式，在（2）处应把 GPIO45 和 GPIO46 配置为输入模式。

根据题干要求，需实现 16 个 TS-FTM01 传感器（地址编码为 0～15）的温湿度数据读取。图 2-4 所示的软件流程中采用循环方式依次对每个传感器进行数据读取。根据软件流程，addr 地址从 0 开始处理，因此循环结束的条件应为 addr>=16，即软件流程图中（3）处的答案应为 addr>=16。

根据题干要求，需要周期性地进行温湿度数据的采集和上报，周期 T 由硬件定时器来实现。为了实现精确定时，需要在一次定时时刻到后立即触发下一个周期的定时开始。但图 2-4 所示的软件流程中是一次定时时刻到后，先进行 16 个传感器的数据读取，然后再触发下一个周期的定时开始，导致实际的采集间隔为预设的周期 T 加上读取 16 个传感器温湿度数据所需的时间。为了修正这个问题，需要在定时时间到后立即触发下一个定时周期，然后在进行温湿度数据的读取和上报。因此需要把步骤（m）中的重置定时器操作提到步骤（c）定时超时后立即执行。因此本题中（4）和（5）处应填入（m）和（c）。

参考答案

【问题 1】

（1）～（4）：A、D、E、G

【问题 2】

（1）39.0625

（2）0x271

【问题 3】

（1）64

【问题 4】

（1）D

（2）B

（3）F

（4）(m)

（5）(c)

试题三（共 15 分）

阅读下列说明，回答问题 1 至问题 3，将解答填入答题纸的对应栏内。

【说明】

某飞行器供油阀控制软件通过控制左右两边的油箱 B_L、B_R 向左右发动机 E_L、E_R 供油，既要保证飞行器的正常飞行，又要保证飞行器的平衡，该软件主要完成的功能如下：

（1）无故障情况下，控制左油箱 B_L 向左发动机 E_L 供油，右油箱 B_R 向右发动机 E_R 供油，不上报故障；

（2）当左油箱 B_L 故障时，控制右油箱 B_R 分别向左、右发动机 E_L 和 E_R 供油，并上报二级故障——左油箱故障；

（3）当右油箱 B_R 故障时，控制左油箱 B_L 分别向左、右发动机 E_L 和 E_R 供油，并上报二级故障——右油箱故障；

（4）当左发动机 E_L 故障时，根据左右油箱的剩油量决定（如果左右油箱剩油量之差大于等于 50 升，则使用剩油量多的油箱供油，否则同侧优先供油）左油箱 B_L 还是右油箱 B_R 向右发动机 E_R 供油，并上报一级故障——左发动机故障；

（5）当右发动机 E_R 故障时，根据左右油箱的剩油量决定（如果左右油箱剩油量之差大于等于 50 升，则使用剩油量多的油箱供油，否则同侧优先供油）左油箱 B_L 还是右油箱 B_R 向左发动机 E_L 供油，并上报一级故障——右发动机故障；

（6）当一个油箱和一个发动机同时故障时，则无故障的油箱为无故障发动机供油，并上报一级故障——故障油箱和发动机所处位置；

（7）当两个油箱或两个发动机同时故障或存在更多故障时，则应进行双发断油控制，并上报特级故障——两侧油箱或两侧发动机故障；

（8）故障级别从低到高依次为二级故障、一级故障和特级故障，如果低级故障和高级故障同时发生，则只上报最高级别故障。

【问题 1】（3 分）

在嵌入式软件测试中，一般采用的测试方法有白盒测试、黑盒测试和灰盒测试方法，白盒测试方法中需要基于<u>（1）</u>进行测试；根据本题给定的条件，最恰当的测试方法应选择<u>（2）</u>。

【问题 2】（3 分）

覆盖率是度量测试完整性的一个手段，也是度量测试有效性的一个手段。在嵌入式软件白盒测试过程中，通常以语句覆盖率、分支覆盖率和 MC/DC 覆盖率作为度量指标。

在实现第 6 条功能时，设计人员对部分功能采用了下列算法：

```
if ((BL==故障) && (EL==故障))
    { BR供油 ER; BL断油; EL断油;}
```

请指出对上述算法达到 100%语句覆盖、100%分支（DC）覆盖和 100%MC/DC 覆盖所需的最少测试用例数目。请完成表 3-1 中的（1）～（3）填空，并将答案填写在答题纸的对应栏中。

表 3-1　测试覆盖用例统计表

覆盖率类型	所需的最少用例数
100%语句覆盖	（1）
100%分支（DC）覆盖	（2）
100%MC/DC 覆盖	（3）

【问题 3】（9 分）

为了测试此软件功能，测试人员设计了表 3-2 所示的测试用例，请填写该表中的空（1）～（9），并将答案填写在答题纸的对应栏中。

表 3-2　测试用例

序号	前置条件（剩油量）		输　入				输出（预期结果）		
	B_L	B_R	B_L	B_R	E_L	E_R	E_L	E_R	上报故障
1	200	200	无故障	无故障	无故障	无故障	B_L	B_R	无
2	200	200	故障	无故障	无故障	无故障	（1）	B_R	二级故障
3	200	200	无故障	故障	无故障	无故障	B_L	（2）	二级故障
4	130	120	无故障	无故障	故障	无故障	断油	（3）	一级故障
5	150	90	无故障	无故障	故障	无故障	断油	（4）	一级故障
6	200	200	无故障	故障	无故障	故障	（5）	断油	一级故障
7	200	200	无故障	故障	故障	无故障	断油	（6）	一级故障
8	200	200	故障	无故障	无故障	故障	（7）	断油	一级故障
9	200	200	故障	故障	无故障	无故障	断油	断油	特级故障
10	200	200	无故障	无故障	故障	（8）	断油	断油	特级故障
11	200	200	故障	无故障	故障	故障	断油	断油	（9）

试题三分析

本题考查软件测试的一些基本概念和方法在测试实践中的应用。

在软件测试过程中，测试人员不仅需要熟悉一些基本的测试概念和测试方法，而且需要通过对软件设计和算法的理解，运用测试概念和方法进行基于需求的测试用例设计，不仅需要选择恰当的测试方法，而且需要保证测试用例的充分性。

此题目要求考生认真阅读题目所给的软件需求和算法信息，结合嵌入式软件测试的基本概念和测试用例设计要求，在此嵌入式软件测试中进行实际应用。

【问题 1】

在嵌入式软件测试过程中，一般采用的测试方法有白盒测试、黑盒测试和灰盒测试

方法。

白盒测试也称为结构测试、逻辑测试或基于程序源代码的测试，这种测试应了解程序的内部构造，并且根据内部构造设计测试用例。

黑盒测试又称功能测试、数据驱动测试或基于规格说明的测试，这种测试不必了解被测对象的内部情况，而依靠需求规格说明中的功能来设计测试用例。

灰盒测试是介于白盒测试与黑盒测试之间的一种测试方法，既关注输出对于输入的正确性，同时也关注代码的内部结构，但这种关注不像白盒那样详细、完整，只是通过一些表征性的现象、事件、标志来判断内部的运行状态，有时候输出是正确的，但内部其实已经错误了，这种情况非常多，如果每次都通过白盒测试来操作，效率会很低，因此需要采取这样的一种灰盒测试方法。

根据本问题的条件，给定的说明为功能说明，故应该采用黑盒测试方法。

【问题 2】

本问题主要考查对语句覆盖、条件覆盖和 MC/DC 覆盖概念的掌握以及应用。

语句覆盖要求设计适当数量的测试用例，运行被测程序，使得程序中每一条语句至少被运行一遍，语句覆盖在测试中主要发现错误语句。

分支覆盖要求设计适当数量的测试用例，运行被测程序，使得程序中每个真值分支和假值分支至少执行一次，分支覆盖也称判定覆盖。

修正判定条件覆盖（MC/DC）要求设计适当数量的测试用例，保证在一个程序中每一种输入输出至少得出现一次，在程序中的每一个条件必须产生所有可能的输出结果至少一次，并且每个判断中的每个条件必须能够独立影响一个判断的输出，即在其他条件不变的前提下仅改变这个条件的值，而使判断结果改变。

按照上述语句覆盖要求，语句覆盖就要使得问题 2 中的所有语句执行一次，问题 2 中只有一个语句块，故为了使问题 2 中的一个语句块执行一次，仅仅需要 1 个测试用例来覆盖。

按照上述分支覆盖要求，分支覆盖要使得程序中每个真值分支和假值分支至少执行一次。对问题 2 中的判断条件进行分析，只有一个判断条件，取真值分支和假值分支即可满足，故最少需要两个测试用例来满足分支覆盖要求。

按照上述 MC/DC 覆盖要求，即每个判断中的每个条件必须能够独立影响一个判断的输出。对问题 2 中的一个判断进行分析，此判断有两个条件，两个条件共有四种组合，即 TT（TRUE 和 TRUE）、TF（TRUE 和 FALSE）、FT（FALSE 和 TRUE）和 FF（FALSE 和 FALSE）。但是由于此判断为逻辑与条件，当前一个条件为 FALSE 时，其整个判断值为 FALSE，后一个条件的真或假均不能独立影响整个判断的输出，所以只需要 TT、TF 和 FX（X 表示后一个条件为 TRUE 或 FALSE 都可以）三种情况就可以，故此判断最少需要 3 个测试用例即可满足 MC/DC 覆盖要求。

【问题 3】

为了测试某飞行器供油阀控制软件的功能，就要依据题目说明中对某飞行器供油阀控制软件的具体功能描述，进行测试用例的设计。此题考查测试用例的设计，不仅包括输入数据的设计，还包括前置条件（比如剩油量）及预期输出的设计（比如给发动机供油的邮箱和上报故障情况），条件较多，需要综合考虑。

序号 1，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左、右油箱 B_L、B_R 与左、右发动机 E_L、E_R 均无故障，依据第 1 条设计说明，输出控制左油箱 B_L 向左发动机 E_L 供油，右油箱 B_R 向右发动机 E_R 供油，不上报故障。

序号 2，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左油箱 B_L 故障，右油箱 B_R 与左、右发动机 E_L、E_R 均无故障，依据第 2 条设计说明，输出控制右油箱 B_R 分别向左、右发动机 E_L 和 E_R 供油，并上报二级故障——左油箱故障。

序号 3，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，右油箱 B_R 故障，左油箱 B_L 与左、右发动机 E_L、E_R 均无故障，依据第 3 条设计说明，输出控制左油箱 B_L 分别向左、右发动机 E_L 和 E_R 供油，并上报二级故障——右油箱故障。

序号 4，前置条件中左油箱 B_L 剩余油量为 130 升，B_R 剩余油量为 120 升，左右油箱剩油量之差为 10 升，左发动机 E_L 故障，左、右油箱 B_L、B_R 与右发动机 E_R 均无故障，依据第 4 条设计说明，输出控制左发动机 E_L 断油，油箱 B_R 向右发动机 E_R 供油，并上报一级故障——左发动机故障。

序号 5，前置条件中左油箱 B_L 剩余油量为 150 升，B_R 剩余油量为 90 升，左右油箱剩油量之差为 60 升，左发动机 E_L 故障，左、右油箱 B_L、B_R 与右发动机 E_R 均无故障，依据第 4 条设计说明，如果左右油箱剩油量之差大于等于 50 升，则使用剩油量多的油箱供油，则应输出控制左发动机 E_L 断油，油箱 B_L 向右发动机 E_R 供油，并上报一级故障——左发动机故障。

序号 6，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左右油箱剩油量之差等于 0 升，右油箱 B_R 与右发动机 E_R 均故障，左油箱 B_L 与左发动机 E_L 均无故障，依据第 6 条设计说明，输出控制故障发动机（右发动机 E_R）断油，无故障的油箱（左油箱 B_L）为无故障发动机（左发动机 E_L）供油，并上报一级故障——右发动机 E_R 故障。

序号 7，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左右油箱剩油量之差等于 0 升，右油箱 B_R 与左发动机 E_L 均故障，左油箱 B_L 与右发动机 E_R 均无故障，依据第 6 条设计说明，输出控制故障发动机（左发动机 E_L）断油，无故障的油箱（左油箱 B_L）为无故障发动机（右发动机 E_R）供油，并上报一级故障——左发动机 E_L 故障。

序号 8，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左右油箱剩油量之差等于 0 升，左油箱 B_L 与右发动机 E_R 均故障，右油箱 B_R 与左发动机 E_L 均无故障，依据第 6 条设计说明，输出控制故障发动机（右发动机 E_R）断油，无故障的油箱（右油箱 B_R）为无故障发动机（左发动机 E_L）供油，并上报一级故障——右发动机 E_R 故障。

序号 9，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左右油箱剩油量之差等于 0 升，左、右油箱 B_L、B_R 均故障，左、右发动机 E_L、E_R 均无故障，依据第 7 条设计说明，输出控制左、右发动机 E_L、E_R 均断油，并上报特级故障——两侧油箱均故障。

序号 10，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左右油箱剩油量之差等于 0 升，左、右油箱 B_L、B_R 均无故障，左发动机 E_L 故障，右发动机 E_R 未知，但是输出控制左、右发动机 E_L、E_R 均断油，并上报特级故障，依据第 7 条设计说明，只有当两个油箱或两个发动机同时故障或存在更多故障时，才会得到如此的控制，故断定右发动机 E_R 一定故障。

序号 11，前置条件中两个油箱 B_L、B_R 剩余油量均为 200 升，左右油箱剩油量之差等于 0 升，左油箱 B_L 故障，左、右发动机 E_L、E_R 均故障，只有右油箱 B_R 无故障，依据第 7 条和第 8 条设计说明，输出控制左、右发动机 E_L、E_R 均断油，并上报特级故障——两侧发动机均故障。左油箱故障的二级故障和两侧发动机均故障的特级故障同时发生，只上报特级故障。

参考答案

【问题 1】

（1）软件源代码

（2）黑盒

【问题 2】

（1）1

（2）2

（3）3

【问题 3】

（1）B_R

（2）B_L

（3）B_R

（4）B_L

（5）B_L

（6）B_L

（7）B_R

（8）故障

（9）特级故障

试题四（共 15 分）

阅读下列说明，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

某直升机的显示控制计算机是其座舱显控系统的核心部件，将来自飞行员的参数和

控制命令与载机的飞行参数信息进行融合处理后，在显示器上显示。该显示控制计算机由一个显示控制单元和一个输入输出单元组成，它们之间通过双口 RAM 进行数据交换，如图 4-1 所示。

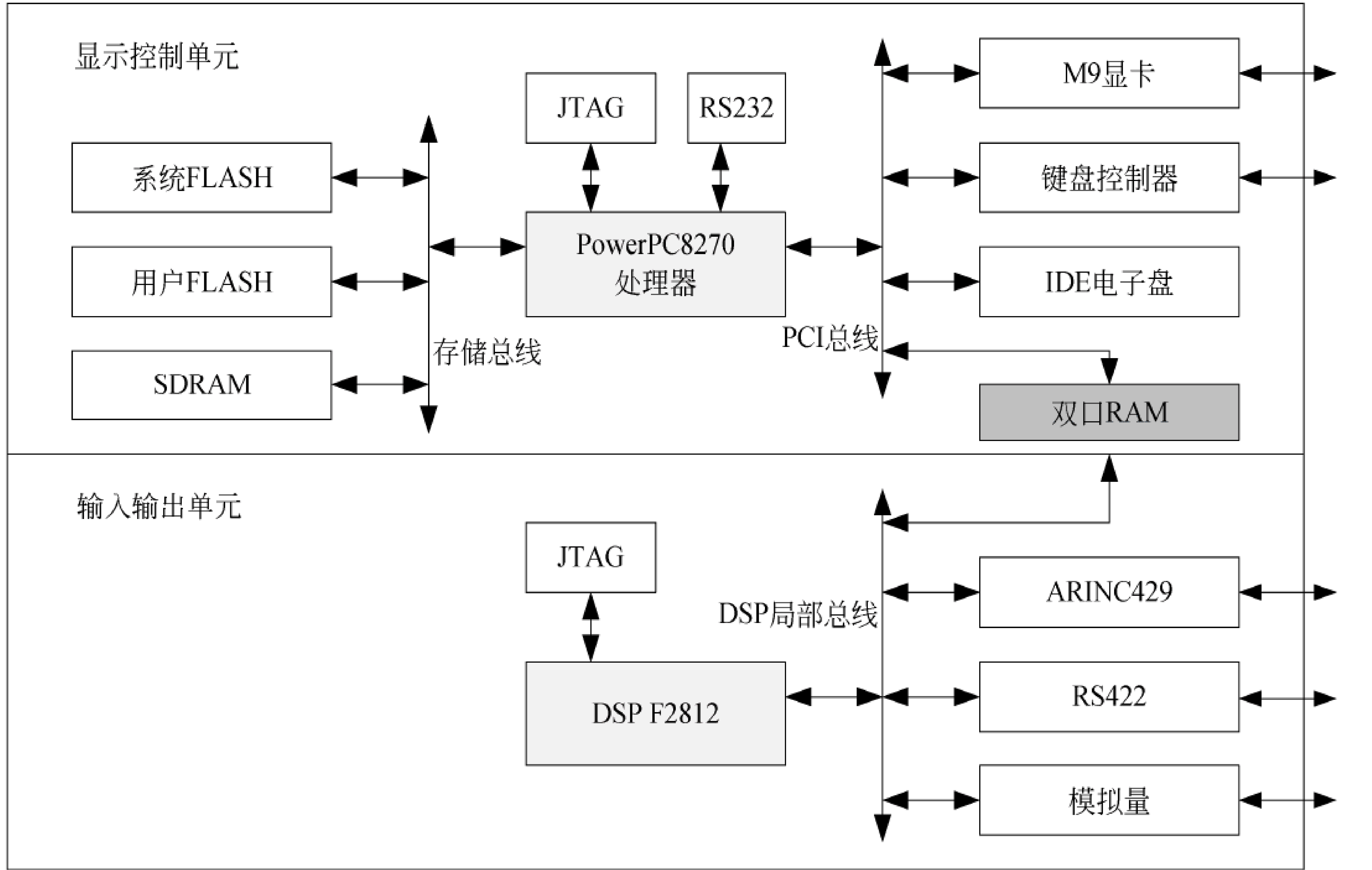


图 4-1　显示控制计算机原理框图

显示控制单元采用 Freescale 公司的 PowerPC8270 高性能、低功耗 32 位处理器，并设计有系统 FLASH 存储器、用户 FLASH 存储器、SDRAM 存储器。CPU 内部集成存储器控制器，提供地址译码、数据处理周期访问时序、SDRAM 时钟等功能。

输入输出单元采用 Ti 公司的 DSP F2812 高性能、低功耗 16 位处理器，采用 ARINC429 总线用于接收导航计算机、大气数据计算机等外部设备的数据。ARINC429 解算程序严格遵循 ARINC429 规范，其通用字格式如表 4-1 所示，字长 32Bit，不用的数据位填“0”。当接收到 ARINC429 数据后，首先判断状态位，只有在状态和标号正确的情况下，才进一步根据分辨率等进行解算数据的含义。

表 4-1　ARINC429 通用字格式

D32	D31-D30	D29	D28-D9	D8-D1
奇偶位	状态位	符号位	20 位数据	8 位标号

【问题 1】（6 分）

系统 FLASH 存储器的存储容量是 8MB，用于存储 CPU 模块引导程序、BIT 测试程

序，FLASH 在板编程程序，网口操作系统，用户程序。系统 FLASH 地址分配在存储空间的高端，地址空间为__（1）__～0xFFFFFFFF。

用户 FLASH 存储器的存储容量是为__（2）__，用于记录数据的存储。FLASH 地址分配在存储空间的高端，地址空间为 0x78000000～0x7BFFFFFF。

SDRAM 的存储容量是 256MB，用于运行操作系统和应用软件，地址空间位于存储器的低端 0x00000000～__（3）__。

请完成（1）～（3）填空，并将答案填写在答题纸的对应栏中。

【问题 2】（4 分）

根据 ARINC429 数据的标号（D8-D1）可知该数据为高度表数据。根据系统定义，高度表数据的分辨率为 0.1 米，即 D9 为 1 表示 0.1 米，D10 为 1 表示 0.2 米，D11 为 1 表示 0.4 米，依此类推。

若接收数据帧中 D28-D9 位是 0000.0000.0111.1101.0000，则当前的高度是__（1）__米。

若当前的高度是 100 米，则数据帧中 D28-D9 位应为__（2）__。

请完成（1）和（2）填空，并将答案填写在答题纸的对应栏中。

【问题 3】（5 分）

显示控制单元和输入输出单元通过双口交换信息，两个处理器上的软件采用相同定义的结构体来定义双口单元，方便交换信息。以下是双口结构体定义：

```
typedef struct
{
    char ctrlWord;    /*通道工作方式控制字*/
    char head;        /*FIFO 控制头指针*/
    char tail;        /*FIFO 控制尾指针*/
    short fifo[32];   /*FIFO 缓冲区*/
}SPM_CHAN_RX429;      /*ARINC429 接收通道定义*/
```

为了避免由于不同的编译环境对上述数据结构产生不同的编译结果，建议对上述数据结构通过设置紧缩属性（packed 属性），强迫编译器采用字节对齐方式，在该模式下，SPM_CHAN_RX429 结构体占用__（1）__字节的存储空间。

ARINC429 接收通道设计为由一个首尾相连的 FIFO 数组形成的环形队列。输入输出单元根据头指针向环形队列写入数据，头指针始终指向下一个要写入的位置，并且限制写入数据最多为 31 个，即队尾与队首之间至少保留一个元素的空间。

显示控制单元根据尾指针从环形队列读取数据，尾指针始终指向下一个要读取的位置。初始化环形队列的 C 语言为：

```
SPM_CHAN_RX429 *pBuf;
pBuf=(SPM_CHAN_RX429 *)ADDR_DRAM_PPC; /*双口地址的宏定义*/
pBuf->ctrlWord=0;
```

```
pBuf->head=0;
pBuf->tail=0;
```

判断队列为空的C语言为 __(2)__。

判断队列为满的C语言为 __(3)__。

请完成（1）～（3）填空，并将答案填写在答题纸的对应栏中。

试题四分析

本题考查嵌入式系统中计算机存储容量、ARINC429数据解算、环形队列等方面的相关知识。

【问题1】

存储容量是指计算机存储器所能存储的二进制信息的总量，它反映了计算机处理信息时容纳数据量的能力。存储容量以字节为单位，每1024字节称为“1KB”，每1024KB字节称为“1MB”，每1024MB字节称为“1GB”。因此，计算机的内存存储容量的计量单位是字节。

系统FLASH存储器的存储容量是8MB，二进制表示为0x800000，地址分配在存储空间的高端，地址空间为0xFF800000_～0xFFFFFFFF。

用户FLASH存储器的地址空间为0x78000000～0x7BFFFFFF，存储容量是为0x4000000，即64MB。

SDRAM的存储容量是256MB，二进制表示为0x10000000，地址分配在存储空间的低端，地址空间为0x00000000～0x0FFFFFFF。

【问题2】

ARINC429总线协议是美国航空电子工程委员会（Airlines Engineering Committee）于1977年7月提出的，并于同年同月发表并获得批准使用。它的全称是数字式信息传输系统DITS。协议标准规定了航空电子设备及有关系统间的数字信息传输要求。ARINC429广泛应用在先进的民航客机中，如B-737、B757、B-767，它采用异步双极性归零码进行数据的编码，并通过双绞线传输，具有很强的抗干扰性能。

ARINC429数据总线协议规定一个数据字由32位组成，一个32位的数据字由五部分组成：

1. 标志位（LABEL），用于标识传输数据的信息类型；
2. 源/目的标识码（S/D），用于判断在一个多系统中的源系统；
3. 数据区（DATA）；
4. 符号/状态位（SSM），用于标识数据字的特征或数据发生器的状态；
5. 奇偶校验位（PARITY），ARINC429数字信息传输使用奇校验。

本题中接收数据帧的D28-D9位是数据区，二进制为0000.0000.0111.1101.0000，即2000。根据系统定义，高度表数据的分辨率为0.1米，即D9为1表示0.1米，则当前的

高度是 2000*0.1=200 米。

反之，若当前的高度是 100 米，则数据帧中数据区的值应为 100/0.1=1000，则 D28-D9 位应为 0000.0000.0011.1110.1000。

【问题 3】

在 C 语言中，结构体（struct）是一种聚合数据类型（aggregate data type）。根据不同编译器以及编译选项的属性，系统为它分配的存储空间会有所不同，在存储该结构体时会按照不同的内存对齐规则进行相关处理。本题中为了避免由于不同的编译环境对数据结构产生不同的编译结果，采用了紧缩属性强迫编译器按照字节对齐方式，在该模式下，SPM_CHAN_RX429 结构体占用的存储空间为 1+1+1+32*2=67。

环形队列是在工程应用中使用极为广泛的数据结构，它是一个首尾相连的 FIFO 的数据结构，具有较多优点：数据组织简单，能很快知道队列是否满为空；能以很快速度的来存取数据。因为有简单高效的原因，甚至在硬件都实现了环形队列。内存上没有环形的结构，因此环形队列实际上是用数组的线性空间来实现。并将数组元素 fifo[0]与 fifo[MAXN−1]连接，形成一个存放队列的环形空间。为了方便读写，还要用数组下标来指明队列的读写位置，定义 Head/tail 两个变量，分别指向可以读的位置和可以写的位置。

环形队列的关键是判断队列为空还是为满。本题中限制写入数据最多为 31 个，即队尾与队首之间至少保留一个元素的空间，即当读写指针相同时，表示队列为空，当写指针+1 等于读指针时，表示队列为满。

实际使用中，还要考虑当数据到了尾部如何处理，它将转回到 0 位置来，通过数组下标索引取模操作（Index% MAXN）来实现的。

参考答案

【问题 1】

（1）0xFF800000 或者 FF800000H

（2）64MB

（3）0x0FFFFFFF 或者 0FFFFFFFH

【问题 2】

（1）200

（2）0000.0000.0011.1110.1000

【问题 3】

（1）67

（2）pBuf->head == pBuf->tail

（3）pBuf->tail == (pBuf->head + 1) %32

试题五（共 15 分）

下面是关于 C 语言的基本概念和编程方面的叙述，回答问题 1 至问题 3，将答案填入答题纸的对应栏内。

【说明】

企业根据利润提成发放奖金。利润低于或等于 10 万元时，奖金可提 10%；利润高于 10 万元，低于 20 万元时，低于 10 万元的部分按 10%提成，高于 10 万元的部分，可提成 15%；利润在 20 万到 40 万之间时，高于 20 万元的部分，可提成 20%；40 万到 60 万之间时高于 40 万元的部分，可提成 25%；60 万到 100 万之间时，高于 60 万元的部分，可提成 30%；高于 100 万元时，高于 100 万元的部分可提成 35%。已知企业本年度 12 个月的月利润存储在数组 profit 中，程序要求根据月利润计算月奖金并存储到数组 bonus 中，然后计算并返回该企业的年度总利润 total_profit。该程序的实现如下：

【程序】

```
int calculate_bonus(const int profit[], int bonus[])
{
   int n=12;
   int i=0;
   int sum_profit=0;
   int bonus1,bonus2,bonus4,bonus6,bonus10;
   bonus1=100000*0.1;
   bonus2=bonus1+100000*0.15;
   bonus4=bonus2+200000*0.2;
   bonus6=bonus4+200000*0.25;
   bonus10=bonus6+400000*0.3;
   for (i=0; i<n; i++)
   {
      if(profit[i]<=100000)
      ___(1)___;
      else if(profit[i]<=200000)
      ___(2)___;
      else if(profit[i]<=400000)
      ___(3)___;
      else if(profit[i]<=600000)
      ___(4)___;
      else if(profit[i]<=1000000)
      ___(5)___;
      else
      ___(6)___;
   }
   /* 以下代码计算年度总利润 */
   i=0;
   while(i<n)
   sum_profit += profit[++i];
```

```
    return sum_profit;
}
```

【问题 1】（3 分）

在程序中，使用关键字 const 修饰输入参数 profit，请将这样修饰的作用写到答题纸（1）处。

如果程序中 bonus 数组也使用 const 修饰，是否正确，并给出解释，请将答案写到答题纸（2）处。

【问题 2】（3 分）

分析程序中的计算年度总利润的代码，指出错误的一行代码，将错误代码写到答题纸（1）处；然后用一条语句实现正确代码，将正确代码写到答题纸（2）处。

【问题 3】（9 分）

根据题意分析程序，完成程序中的（1）～（6），每个空行只能写一行代码，即用一条语句来描述，将答案写到答题纸相应的位置。

试题五分析

本题考查 C 语言程序设计能力。

【问题 1】

在 C 语言中，const 修饰的数据类型是指常类型，常类型的变量或对象的值不能被更新的。

在本题中 bonus 数组也使用 const 修饰，显然是错误的，因为在函数体内 bonus 数组的值是被改变的，编译器会报错的。

【问题 2】

根据题意，1 月到 12 月份的利润分别保存在 profit[0]到 profit[11]之中。所以年度总利润应该是 profit[0] + profit[1] + profit[2] +…+ profit[11]。而语句：

```
sum_profit += profit[++i];
```

等价于：

```
i=i+1;
sum_profit=sum_profit+profit[i];
```

在计算年度总利润的代码中就等于 profit[1] + profit[2] +…+ profit[12]。这并不符合题意，是错误的。正确的代码应为：

```
sum_profit+=profit[i++];
```

【问题 3】

根据题意，企业员工在 1 月到 12 月份创造的利润分别保存在 profit[0]到 profit[11]

之中，作为计算每个月奖金的输入，用 const 修饰，在函数执行期间不能改变。而根据利润计算出每的奖金则做为输出数组保存在 bonus[0]到 bonus[11]中。

根据说明计算方法，程序 calculate_bonus 的前半部分为计算 1 到 12 月的奖金。

当利润低于或等于 10 万元时，奖金可提 10%，故填空（1）应填入 bonus[i]=profit[i]*0.1；

当利润高于 10 万元，低于 20 万元时，低于 10 万元的部分按 10%提成，高于 10 万元的部分，可提成 15%；故填空（2）应填入 bonus[i]=bonus1+(profit[i]–100000)*0.15；

当利润在 20 万到 40 万之间时，高于 20 万元的部分，可提成 20%，故填空（3）应填入 bonus[i]=bonus2+(profit[i]–200000)*0.20；

当 40 万到 60 万之间时高于 40 万元的部分，可提成 25%，故填空（4）应填入 bonus[i]=bonus4+(profit[i]–400000)*0.25；

当 60 万到 100 万之间时，高于 60 万元的部分，可提成 30%，故填空（5）应填入 bonus[i]=bonus6+(profit[i]–600000)*0.30；

当高于 100 万元时，高于 100 万元的部分可提成 35%，故填空（6）应填入 bonus[i]=bonus10+(profit[i]–1000000)*0.35。

所以，正确且完整的 calculate_bonus 函数如下：

```
int calculate_bonus(const int profit[], int bonus[])
{
   int n=12;
   int i=0;
   int sum_profit=0;
   int bonus1,bonus2,bonus4,bonus6,bonus10;
   bonus1=100000*0.1;
   bonus2=bonus1+100000*0.15;
   bonus4=bonus2+200000*0.2;
   bonus6=bonus4+200000*0.25;
   bonus10=bonus6+400000*0.3;
   for (i=0; i<n; i++)
   {
      if(profit[i]<=100000)
        bonus[i]=profit[i]*0.1;
      else if(profit[i]<=200000)
        bonus[i]=bonus1+(profit[i]-100000)*0.15;
      else if(profit[i]<=400000)
        bonus[i]=bonus2+(profit[i]-200000)*0.20;
      else if(profit[i]<=600000)
```

```
          bonus[i]=bonus4+(profit[i]-400000)*0.25;
        else if(profit[i]<=1000000)
          bonus[i]=bonus6+(profit[i]-600000)*0.30;
        else
          bonus[i]=bonus10+(profit[i]-1000000)*0.35;
    }
    /*以下代码计算年度总利润*/
    i=0;
    while(i<n)
       sum_profit += profit[i++];
    return sum_profit;
}
```

参考答案

【问题 1】

（1）限定变量，不允许被修改。

（2）不正确。因为该数组需要被修改。

【问题 2】

（1）sum_profit += profit[++i];

（2）sum_profit += profit[i++];

【问题 3】

（1）bonus[i]=profit[i]*0.1

（2）bonus[i]=bonus1+(profit[i]–100000)*0.15

（3）bonus[i]=bonus2+(profit[i]–200000)*0.20

（4）bonus[i]=bonus4+(profit[i]–400000)*0.25

（5）bonus[i]=bonus6+(profit[i]–600000)*0.30

（6）bonus[i]=bonus10+(profit[i]–1000000)*0.35